T.C.
İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

YÜKSEK LİSANS TEZİ

TÜMLEŞTİRMEYE UYGUN NÖROMORFİK DEVRE TASARIMI

Ömer Faruk TOZLU

DANIŞMAN
Prof. Dr. Fırat KAÇAR

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği Programı

İSTANBUL-2020

Bu çalışma, 9.06.2020 tarihinde aşağıdaki jüri tarafından Elektrik-Elektronik Mühendisliği Anabilim Dalı, Elektrik-Elektronik Mühendisliği Programında Yüksek Lisans tezi olarak kabul edilmiştir.

Tez Jürisi

Prof. Dr. Fırat KAÇAR(Danışman)
İstanbul Üniversitesi-Cerrahpaşa
Mühendislik Fakültesi

Doç. Dr. Yasin ÖZÇELEP
İstanbul Üniversitesi-Cerrahpaşa
Mühendislik Fakültesi

Doç. Dr. Yunus BABACAN
Erzincan Binali Yıldırım Üniversitesi
Mühendislik Fakültesi

Unvan Adı SOYADI
Üniversite
Fakülte

Unvan Adı SOYADI
Üniversite
Fakülte

20.04.2016 tarihli Resmî Gazete' de yayımlanan Lisansüstü Eğitim ve Öğretim Yönetmeliğinin 9/2 ve 22/2 maddeleri gereğince; Bu Lisansüstü teze, İstanbul Üniversitesi-Cerrahpaşa'nın abonesi olduğu intihal yazılım programı kullanılarak Lisansüstü Eğitim Enstitüsü'nün belirlemiş olduğu ölçütlere uygun rapor alınmıştır.

ÖNSÖZ

İstanbul Üniversitesi çatısı altında, lisans ve yüksek lisans eğitimim boyunca danışmanlığımı yürüten, yardımlarını, bilgi birikimini ve kıymetli zamanını hiçbir şekilde esirgemeyerek destekçim olan ve bu tez çalışmasına, yaptığı bilimsel eleştiriler ve yönlendirmelerle rehberlik eden değerli hocam Prof. Dr. Fırat KAÇAR' a en kalbî duygularımla teşekkür ederim.

Kendisinden çok şey öğrendiğim, samimi yardımlarıyla lisans ve yüksek lisans eğitimimde beni destekleyen kıymetli hocam Doç. Dr. Yunus BABACAN' a sevgi ve şükranlarımı sunarım.

Son olarak, hayatımın her aşamasında, karşılaştığım tüm zorluklarda yanımda olan ve her türlü fedakârlığı göstererek beni bu günlere getiren sevgili aileme minnettarım.

Haziran 2020 Ömer Faruk TOZLU

İÇİNDEKİLER

Sayfa No

ÖNSÖZ ..... **iv**
İÇİNDEKİLER ..... **v**
ŞEKİL LİSTESİ ..... **vii**
TABLO LİSTESİ ..... **xii**
SİMGE VE KISALTMA LİSTESİ ..... **xiv**
ÖZET ..... **xviii**
SUMMARY ..... **xx**
1. GİRİŞ **1**
2. GENEL KISIMLAR **3**
3. MALZEME VE YÖNTEM **12**
3.1. BİYOLOJİK SİNİR HÜCRELERİ VE İŞLEYİŞLERİ 12
3.1.1. Hücre Yapısı 12
3.1.2. Hücre Elektrokimyası ve Polarite 15
3.1.3. Sinir Hücresi 17
3.1.4. Nöronların İç Yapısı 18
3.1.5. Aksiyon Potansiyeli 21
3.2. ELEKTRONİK NÖRON MODELLERİ 24
3.2.1. Hodgkin-Huxley Modeli 24
3.2.2. FitzHugh-Nagumo Modeli 26
3.2.3. Morris-Lecar Modeli 28
3.2.4. Wilson-Cowan Modeli 30
3.2.5. Integrate and Fire (Tut ve Ateşle) Modeli 31
3.2.6. Izhikevich Modeli 32
3.2.7. Hindmarsh-Rose Modeli 33
3.2.8. Nöron Modellerinin Karşılaştırılması 34
3.3. MEMRİSTÖR 39
3.3.1. Memristör Taklit Devresi 43
3.4. MANTIK DEVRELERİ 44
3.4.1. Mantık Kapıları 44
3.4.1.1. VE (AND) Kapısı 44

3.4.1.2. VEYA (OR) Kapısı *45*
3.4.1.3. DEĞİL (NOT) Kapısı *46*
3.4.1.4. VE-DEĞİL (NAND) Kapısı *47*
3.4.1.5. VEYA-DEĞİL (NOR) Kapısı *47*
3.4.1.6. ÖZEL-VEYA (XOR) Kapısı *48*
3.4.1.7. ÖZEL-VEYA-DEĞİL (XNOR) Kapısı *49*
3.4.2. Kombinasyonel Mantık Devreleri 50
3.4.2.1. Yarım Toplayıcı (Half Adder) *51*
3.4.2.2. Yarım Çıkarıcı (Half Subtractor) *52*
3.4.2.3. Çoklayıcı-Veri Seçici (Multiplexer) *53*
3.4.2.4. Azlayıcı-Veri Dağıtıcı (Demultiplexer) *54*
3.4.2.5. Kodlayıcı (Encoder) *55*
3.4.2.6. Kod Çözücü (Decoder) *57*
4. BULGULAR 59
4.1. ÖNERİLEN MEMRİSTÖR TEMELLİ NÖRON DEVRESİ 59
4.1.1. Önerilen Nöron Devresinde Kullanılan Memristör Taklit Devresi 65
4.2. NÖRON TEMELLİ MANTIK KAPILARI 68
4.2.1. Nöron Temelli VE (AND) Kapısı 70
4.2.2. Nöron Temelli VEYA (OR) Kapısı 71
4.2.3. Nöron Temelli DEĞİL (NOT) Kapısı 74
4.2.4. Nöron Temelli VE-DEĞİL (NAND) Kapısı 74
4.2.5. Nöron Temelli VEYA-DEĞİL (NOR) Kapısı 76
4.2.6. Nöron Temelli ÖZEL-VEYA (XOR) Kapısı 78
4.3. NÖRON TEMELLİ KOMBİNASYONEL MANTIK DEVRELERİ 79
4.3.1. Nöron Temelli Yarım Toplayıcı (Half Adder) 79
4.3.2. Nöron Temelli Yarım Çıkarıcı (Half Subtractor) 80
4.3.3. Nöron Temelli Veri Seçici (Multiplexer) 81
4.3.4. Nöron Temelli Veri Dağıtıcı (Demultiplexer) 83
4.3.5. Nöron Temelli Kodlayıcı (Encoder) 85
4.3.6. Nöron Temelli Kod Çözücü (Decoder) 86
5. TARTIŞMA VE SONUÇ 89
6. KAYNAKLAR 92
7. ÖZGEÇMİŞ 97

ŞEKİL LİSTESİ

Sayfa No

Şekil 2.1: Nöromorfik alanında yapılan çalışmaların yıllara göre dağılımı [9]. 4

Şekil 2.2: (a) Axon-Hillock nöronunun devre şeması [13], (b) akım aynası integratör sinaps [22]. 5

Şekil 2.3: Biyolojik sinapsları taklit kabiliyetine sahip organik transistör, NOMFET [28]. 8

Şekil 2.4: VE , VEYA, ve DEĞİL kapılarının tasarımları ve simülasyon sonuçları [37]. 10

Şekil 3.1: Hücre zarının yapısı [40]. 13

Şekil 3.2: Farklı özelliklerdeki hücreler. a) İnsan hücrelerindeki karbondioksit ve oksijen değişimini sağlayan kırmızı kan hücreleri, b) organlara destek sağlayan fibroblastlar, c) beyindeki sinyalleri vücuda ileten ve tepkileri geri bildiren sinir hücreleri (nöronlar) [40]. 13

Şekil 3.3: Ökaryotik hayvan ve bitki hücresi [41]. 14

Şekil 3.4: Hücrenin yaşam döngüsü [41]. 15

Şekil 3.5: Zıt yüklü tuz iyonlarının (NaCl) kristallerde ve sulu çözelti içinde elektrostatik etkileşimleri. (a) Kristal hatlı sofra tuzu içerisinde, sodyum atomları birer elektron kaybı nedeniyle anyon (Na^{+}) ve buna bağlı olarak klorür atomları birer elektron kazanarak katyon (Cl^{-}) haline gelmektedir. (b) Katı formda, iyonik bileşikler birbirlerini dengeleyerek, pozitif ve negatif yüklü iyonların olduğu sıkıca paketlenmiş iyonların düzgün sıralanmış dizilerini veya kristallerini oluşturur. (c) Kristaller su içinde çözündüğünde, iyonlar ayrılır ve artık zıt şarjın hemen bitişik iyonları tarafından dengelenmeyen iyonları polar su etkileşimleriyle stabilize edilmektedir. Su molekülleri ve iyonlar, iyon üzerindeki yükler ile suyun oksijen ve hidrojen atomları üzerindeki kısmi yükler arasındaki elektrostatik etkileşimlerle bir arada tutulmaktadır. Sulu çözeltilerde, tüm iyonlar su moleküllerinin bir hidrasyon kabuğu ile çevrilidir [41]. 17

Şekil 3.6: İki tip memeli nöronunun tipik morfolojisi. Akson tepeciğinde aksiyon potansiyelleri ortaya çıkmakta ve akson ucuna doğru yürütülmektedir. (a) Çok kutuplu bir iç nöron, birkaç yüz nöron ile sinapslarda sinyal alan bol dallı dendritlere sahiptir. Dendritlerdeki girdiler tarafından verilen küçük voltaj değişiklikleri, tepecikte başlayan daha büyük aksiyon potansiyelini ortaya çıkarmak için toplanabilir. Ucunda yanal olarak dallanan tek bir uzun akson, sinyalleri diğer nöronlara iletir. (b) Tipik olarak bir kas hücresine bağlanan bir motor nöron, hücre gövdesinden efektör hücresine uzanan tek bir uzun aksona sahiptir. Memeli motor

nöronlarında, miyelinin izole bir kılıfı genellikle Ranvier ve akson ucu düğümleri hariç aksonun tüm kısımlarını kapsamaktadır. Elektrik yalıtımı sağlayan miyelin kılıf glia adı verilen hücrelerden oluşmaktadır [41]. 19

Şekil 3.7: Hücre zarının Na+ hareketi sonucu depolarizasyonu (a) dinlenme durumunda hüce içindeki K+ iyonları genellikle açık olan kendi kanallarından geçerek dışarı çıkar ve hücre içi dışarıya göre daha negatif bir hal alır. (b) depolarizasyon durumunda hücre zarındaki Na+ kanallarının açılması sonucu Na+ iyonları hücre içine girer ve hücre içi dışına göre pozitif bir hal alır [41]..... 20

Şekil 3.8: Aksiyon potansiyellerinin genlik ve frekansı [41]..... 21

Şekil 3.9: Kaydedilmiş bir aksiyon potansiyelinin anatomisi. Mor renkli çizgi eşit üstü uyarılma ile oluşan aksiyon potansiyelini, kırmızı çizgi eşik altı uyarılma ile elde edilen tepkiyi göstermektedir [43]..... 23

Şekil 3.10: Merkezi nöronlardaki aksiyon potansiyelinin çeşitliliği. (a) Bir farenin beyinciğindeki purkinje nörondaki spontane aksiyon potansiyelleri. (b) Beyin dilimindeki hipokampal CA1 piramidal nöronundaki aksiyon potansiyeli. (c) Orta beyin dopamin nöronundaki spontane aksiyon potansiyelleri. (d) Normal ve hızlı spayklamalı kortikal nöronların aksiyon potansiyellerinin bir gösterimi. (e) Soma ve presinaptik uçtaki aksiyon potansiyel genişlikleri [43]. 23

Şekil 3.11: Hodgkin-Huxley modelinin devre şematiği [47]. 26

Şekil 3.12: Hodgkin-Huxley modelinin Simulink çıktıları. [46]. 26

Şekil 3.13: FitzHugh-Nagumo denklemlerinin Simulink modeli [46]. 27

Şekil 3.14: FitzHugh-Nagumo denklemlerinin Simulink çıktıları [46]. 28

Şekil 3.15: Morris-Lecar denklemlerine ait Simulink modeli [46]..... 29

Şekil 3.16: Morris-Lecar denklemlerinin Simulink çıktıları..... 30

Şekil 3.17: Wilson-Cowan denklemlerinin Simulink modeli ve çıktısı [46]..... 31

Şekil 3.18: Integrate and Fire modelinin basit devre şeması. 31

Şekil 3.19: Integrate and Fire modelinin yanıtı [46]..... 32

Şekil 3.20: (a) Biyolojik nörondan alınan ölçüm sonuçları. (b) Izhikevich modelinin çıktıları [53]..... 33

Şekil 3.21: Hindmarsh-Rose nöron modelinin Simulink çıktısı [46]..... 34

Şekil 3.22: Biyolojik spayklamalı nöronların bazı nöro-hesaplama özellikleri [55]. 35

Şekil 3.23: Nöron modellerinin biyolojik gerçeklik-maliyet grafiği [55]..... 38

Şekil 3.24: Dört temel devre elemanı [5]..... 39

Şekil 3.25: Memristörün temel yapısı. (a) Elemanın normal durumu (b) Elemanın tam iletim durumu (c) Elemanın tam kesim durumu.....42

Şekil 3.26: (a) Memristörün mikroskop altındaki görüntüsü. (b) Krossbar yapı ve memristif anahtarlamanın temsili görüntüsü [61]. 42

Şekil 3.27: Memristörün temel akım-gerilim ilişkisi [62]. 43

Şekil 3.28: Farklı yapılardaki memristör taklit devreleri [62]–[64].....43

Şekil 3.29: VE (AND) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [65].....45

Şekil 3.30: VEYA (OR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [65].....45

Şekil 3.31: DEĞİL (NOT) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [65]. 46

Şekil 3.32: VE-DEĞİL (NAND) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [65]. 47

Şekil 3.33: VEYA-DEĞİL (NOR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [65].....48

Şekil 3.34: ÖZEL-VEYA (XOR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [65]. 49

Şekil 3.35: ÖZEL-VEYA-DEĞİL (XNOR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [65]. 50

Şekil 3.36: Bir kombinasyonel devrenin blok diyagramı [1].....51

Şekil 3.37: Yarım toplayıcının devre şeması [1].....52

Şekil 3.38: Yarım çıkarıcının devre şeması [1].....53

Şekil 3.39: 4x1 veri seçicinin (a) devre şeması ve (b) blok diyagramı [1]. 53

Şekil 3.40: 1x4 veri dağıtıcının (a) devre şeması ve (b) blok diyagramı [1]. 55

Şekil 3.41: 8x3 koldayıcının (a) devre şeması ve (b) blok diyagramı [1].....56

Şekil 3.42: 3x8 kod çözücünün (a) devre şeması ve (b) blok diyagramı [1]. 58

Şekil 4.1: Çalışmada kullanılan nöron devresi [38].....59

Şekil 4.2: V_B gerilim kaynağının 0.1 V - 0.5 V aralığında 0.05 V kadar artırılması sonucu elde edilen farklı ateşleme davranışları [38]. 62

Şekil 4.3: Önerilen devrenin, 50 nA, 100 nA ve 150 nA giriş akımları uygulandığında çıkışta oluşturduğu ateşleme davranışları. (a) $V_B = 100$ mV (b) $V_B = 200$ mV (c) $V_B = 250$ mV (d) $V_B = 300$ mV (e) $V_B = 350$ mV (f) $V_B = 400$ mV (g) $V_B = 450$ mV (h) $V_B = 500$ mV [38]. 63

Şekil 4.4: OTA tabanlı memristör devresi [38].....65
Şekil 4.5: Memristörün osiloskop görüntüleri [38].....67
Şekil 4.6: Memristörün 1 kHz, 3 kHz ve 12 kHz frekansında simülasyon sonuçları. 67
Şekil 4.7: Önerilen nöron devresi ve blok diyagramı. 68
Şekil 4.8: Mantık kapılarının blok diyagramı. 69
Şekil 4.9: VE kapısının temel blok diyagramı. 70
Şekil 4.10: 2 girişli VE kapısının simülasyon sonuçları. 71
Şekil 4.11: 3 girişli VE kapısının simülasyon sonuçları. 71
Şekil 4.12: VEYA kapısının blok diyagramı. 72
Şekil 4.13: 2 girişli VEYA kapısının simülasyon sonuçları. 73
Şekil 4.14: 4 girişli VEYA kapısının simülasyon sonuçları. 73
Şekil 4.15: DEĞİL kapısının simülasyon sonuçları.....74
Şekil 4.16: VE-DEĞİL kapısının blok diyagramı.....75
Şekil 4.17: 2 girişli VE-DEĞİL kapısının simülasyon sonuçları.....75
Şekil 4.18: 3 girişli VE-DEĞİL kapısının simülasyon sonuçları.....76
Şekil 4.19: VEYA-DEĞİL kapısının blok diyagramı.....77
Şekil 4.20: 2 girişli VEYA-DEĞİL kapısının simülasyon sonuçları. 77
Şekil 4.21: 3 girişli VEYA-DEĞİL kapısının simülasyon sonuçları. 78
Şekil 4.22: 2 girişli ÖZEL-VEYA kapısının simülasyon sonuçları.....78
Şekil 4.23: Yarım toplayıcının blok diyagramı.....79
Şekil 4.24: Yarım toplayıcının simülasyon sonucu. 80
Şekil 4.25: Yarım çıkarıcının blok diyagramı.....80
Şekil 4.26: Yarım çıkarıcının simülasyon sonuçları. 81
Şekil 4.27: 2x1 veri seçicinin blok diyagramı.....82
Şekil 4.28: 2x1 veri seçicinin simülasyon sonucu. 83
Şekil 4.29: 1x2 Veri dağıtıcının blok diyagramı.....84
Şekil 4.30: 1x2 veri dağıtıcının simülasyon sonuçları. 84

Şekil 4.31: 8x3 kodlayıcının blok diyagramı. 85

Şekil 4.32: 8x3 kodlayıcının simülasyon sonucu. 86

Şekil 4.33: 2x4 kod çözücünün blok diyagramı. 87

Şekil 4.34: 2x4 kod çözücünün simülasyon sonucu.....88

TABLO LİSTESİ

Sayfa No

Tablo 3.1: Nöron modellerinin nöro-hesaplama özellikleri [55]. 37

Tablo 3.2: Önerilen modelin karşılaştırması. 38

Tablo 3.3: VE (AND) kapısının doğruluk tablosu [1]. 44

Tablo 3.4: VEYA (OR) kapısının doğruluk tablosu [1]. 46

Tablo 3.5: DEĞİL (NOT) kapısının doğruluk tablosu [1]. 46

Tablo 3.6: VE-DEĞİL (NAND) kapısının doğruluk tablosu [1]. 47

Tablo 3.7: VEYA-DEĞİL (NOR) kapısının doğruluk tablosu [1]. 48

Tablo 3.8: ÖZEL-VEYA (XOR) kapısının doğruluk tablosu [1]. 49

Tablo 3.9: ÖZEL-VEYA-DEĞİL (XNOR) kapısının doğruluk tablosu [1]. 50

Tablo 3.10: Yarım toplayıcının doğruluk tablosu [1]. 52

Tablo 3.11: Yarım çıkarıcının doğruluk tablosu [1]. 52

Tablo 3.12: 4x1 veri seçicinin doğruluk tablosu [1]. 54

Tablo 3.13: 1x4 veri dağıtıcının doğruluk tablosu [1]. 54

Tablo 3.14: 8x3 kodlayıcının doğruluk tablosu [1]. 56

Tablo 3.15: 3x8 kod çözücünün doğruluk tablosu [1]. 57

Tablo 4.1: V_B gerilimine bağlı olarak nöron devresinin ateşleme karakteristiği [38]. 62

Tablo 4.2: CMOS transistör parametreleri [38]. 64

Tablo 4.3: Memristör taklit devresinin uygulamasında kullanılan komponentlerin listesi [38]. 67

Tablo 4.4: Mantık kapılarına ait devre parametreleri. 68

Tablo 4.5: 3 girişli VE kapına ait doğruluk tablosu. 70

Tablo 4.6: 4 girişli VEYA kapısına ait doğruluk tablosu. 72

Tablo 4.7: 3 girişli VE-DEĞİL kapısının doğruluk tablosu. 74

Tablo 4.8: 3 girişli VEYA-DEĞİL kapısının doğruluk tablosu. 76

Tablo 4.9: 2x1 veri seçicinin doğruluk tablosu. 81

Tablo 4.10: 1x2 veri dağıtıcının doğruluk tablosu.....83

Tablo 4.11: 2x4 kod çözücünün doğruluk tablosu.....86

SİMGE VE KISALTMA LİSTESİ

Simgeler **Açıklama**

$\mathbf{C_{zar}}$: Zar kapasitesi
$\mathbf{V_{zar}}$: Zar gerilimi
$\mathbf{C_{gb}}$: Geri besleme kapasitesi
$\mathbf{V_{CC}}$: Kollektör-kollektör gerilimi
$\mathbf{V_E}$: Çıkış gerilimi
$\mathbf{I_{ex}}$: Çıkış akımı
Ag : Gümüş
Si : Silisyum
NaCl : Sodyum klorür
$\mathbf{Na^+}$: Sodyum iyonu
$\mathbf{K^+}$: Potasyum iyonu
$\mathbf{Ca_2^+}$: Kalsiyum iyonu
$\mathbf{Mg_2^+}$: Magnezyum iyonu
$\mathbf{Cl^-}$: Klorür iyonu
$\boldsymbol{I_{Na}}$: Sodyum akımı
$\boldsymbol{I_K}$: Potasyum akımı
$\boldsymbol{I_L}$: Sızıntı akımı
$\boldsymbol{v}$: Zar potansiyeli, gerilim
$\boldsymbol{I_{EXT}}$: Harici akım
$\boldsymbol{G_{Na}}$: Maksimum sodyum iletkenliği
$\boldsymbol{G_K}$: Maksimum potasyum iletkenliğini
$\boldsymbol{G_L}$: Sızıntı iletkenliği
$\boldsymbol{V_{Na}}$: Sodyum tersinir gerilimi
$\boldsymbol{V_K}$: Potasyum tersinir gerilimi
$\boldsymbol{V_L}$: Sızıntı gerilimi
$\boldsymbol{m}$: Sodyum aktivasyon geçiş değişkeni
$\boldsymbol{h}$: Sodyum inaktivasyon geçiş değişkeni
$\boldsymbol{n}$: Potasyum aktivasyon geçiş değişkeni
$\boldsymbol{I_R}$: Direnç üzerindeki akım
$\boldsymbol{I_C}$: Kapasitör üzerindeki akım

i	: Elektrik akımı
q	: Elektrik yükü
φ	: Manyetik akı
M	: Memristans
R	: Rezistans (Direnç)
TiO_2	: Titanyum dioksit
D	: Memristörün kontakları arasındaki genişlik
w	: Memristörün katkılı bölgesinin genişliği
R_{ON}	: Memristörün düşük dirençli durumu
R_{OFF}	: Memristörün yüksek dirençli durumu
A	: Lojik giriş
B	: Lojik giriş
X	: Lojik giriş
Y	: Lojik çıkış
$I_{0,1,2,3,4,5,6,7}$	: Lojik akım girişleri
I_S	: Lojik seçici akım girişi
$Y_{0,1,2,3}$	: Lojik çıkışlar
$S_{0,1}$	: Lojik seçici girişler
V_{DD}	: Kanal-kanal gerilimi
V_{GS}	: Kapı-kaynak gerilimi
V_{DS}	: Kanal-kaynak gerilimi
V_T	: Eşik gerilimi
I_{DS}	: Kanal-kaynak akımı
C_{ox}	: Oksit kapasitesi
μ	: Elektron hareketliliği
I_{mem}	: Memristör akımı
$I_{sinaptik\ giriş}$	: Sinaptik giriş akımı
V_{CA}	: C_A kapasitörünün gerilimi
V_B	: Bias gerilimi
C_1	: Birinci kapasitör
C_2	: İkinci kapasitör
I_{IN}	: OTA giriş akımı
V_N	: OTA negatif uç gerilimi
gm	: OTA geçiş iletkenliği

$I_{P1,P2,P3}$	: OTA çıkış akımları
$V_{Çıkış}$	: Çıkış gerilimi
$Q_{0,1,2,3}$	: Lojik çıkışlar
µF	: Mikrofarad
nF	: Nanofarad
pF	: Pikofarad
mV	: Milivolt
V	: Volt

Kısaltmalar	**Açıklama**
OTA	: Operantial Transconductance Amplifier (Geçiş İletkenliği Yükselteci)
VLSI	: Very Large Scale Integration (Çok Geniş Ölçekli Tümleştirme)
SiN	: Silicon Neuron (Silikon Nöron)
HP	: Hewlett-Packard
SPICE	: Simulation Program with Integrated Circuit Emphasis
TSMC	: Taiwan Semiconductor Manufacturing Company
CMOS	: Complementary Metal Oxide Semiconductor (Bütünleyici Metal Oksit Yarı İletken)
HH	: Hodgkin-Huxley
I&F	: Integrate and Fire
fps	: frame per second (Kare/s)
FPGA	: Field Programmable Gate Array (Alanda Programlanabilir Kapı Dizisi)
SRAM	: Static Random Access Memory (Durağan Rastgele Erişimli Bellek)
AER	: Address Event Representation (Adrese Dayalı Gösterim)
NPU	: Neural Precessing Unit (Nöral İşleme Ünitesi)
IBM	: International Business Machines
HRL	: Hughes Research Laboratories
NOMFET	: Nanoparticle Organic Memory Field Effect Transistor (Nano parçacık Organik Bellek Alan Etkili Transistör)
OECT	: Organic ElectroChemical Transistor (Organik Elektrokimyasal Transistör)
STP	: Short Term Potentiating (Kısa Süreli Güçlenme)
STD	: Short Term Depressing (Kısa Süreli Depresyon)
MOSFET	: Metal Oxide Semiconductor Field Effect Transistor (Metal Oksit Yarıiletken Alan Etkili Transistör)
RS	: Regular Spiking

IB : Intrinsic Bursting

CH : Chattering

FS : Fast Spiking

DNA : Deoxyribonucleic Acid (Deoksiribo Nükleik Asit)

RNA : Ribonucleic Acid (Ribo Nükleik Asit)

CPU : Central Processing Unit (Merkezi İşlem Birimi)

ATP : Adenosine Triphosphate (Adenozin Trifosfat)

NMOS : N-type Metal Oxide Semiconductor (N tipi Metal Oksit Yarıiletken)

PMOS : P-type Metal Oxide Semiconductor (P tipi Metal Oksit Yarıiletken)

ÖZET

YÜKSEK LİSANS TEZİ

TÜMLEŞTİRMEYE UYGUN NÖROMORFİK DEVRE TASARIMI

Ömer Faruk TOZLU

İstanbul Üniversitesi-Cerrahpaşa

Lisansüstü Eğitim Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman : Prof. Dr. Fırat KAÇAR

Beyin ve sinir sistemi, çok düşük güç tüketmesine rağmen inanılmaz hız ve başarıyla çok karmaşık işlemler gerçekleştirebildiği için araştırmacıların ilgisini her dönem cezbetmiştir. Araştırmacılar beyni milyonlarca nörondan oluşan bir model olarak ele almış ve fiziksel olarak da modelleyebilmek amacıyla elektronik nöronlar üzerine çalışmalar yürütmüştür. Geliştirilen çok sayıdaki nöron modeli, sinir bilimi alanında kapsamlı araştırmalar yapabilmek, nöron temelli (nöromorfik) hesaplamalar gerçekleştirebilmek için büyük bir temel oluşturmuştur.

Bu tez çalışmasında, tümleştirmeye uygun nöromorfik mantık kapıları ve kombinasyonel mantık devreleri tasarlanmış ve SPICE programında TSMC 0.18 μm CMOS parametreleri kullanılarak sayısal benzetimleri yapılmıştır. Kombinasyonel mantık devreleri, önerilen nöron temelli mantık kapılarıyla gerçekleştirilmiştir. Kullanılan memristör temelli nöron devresi, literatürdeki diğer modellerle kıyaslanmış, avantajları ve dezavantajları ayrıntılı olarak incelenmiştir. Sonuç olarak, önerilen nöron temelli mantık kapılarının düşük güç tüketimine

sahip, biyolojik benzerliği yüksek, tümleştirmeye uygun ve az sayıda ayrık devre elemanı ile gerçekleştirilebilir tasarımlar olduğu elde edilmiştir.

Mayıs 2020, 117 sayfa.

Anahtar kelimeler: Nöromorfik, Mantık Devreleri, Nöristör, Memristör, Sayısal Tümdevre

SUMMARY

M.Sc. THESIS

NEUROMORPHIC CIRCUIT DESIGN FOR INTEGRATION

Ömer Faruk TOZLU

Istanbul University-Cerrahpasa

Institute of Graduate Studies

Department of Electrical and Electronic Engineering

Supervisor : Prof. Dr. Fırat KAÇAR

The brain and nervous system have attracted the attention of scientists as it can perform very complex operations with incredible speed and success despite consuming very low power. The researchers approached the brain as a model of millions of neurons and carried out works on studies on electronic neurons in order to model them physically. Many neuron models have provided a great basis to conduct extensive research in the field of neuroscience and perform neuron-based (neuromorphic) calculations.

In this thesis, neuromorphic logic gates and combinational logic circuits suitable for integration are designed. The simulations have been carried out using TSMC 0.18 µm CMOS process parameters. Combinational logic circuits were designed with the proposed neuron-based logic gates. The proposed memristor-based neuron circuit was compared with other models in the literature, and its advantages and disadvantages were examined in detail. As a result, it is obtained that the proposed neuron-based logic gates have low power consumption and high bio-similarity. The gates are suitable for integration and can be implemented using a few discrete circuit elements.

May 2020, 117 pages.

Keywords: Neuromorphic, Logic Circuits, Neuristor, Memristor, Digital Integrated Circuit

1. GİRİŞ

Sayısal sistemler günlük hayatımızda önemli rol oynamaktadır. İletişimden borsaya, tıbbî tedaviden hava durumuna, uzay çalışmalarından bilimsel araştırmalara kadar her alanda sayısal sistemlerin uygulamaları görülmektedir. Öyle ki güncel teknolojik periyod, dijital (sayısal) çağ olarak adlandırılabilir. Bu sistemlerin temelinde ise sayısal elektronik yatmaktadır. Sayısal sistemleri anlayabilmek için öncelikle bu sistemleri oluşturan sayısal devreleri ve o devrelere ait temel mantık fonksiyonlarını incelemek gerekmektedir [1].

Çok geniş uygulama alanına sahip olması, Boolean fonksiyonlarını işleme kabiliyeti ve düşük güçlerde çalışabilmesi mantık devrelerini sayısal elektroniğin en önemli parçalarından biri haline getirmiştir. Mantık devreleri silikon çip üzerine inşa edilen ve donanım olarak isimlendirilebilecek yapılardır. Çünkü gerçekleştirdikleri fonksiyonlar ve kabiliyetleri çipin imalatından sonra değiştirilemez. Karakteristikleri oldukça keskin ve sabittir [2]. Ya hep ya hiç davranışlarından ötürü mantık devreleri biyolojik nöronlar ve sinirsel aktiviteleri ile benzerlik göstermektedir. Bu benzerlik mantık devrelerinin nöron temelli gerçekleştirilmesi düşüncesine zemin hazırlamış ve çalışmanın rotası bu yönde belirlenmiştir.

Bilim insanları tarafından insan beyninin vücut üzerindeki kontrol mekanizması ve sinir sisteminin çalışmasını anlamak amacıyla sürdürülen araştırmalar doğrultusunda nöronlarda oluşan elektriksel aktivitelerin elektronik devreler ile gerçeklenmesi ve büyük sistemlerin modellenmesi yapılmaktadır. Nöromorfik devre adı verilen böyle yapılar nöral sistemlerin pasif ve aktif devre elemanları (transistör, OTA vb.) ile taklit edilmesi sonucu oluşturulabilmektedir. Bu nöron sistemlerin iletkenlik ve elektro fiziksel davranışının hibrit analog/sayısal çok geniş ölçekli tümleşik (VLSI) devrelerle taklit edilmesi aynı zamanda silikon nöron (SiN) olarak da bilinmektedir. Spayk tabanlı nöron modelleri, hesaplamalı sinir bilimi alanında spayk zamanlamasının öneminin incelenmesi ve nöromorfik alanında olay hedefli hesaplama sistemlerinin uygulanmasındaki rolü nedeniyle son yıllarda oldukça popüler bir konuma gelmiştir [3]. Araştırmalar sonucu farklı yapılarda çok sayıda nöron modeli ortaya konmuştur. Ayrıntılı şekilde incelendiğinde içlerinden başarılı olarak görülen modellerin bazılarının temelinde memristör bulunmaktadır.

Leon Chua 1971 yılında gerçekleştirdiği çalışmasında kayıp olduğunu iddia ettiği dördüncü pasif devre elemanı olan memristörü teorik olarak ortaya koymuştur [4]. Memristörün sağladığı çok sayıda avantajın yıllar içerisinde fark edilmesiyle bu alanda yapılan çalışma ve araştırmalar artış göstermiştir. Çalışma sayısındaki asıl patlama, 2008 yılında R. Stanley Williams ve ekibi HP (Hewlett-Packard) laboratuvarlarında ilk nano boyutlu katı hal memristörü üretmeyi başardıktan sonra meydana gelmiştir. Memristörün nano ölçekte çalışabilmesi, doğrusal olmayan direnç karakteri gösterebilmesi, aktif ve pasif devre elemanı özelliklerini tek yapıda sunabilmesi gibi çok sayıda avantaj sebebiyle geniş bir çalışma alanına sahip olduğu gözlemlenmektedir [5].

Gerçekleştirilen bu tez çalışmasında nöron taklit devre yapıları incelenmiş, tartışılmış ve kıyaslanmıştır. Mantık devresi tasarımı için, bilinen çok sayıda artısı göz önünde bulundurularak memristör temelli bir nöron taklit devre yapısı kullanılmıştır. Tez kapsamında tüm devrelerin, SPICE simülasyon programı olan LTSpice yazılımında TSMC 0.18 μm CMOS parametreleri kullanılarak sayısal benzetimleri yapılmıştır. Mantık kapıları sabit bir devre şematiği ile gerçekleştirilmiş olup sadece devredeki bazı elemanların değerlerinin değiştirilmesi sonucu çeşitli kapı karakterleri elde edilmiştir. Elde edilen bu nöron temelli mantık kapıları ile toplayıcı, çıkarıcı, kodlayıcı ve kod çözücü gibi bazı sayısal devrelerin tasarımı ve simülasyonu yapılmıştır.

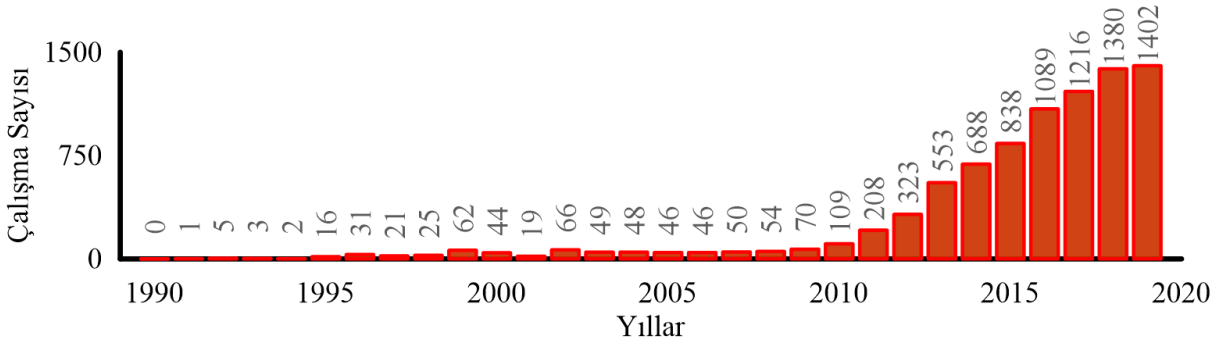
2. GENEL KISIMLAR

Bu bölümde, literatürde nöromorfik alanında dikkat çeken bazı çalışmalar incelenmiştir.

1945 yılında von Neumann ikili prensibi ve depolama programı fikrini ileri sürmüştür [6]. Daha sonra bu fikir üzerine inşa edilen yapılar von Neumann mimarisi olarak adlandırılmıştır. Günümüz bilgisayarlarının büyük çoğunluğu, Alan Touring tarafından, von Neumann mimarisi temel alınarak, seri talimatların evrensel hesaplamasında, bilgi depolama ve bilgi işlemenin makro düzeyde ayrılması ile gerçekleştirilmiştir. Ancak bunlar, deterministik davranışla doyum bölgesinde çalışan transistörlerle hazırlanmış olmakla beraber, güç tüketimi fazla olan, fiziksel hasara karşı dayanıksız, senkron ve her görev için ayrı programlama gerektiren yapılardır. Öte yandan biyolojik sistemler, nöronlar gibi kavramsal basit işleme birimlerinin çok sayıda paralelliğiyle rastgele işlemler üzerine kurulmuştur. Boolean mantığı statik von Neumann mimarisinin, nöronlar ise dinamik olarak değişen sinapslarıyla nöromorfik sistemlerin temelini oluşturmaktadır [7].

Nöromorfik kavramı 1990 yılında Mead tarafından literatüre kazandırılmıştır. Mead, biyolojik temelli bilgi işlemenin geleneksel sayısal hesaplamaya göre daha avantajlı olduğunu iki özel durumla ortaya koymuştur. Bunlar, giriş verilerinde gürültü gibi bozulmaların olduğu ve veri sıkılaştırma gibi kesinliği olmayan durumlardır [8]. Geleneksel süper bilgisayarlar kompleks, doğrusal veya ardışık olmayan hesaplamaları yaparken uzun süreler ve mega watt seviyesinde güç harcamaktadır. Öte yandan bir sinek, uçuş kontrolü, rota belirlenmesi, yiyecek araması, etraftaki tehlikelere karşı dikkatli olmak gibi karmaşık ve ayrık hesaplamaları saniyeler içerisinde ve yalnızca mikro watt seviyesinde enerji tüketerek yapabilmektedir [7]. Düşük güç tüketiminin öneminin her geçen gün arttığı göz önüne alındığında bu önerme oldukça teşvik edici olarak görülmektedir.

Düşük güç tüketimi, karmaşık girdileri çok hızlı ve kolayca işleyip depolayabilme, çok daha küçük alanlarda daha büyük işlem kabiliyetine sahip makineler inşa edebilme gibi, sağladıkları birçok avantaj sebebiyle nöromorfik yapılar bilim insanları ve araştırmacıların ilgisini çekmeyi başarmıştır. Özellikle memristörün fiziksel olarak üretildiği 2008' ten sonra memristif temelli nöromorfik araştırmalarda artış yaşanmıştır. Bu alanda çok sayıda çalışma yapılmış ve yapılmaya devam etmektedir. Şekil 2.1' de nöromorfik alanında yapılan çalışmaların yıllara göre dağılımı görülmektedir.



Şekil 2.1: Nöromorfik alanında yapılan çalışmaların yıllara göre dağılımı [9].

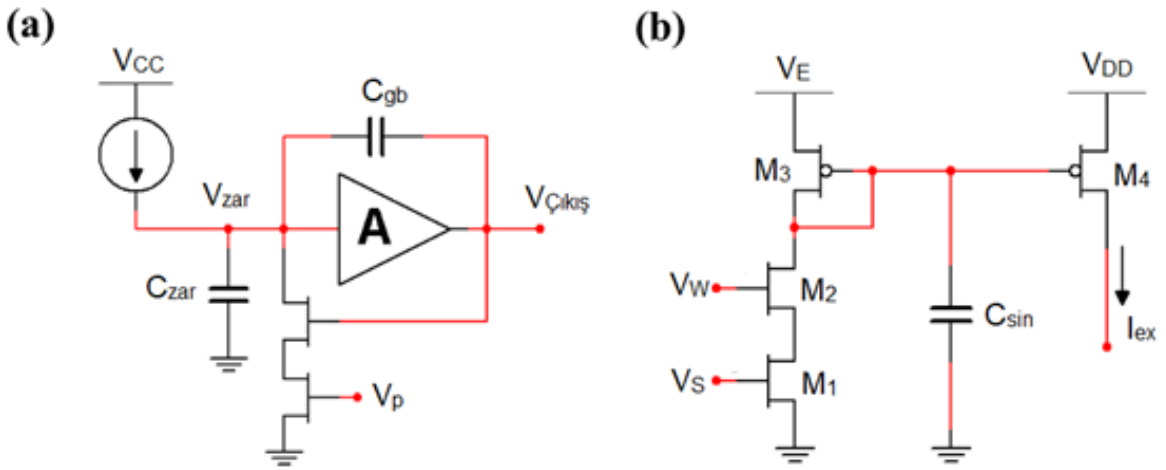
Nöral devrelerin elektronik modellerinin uygulaması yarım asrı aşkın süre önce gerçekleştirilmeye başlanmıştır. Algılayıcıların yapımı Rosenblatt [10] ile 1958' e ve retinaların gerçekleştirilmesi ise Fukushima ve diğ. [11] ile 1970' e dayanmaktadır. Ancak VLSI teknolojisini kullanan ve transistörün doğrusal olmayan mevcut özelliklerini vurgulayan modern araştırma dalgası, önde gelen bilim adamları Max Delbrück, John Hopfield, Carver Mead ve Richard Feynman arasındaki iş birliğiyle 1980' li yılların ortalarında başlamıştır [12]. Mead retinadaki kademeli sinaptik iletimden esinlenerek, transistörleri yalnızca ON-OFF (dijital anahtarlama) şeklinde kullanmak yerine kademeli (analog) olarak kullanmayı denemiştir. Sonuç olarak, bu tip bir devrenin nöronlardaki protein kanallarıyla çok sayıda ortak özellik gösterdiği ve çok az sayıda transistöre ihtiyaç duyduğunu göstermiştir [13].

Bazı araştırmacılar, nöromorfik devrelerin, biyolojik sinir sistemi gibi çalışan yeni bir bilgi işlem teknolojileri nesli geliştirmek için ideal olduğunu ileri sürmüştür [14]–[16]. Çoğu nöromorfik devre öğrenme, iletişim, hafıza ve haberleşme gibi faaliyetler için spayklama şeklini kullanmaktadır. Elektronik sistemlerde asenkron spayk veya sayısal olay temelli uygulamaların tercih edilmesi enerji verimliliğini ve hata toleransını artırmaktadır. Bu artış onları, modüler sistemler ve karmaşık hesaplama hiyerarşileri oluşturmak için ideal hale getirmektedir. Analog devrelerin yonga üzerinde (on-chip) yerel hesaplamalar yapmak için, dijital devrelerin de uzun mesafe haberleşme (yonga dışı, off-chip) için kullanılmasıyla nöromorfik devrelerden çok önemli verim elde edilebilir [17].

Nöromorfik devrelerin birincil hedefleri, beyni anlamak için büyük ölçekli biyolojik ağları daha doğru bir şekilde modellemektir. Biyolojik olarak daha az gerçekçi ancak basit yapıda olan tut&ateşle (Integrate&Fire) modellerine ve biyofiziksel olarak gerçekçi ancak karmaşık

yapıdaki iletkenliğe dayalı modellere ayrılabilirler. Karmaşıklıkları, çok sayıda eleman gereksinimi duymaları gibi sebeplerden dolayı günümüzde öncelikle silikon bazlı elektroniklerde uygulanacak şekilde tasarlanmıştır. Bu yapılar genellikle klasik, ancak doğru bir model olarak kabul edilen, biyolojik bir nöronun Hodgkin-Huxley (HH) modeline dayanmaktadır [18]. Örnekler arasında, HH modelinin bireysel parametrelerini seçici olarak ayarlama yeteneği sunan bir eşik üstü devre veya HH nöronlarının biyofiziksel bir ağını ve kanal kapama parametrelerinin programlanabilir kinetiği ile iletkenliğe dayalı sinapsları entegre eden bir alt eşik devresi bulunur [19].

Daha basit olan I&F modelinin ilk örneklerinden biri Şekil 2.2 (a)' da gösterilen ve Mead tarafından 1989' da önerilen Axon-Hillock devresidir [13]. Bu devrede, a bloğu, genellikle seri halinde iki invertör ile uygulanan bir yükselteçtir. Giriş akımları, zar giriş kapasitansı C_{zar} üzerine entegre edilmiştir ve analog gerilim V_{zar}, yükseltecin anahtarlama eşiğine ulaşana kadar doğrusal olarak artmaktadır. Bu noktada $V_{Çıkış}$, resetleme transistörünü anahtarlayarak ve kapasitör bölücü üzerinden C_{zar} ve C_{gb} aracılığıyla pozitif geri bildirimi etkinleştirerek 0'dan V_{CC}'ye değişir ve V_P geriliminin spayk genişliğini belirler. Diğer basit I&F modelleri Tau-Cell (Tau Hücresi) [20] veya log alanı alçak geçiren filtre modeli [21] içermektedir. Şekil 2.2 (b)' de örnek bir akım aynası integratör sinaps devresi gösterilmektedir. Bu devrede V_S, anahtar gibi davranan M_1 transistörü ile giriş spaykını alırken, V_W sinaptik kuvvetin ağırlığını ve V_E sinaptik zaman sabitini ayarlamaktadır. Her giriş darbesinde kapasitör üzerinde sabit bir yük depolanır ve çıkış akımı I_{ex}' in genliği artar [7].



Şekil 2.2: (a) Axon-Hillock nöronunun devre şeması [13], (b) akım aynası integratör sinaps [22].

Deshmukh ve diğ. [23] 2005 yılında, Boolean mantık kapısı tasarımına dayanan bir nöronun işlevselliğinin gerçekleştirilmesini önermiştir. Simülasyonda ağırlık devresine dayalı tek nöronla ikili mantık ayrık nöronlar ağını kurmuştur. Bağlantı ağırlık fonksiyonelliğini sağlayan sistem, iki Flip-Flop, bir ÖZEL VEYA (XOR) kapısı ve bir VE DEĞİL (NAND) kapısı ile oluşturulmuş, ek bir VEYA DEĞİL (NOR) kapısı ile de tüm ağırlıklı devrelerin çıkışı olarak kullanılmıştır.

Nöromorfik sistemlerin geniş ölçekli multinöral uygulamaları bulunmaktadır. Bu sistemlerin en yaygın örneklerinden biri de nöromorfik görüntü sensörleri diğer adıyla silikon retinalardır. Geleneksel dijital görüntü sensörlerinde, görüntü verileri eş zamanlı olarak alınır ve işlenirken, nöromorfik retinalarda her bir I&F devre pikseli yalnızca sinyal yoğunluğundaki bir değişikliğe yanıt vererek güç tüketimini (23 mW) ve veri bant genişliğini (10k kare / s (fps)) azaltmaktadır. Programlanabilir bir nöromorfik çip olan Neurogrid, uygun fiyatlı bir süper bilgisayara güç vererek bir memeli korteksinin iç çalışması hakkında çeşitli hipotezleri keşfetmek amacıyla Stanford Üniversitesi'nde tasarlanmıştır. Neurogrid kartı, 5 W güç tüketen, her biri 256x256 boyutunda gerçek zamanlı spayklamalı nöronların bir matrisi olan (yaklaşık 1 milyon nöron), 16 yonga (nöroçekirdek) ile tasarlanmıştır. İnternöral iletişim için bir FPGA (Field Programmable Gate Array – Alanda Programlanabilir Kapı Dizisi) ve bir SRAM (Static Random Access Memory – Statik Rastgele Erişimli Bellek) öbeği kullanılmıştır. Basit, soma başına sekiz transistörlü bir I&F devresinin kullanımı, sınırlı derecede biyolojik gerçekçilik ile sonuçlanmaktadır. Ancak olağanüstü düşük güç tüketiminde nöral hesaplamanın benzeri görülmemiş bir karmaşıklığına olanak sağlamaktadır [24].

Sinirbilimin özelliklerini araştırmak ve beyin temelli hesaplama sistemleri inşa etmek amacıyla, gerçek spayklamalı nöronları ve dinamik sinapsları taklit kabiliyetine sahip, yeniden düzenlenebilir çevrimiçi öğrenme spayklamalı nöromorfik işlemci (ROLLS) olarak adlandırılan kompakt (51,4 mm^2), düşük güçlü (4 mW) nöral işleme sistemi, Nöroinformatik Enstitüsü, ETH ve Zürih Üniversitesi tarafından gerçekleştirilmiştir. Bir makine görme görevinde örüntü tanımanın çevrimiçi donanım öğrenmesini sağlayan yonga, kısa/uzun süreli esneklik de içeren 128 bin analog sinaps ve 256 nöral devre ile donatılmış 12.2 milyon transistör içermektedir [25].

Spayklamalı sinir ağı mimarisi (SpiNNaker) Manchester Üniversitesinde gerçekleştirilen, çoğunlukla paralel ve küçük güçlü bir nöromorfik süper bilgisayar projesidir. Projenin amacı,

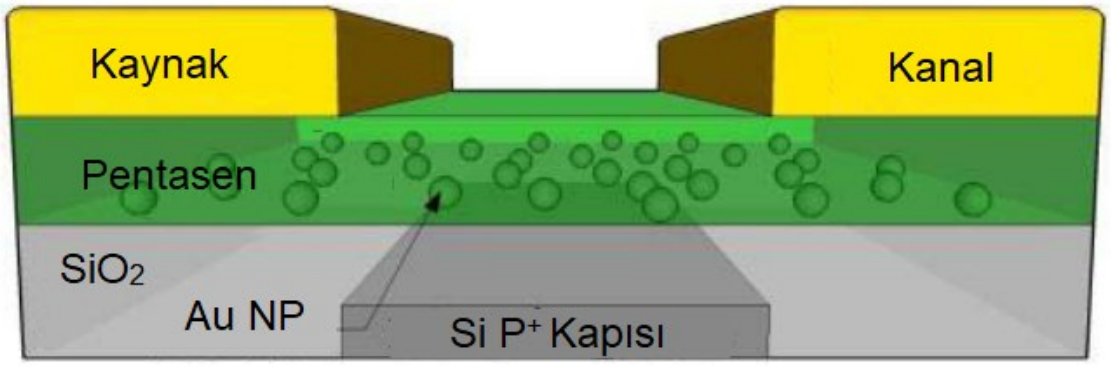
spayklamalı nöronların geniş ve biyolojik olarak gerçekçi ağlarını modellemektir. Süper bilgisayar, her biri kendi yerleşik yönlendiricisine ve 128 MB bellek kullanılan sinaptik ağırlık deposuna sahip 18 çekirdekli işlemcilerden oluşmaktadır. Neurogrid ve ROLLS gibi SpiNNaker da dijital bir veri yoluyla tek tek sistemler arasında sinyalleri (analog sivri uçlar) iletmek için asenkron bir iletişim protokolü olan AER (Address Event Representation – Adrese Dayalı Gösterim) kullanmaktadır. Bu süper bilgisayar, görsel korteks veya beyincik simülasyonu gibi çeşitli sinirsel algoritmalar için bir donanım platformu olarak tasarlanmıştır [26].

Kablosuz iletişim ve düşük güçlü mobil işlemcileri ile bilinen Qualcomm firması, yeni nesil mobil cihazlarına yönelik biyolojik olarak esinlenmiş bir NPU (Neural Precessing Unit – Nöral İşleme Ünitesi) geliştirmiştir. Hız ve enerji verimliliği için tasarlanan ve spayklamalı nöronlar ağı üzerine kurulan sistemin üç temel hedefi bulunmaktadır. Birincisi biyolojik temelli öğrenmek, ikincisi cihazların dünyayı insanlar gibi görmesini ve algılamasını sağlamak, üçüncüsü biyolojik olarak esinlenen mimarileri daha iyi tanımlamak ve standartlaştırmaktır. Araştırma ekibi, belirlenmiş hedefleri aramak veya bunlardan kaçınmak için takviye öğrenimi yoluyla eğitilebilen küçük, mobil ve NPU kontrollü bir robot göstermiştir [7].

IBM, HP, HRL ve Boston Üniversitesi gibi üniversite grupları, ortak bir projeyle, 100 trilyon sinaps ile 10 milyar nörondan oluşan bir sistem oluşturmayı, 1 kW güç tüketmeyi ve iki kübik desimetreden daha az yer kaplamayı hedeflemektedir. Uygulama nöromorfik mimariye ve memristif sinapslara sahip CMOS (Complementary Metal Oxide Semiconductor - Bütünleyici Metal Oksit Yarı İletken) teknolojisine dayanmaktadır. 2014'ün ortalarında IBM, 1 milyon nöron ve 256 milyon sinaps (5.4 milyar 28 nm transistör) içeren TrueNorth adı verilen, damga boyutunda (4.3 cm^2) nöromorfik yonganın üretildiğini duyurmuştur. Çevrimdışı eğitimli bu işlemcinin faydası, canlı video akışının gerçek zamanlı işlenmesinde, hareketli yayaların, bisikletçilerin, arabaların, otobüslerin ve kamyonların doğru bir şekilde sınıflandırılmasında yalnızca 60 mW enerji tüketmesi ile gösterilmiştir [27].

Önerilen veya uygulanan nöromorfik devrelerin büyük çoğunluğu geleneksel, inorganik elektronik bileşenlere dayanmaktadır. Hassas üretim tesislerine gereksinim duyulması ve yüksek maliyet sebebiyle bu materyallerin üretimleri çok az şirket tarafından gerçekleştirilmektedir. Bunun aksine, organik materyaller küçük ölçekli laboratuvarlar ve cihaz geliştiricileri tarafından erişilebilen basit yöntemler kullanılarak üretilebilmektedir. Organik

elektronik bileşenlerin biyolojik sistemlere kolayca entegre edilebilir ve biyolojik olarak parçalanabilir olduğu düşünülmektedir. Şekil 2.3' de görülen NOMFET (Nanoparticle Organic Memory Field Effect Transistor - Nano parçacık Organik Bellek Alan Etkili Transistör), organik moleküllerden üretilmiş bir yarıiletken devre elemanı olarak sunulmuştur. Pozitif veya negatif kapı (gate) gerilimi uygulanarak, kaynak (source) ve kanal (drain) kontakları topraklıyken, sırasıyla güçlendirici veya azaltıcı davranış programlanabilir. Bu cihaz, transistörün kaynak ve kanal elektrotları arasına yerleştirilmiş bir yalıtım malzemesine gömülü nano parçacıkların şarj depolama kapasitesini kullanmaktadır [28].



Şekil 2.3: Biyolojik sinapsları taklit kabiliyetine sahip organik transistör, NOMFET [28].

Parma Üniversitesi'nde organik memristif bir eleman üretilmiştir. Bu üç terminalli cihazın biyolojik sistemlerde sinyal iletiminin sinaptik davranışını taklit ettiği gösterilmiştir. Memristif anahtarlama, biyolojik sistemlerde gözlemlenene benzer şekilde iletken polimer ile katı elektrolit arasında aktarılan iyonik yükle ilişkilendirilmiştir.

OECT (Organic ElectroChemical Transistor - Organik Elektrokimyasal Transistör), kanal akımının, iyonların bir elektrolitten yarı iletken bir kanala enjeksiyonu ile kontrol edildiği bir yapıya sahiptir. OECT, geleneksel transistörlere göre daha yavaştır. Bununla birlikte, çalışmalarının iyonik iletim ve inorganik cihazlara kıyasla daha fazla biyolojik uyumluluk üzerine kurulu olması nedeniyle, OECT'ler biyosensörlerde ve biyoelektronikteki olası uygulamalar için değerlendirilmektedir. Yapılan bir uygulamada OECT kullanılarak beyin yüzeyindeki elektro fizyolojik sinyaller kaydedilmiştir [29], [30].

Memristör manyetik akı ile elektrik yükü arasındaki ilişkiyi ifade eden iki uçlu bir devre elemanıdır. Bugüne kadar organik veya inorganik materyallerden üretilen iki uçlu elemanların

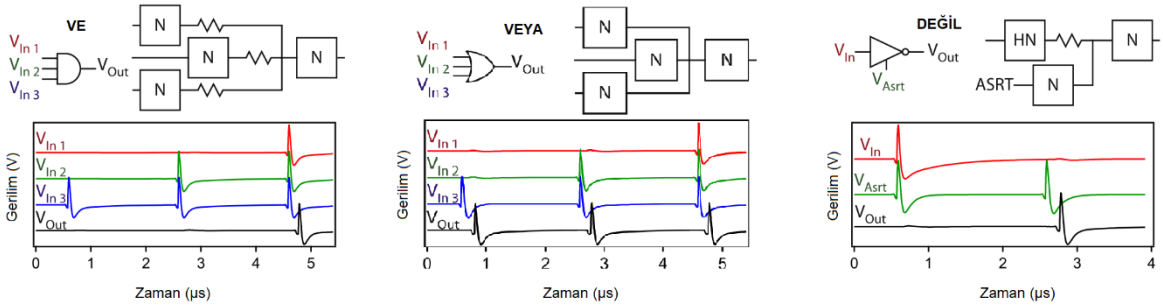
çoğu, manyetik akı ile elektrik yükü arasındaki ifadeyi veren sürekli değişken cihazlar yerine iki durumlu direnç karakteristiği ortaya koyan elemanlardır. Bu nedenle bazı araştırmacılar bu yapılara dirençli kalıcı bellek adını vermiştir. Ancak bu cihazlar literatürde diğer bellek türleri ile karışıklık yaşanmaması için memristif cihazlar olarak anılmaktadır [7].

Biyolojik bir nöronda, sinaps, iki nöron arasında bir sinyalin geçmesini ve gelen sinyalin ağırlıklandırılmasını sağlamaktadır. Ağırlık faktörünün değişmesi olan sinaptik plastisite, öğrenme ve bilgi depolamadan sorumlu olan temel fiziksel olaydır. Sinaptik işlevselliği taklit edebilmek için bir dizi devre tasarımı önerilmiştir. İki uçlu memristif bir sinapsın avantajı, daha düşük güç tüketimi, alan ve sürede işlem gerçekleştirebilmesidir [7]. Likharev ve diğ. 2003 yılında sinaptik ağırlık işlevselliğinin gerçekleştirilmesi için iki uçlu memristif cihazların kullanılmasını önermiştir [31]. CMOL, mevcut CMOS teknolojisini ultra yüksek alan yoğunluğu ve iki uçlu cihazlar ile bir nöromorfik uygulama oluşturmak üzere birleştirmeyi amaçlayan bir tasarım olarak önerilmiştir. Nöromorfik bir mimariye sahip bu devre, somalar olarak hareket eden CMOS opamplar ve nano ölçekli aksonik, dendritik tellerin kesişme noktalarında oluşan iki uçlu memristif cihazlar olan sinapslardan oluşmaktadır. Bu cihazların düzenlenmesi, sinir ağına benzer davranışlara sahip bir sistem üretmektedir. Yapılan çalışmalarda elde edilen simülasyon sonuçlarıyla, CMOL'un görüntü tanıma ve örüntü sınıflandırma gibi işlevleri yerine getirdiği gösterilmiştir [32], [33].

Michigan Üniversitesinde bir grup, biyolojik spayklamalı sinapsın zamana bağlı karakteristiklerini gerçekleştirmek için memristör içeren bir yapı üzerinde çalışmalar yapmıştır. Yapılan tasarım, yapay sinapslar gibi davranan ve genellikle STDP ile ilişkilendirilen hem STP (Short Term Potentiating – Kısa Süreli Güçlenme) hem de STD (Short Term Depressing – Kısa Süreli Depresyon) fonksiyonlarını sergileyen çok seviyeli Ag/Si temelli memristif cihazlar ve geleneksel CMOS temelli I&F nöronlardan oluşmaktadır. Tasarımlarında memristif cihazlar, bitişik yanlarında presinaptik ve postsinaptik nöronların bulunduğu bir sürgü (crossbar) üzerine yerleştirilmiştir. Bu yapı, her postsinaptik nöronun her presinaptik nörondan bir sinyal almasına olanak sağlamaktadır. Proje daha sonra, ikili bitmap görüntülerini depolayabilen, ikilik sistemdeki bilgileri 40x40’ lık bir diziye kaydedebilen ve depolanan toplam bilgi miktarını artırarak çok seviyeli (10’ a kadar) verileri kaydetmeye olanak sağlayan öğrenme şemasıyla yeni bir sürgü gösterilmesiyle sona ermiştir [34]–[36].

MOS' ların tarihsel başarısı nedeniyle, spayk tabanlı işleme temel olarak yazılım simülasyonları ve özel analog MOSFET devreleri ile sınırlıdır. Yine de verimliliği ve ölçeği artırmak gayesiyle, biyolojik işlevselliği daha doğru taklit edebilen fiziksel sistemler için çalışmalar sürmektedir. Pickett ve diğ., iki nano ölçekli Mott memristör ve Joule ısıtması ile tahrik edilen, yalıtkan-iletken faz geçişinden kaynaklanan negatif diferansiyel direnç ve geçici bellek özelliği sergileyen dinamik cihazlar kullanarak bir nöristör tasarlamıştır. Bu nöristör, yüksek yoğunluklu tümleştirmeye uygun materyaller ve yapılar kullanılarak ya hep ya hiç spayklamanın bütün önemli nöral işlevlerini göstermektedir. Ölçeklenebilir olan bu nöristörün en önemli özelliklerinden biri de iki uçlu bir eleman olarak tasarlanmış olmasıdır [37].

Memristif yapıların önde gelen araştırmacılarından Matthew D. Pickett ve R. Stanley Williams 2013 yılında, Mott memristör temelli biyo taklitçi eşik spayklamalı bir nöristör devresi yayınlamıştır. Bu nöron taklit devresinin, simülasyonlarda genel Boolean mantık işlemlerini gerçekleştirme kapasitesine sahip olduğu görülmektedir [38]. Çeşitli temel yapıların tasarımları yapılmış ve simülasyon programları yardımıyla bu tasarımlar test edilmiştir. Yapılan çalışma sonucunda elde edilen VE (AND), VEYA (OR), ve DEĞİL (NOT) kapılarının, tasarımları ve simülasyon sonuçları Şekil 2.4' de sunulmaktadır. Bir nöron hücresinin farklı şekillerde bağlantıları sonucu farklı kapı karakterleri elde edildiği görülmektedir.



Şekil 2.4: VE , VEYA, ve DEĞİL kapılarının tasarımları ve simülasyon sonuçları [38].

Babacan ve diğ. 2016 yılında, memristör temelli spayklamalı (spiking) ve patlamalı (bursting) nöron devresi gerçekleştirmiştir. Çalışma, eşik anahtarlama mekanizması bulunan, OTA (Operational Transconductance Amplifier – Geçiş İletkenliği Kuvvetlendiricisi) temelli bir memristör taklit devresi içermektedir. Bu memristör emülatörü etrafına inşa edilmiş olan nöron

devresinin davranışı, yalnızca bir harici bastırma gerilimi değiştirilerek farklılaştırılabilmektedir. Nöron devresi, kortikal nöronların, RS, IB, CH ve FS gibi davranışlarını taklit kabiliyetine sahiptir. Önerilen taklit devreleri VLSI sistemleriyle uyumlu ve farklı uygulamalar için kolayca ayrık devre elemanları ile elde edilebilecek yapıdadır [39].

Çapraz, 2018 yılında İstanbul Üniversitesinde gerçekleştirdiği tez çalışmasında, nöron temelli VE (AND), VEYA (OR) ve DEĞİL (NOT) mantık kapılarını tasarlamıştır. Yapılan simülasyonlar sonucunda bu nöron temelli devrenin üç mantık kapısının karakteristiklerini gösterebilecek kabiliyette olduğu görülmüştür [40].

3. MALZEME VE YÖNTEM

Nöromorfik devreler temelde biyolojik nöronların karakteristikleri üzerine tasarlanmış yapılardır. Sinir hücrelerinin aldıkları etkiye verdikleri tepkiler incelenerek belirli karakteristikler elde edilmiştir. Bu davranışları taklit eden yapılar elektronik nöron olarak adlandırılmaktadır. Elektronik sinir hücrelerinin çalışmalarını anlayabilmek için nöronların çalışma şeklini incelemek gerekmektedir.

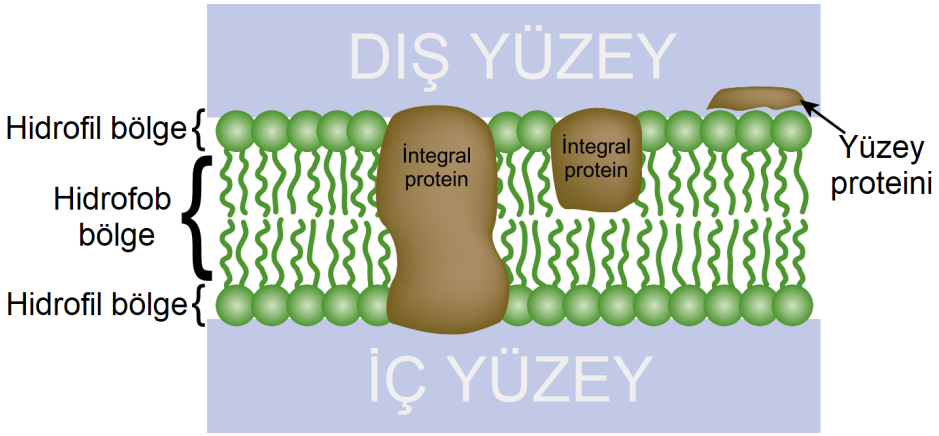
Bu bölümde, literatürde kendine yer edinmiş nöron modelleri, yapılan tez çalışmasına temel oluşturan elektronik nöronun iç yapısı, mantık kapıları ve kombinasyonel mantık devrelerinin iç yapılarıyla birlikte işleyişleri ve biyolojik nöronların çalışması incelenmiştir.

3.1. BİYOLOJİK SİNİR HÜCRELERİ VE İŞLEYİŞLERİ

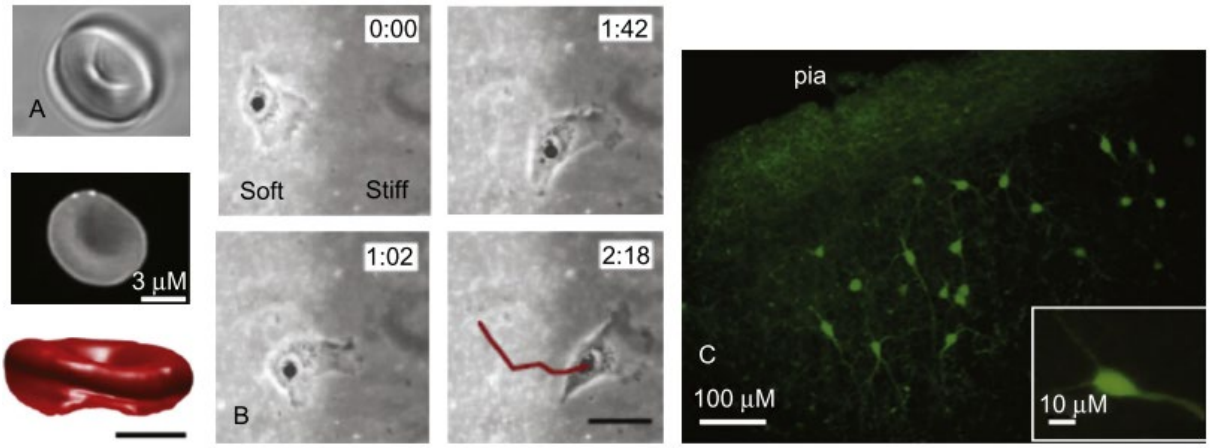
3.1.1. Hücre Yapısı

Doğadaki bütün gelişmiş canlı yapılar çok küçük boyutlardaki hücrelerin bir araya gelmesi sonucu oluşmuştur. Bu düşünce 1830' lu yıllarda Schleiden ve Schwann tarafından ortaya atılmıştır. Hücreler çoğunlukla küresel, silindirik vb. gibi farklı şekillerde gözlemlenebilen mikroskobik yapılardır. Her hücre, Şekil 3.1' de görüldüğü gibi kendisini dış ortamdan yalıtan protein ve fosfolipidden meydana gelen bir hücre zarı ile çevrelenmiştir. Canlı hücreler metabolik fonksiyonları sürdürmek, enerji üretmek, gerektiğinde büyümek, bölünmek ve parçalanmak gibi çok sayıda görevi yerine getirmektedir. Çok hücreli canlılarda hücreler iş bölümü yapmak için farklılaşarak bir sistem meydana getirmektedir. Şekil 3.2' de farklı yapılardaki bazı hücrelerin mikroskobik görüntüleri sunulmuştur [41].

Ökaryotik hücreler genetik özelliklerini de içerisinde barındıran çekirdek, enerji üretimini sağlayan mitokondri gibi hücre içi sitoplazmasından kendi kılıflarıyla yalıtılmış veya yalıtılmamış farklı yapılardan meydana gelmektedir. Her biri kendine ait görevi olan ve organel adı verilen bu hücre altı yapılar, hücre sıvısı olan sitoplazma içerisine dağılmıştır. Bir organizmanın toplam DNA' sına genom adı verilir. Ökaryotların genomları doğrusal özellik gösteren çeşitli kromozomları taşıyan 10000-50000 genden oluşmaktadır. Çoğu ökaryotik canlı her kromozomun iki kopyasını taşıyan eş kalıtsal yapıdadır. Bazı durumlarda gen kopyalamanın bir sonucu olarak mevcut genlerinin ikiden fazla katı kadar kopyasını da bulundurabilmektedir [41].

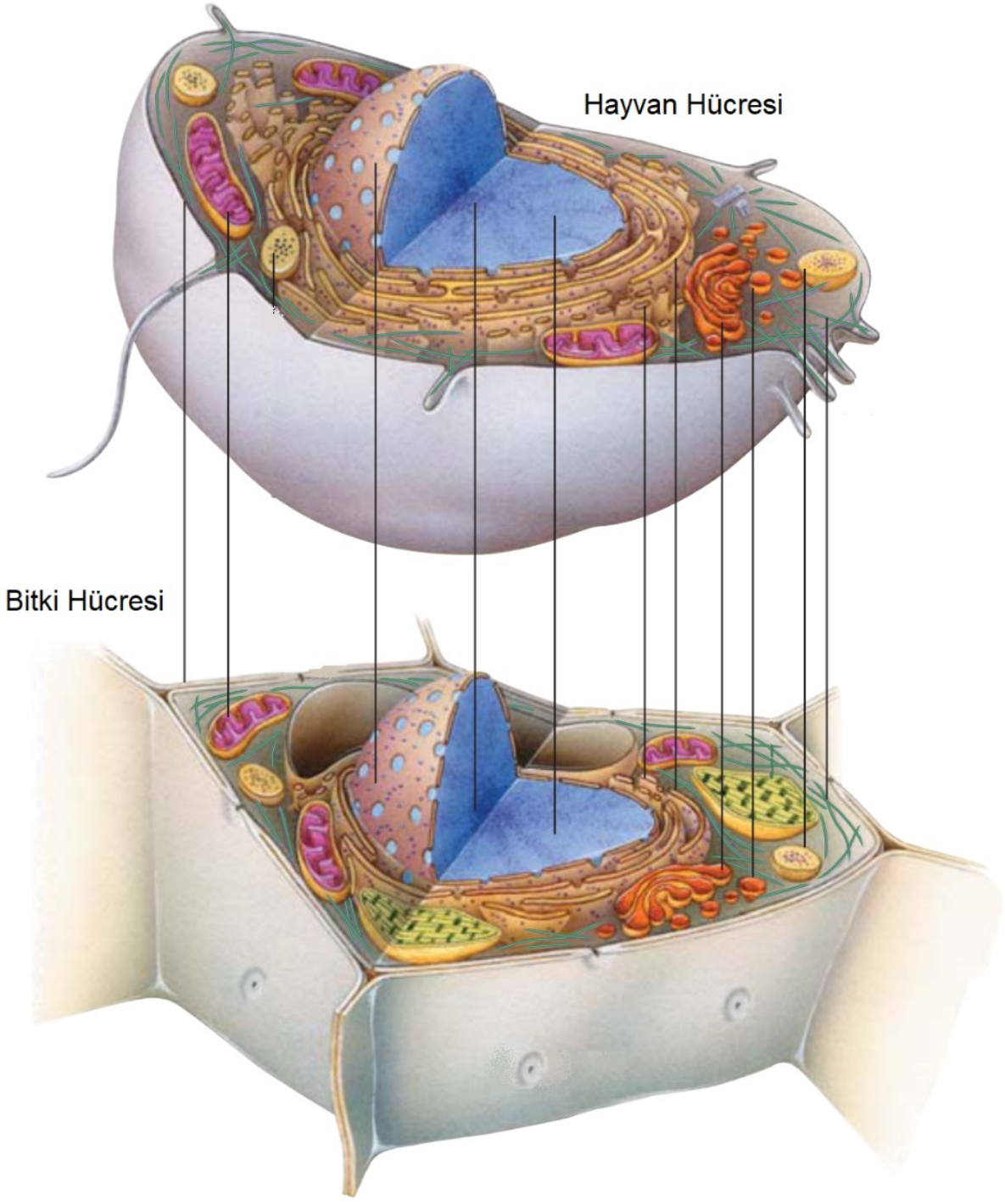


Şekil 3.1: Hücre zarının yapısı [41].



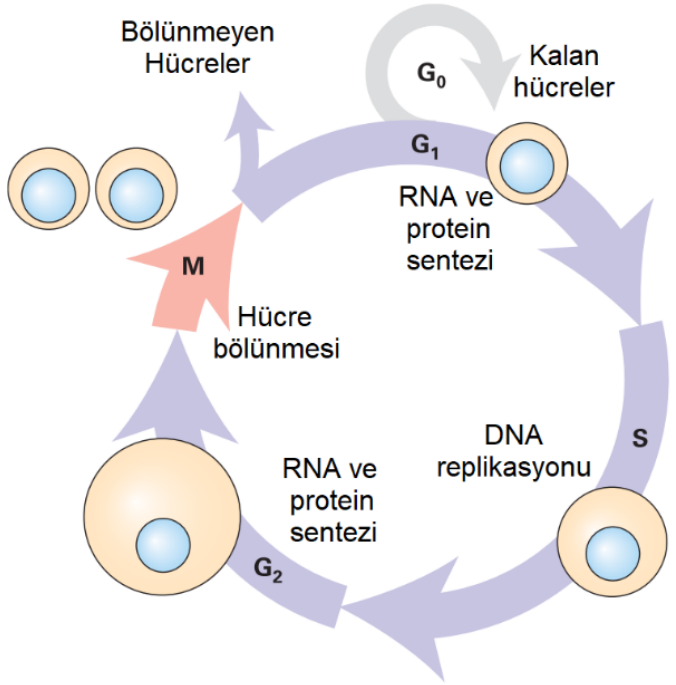
Şekil 3.2: Farklı özelliklerdeki hücreler. a) İnsan hücrelerindeki karbondioksit ve oksijen değişimini sağlayan kırmızı kan hücreleri, b) organlara destek sağlayan fibroblastlar, c) beyindeki sinyalleri vücuda ileten ve tepkileri geri bildiren sinir hücreleri (nöronlar) [41].

Ökaryotik hücreler, şekillerini korumak, materyalleri ve organelleri hücrelerin etrafında hareket ettirmek için geniş hücre içi mimariye sahiptir. Ökaryotik yapıya sahip temel hayvan ve bitki hücresi Şekil 3.3' de görülmektedir. Hücre iskeleti, aktin, vinculin ve fibronektin gibi proteinlerden oluşan karmaşık bir filament ağıdır. Hücre şeklini korumanın yanı sıra hücre iskeleti hücresel taşıma için önemlidir. Örneğin, iskelet lifleri nöronların uzun aksonları boyunca uzanır ve nörotransmiterlerle doldurulmuş veziküller, çekirdek ve sinir lifleri arasındaki iletişimi kolaylaştırmak için aksonu yukarı ve aşağı hareket ettirir [41].



Şekil 3.3: Ökaryotik hayvan ve bitki hücresi [42].

Tek hücreli ökaryotlar, hayvanlar ve bitkilerin hepsi esasen bir hücreyi bölünmeye hazırlayan olay serisini ve mitoz adı verilen gerçek bölünme işlemini yani aynı hücre döngüsünü kullanmaktadır. Ökaryotik hücre döngüsü genellikle dört aşamadan oluşmaktadır. Kromozomlar ve taşıdıkları DNA Sentez (S) fazında kopyalanmaktadır. Kopyalanan kromozomlar Mitotik (M) fazda birbirinden ayrılarak ve bölünen hücrelere dağılmaktadır. Sentez ve Mitototik fazlar, hücre boyutunun artmasını sağlayan mRNA' lar, lipitler, proteinler ve diğer hücre bileşenlerinin üretildiği G_1 ve G_2 olarak adlandırılan iki ara faz ile bölünmüş durumdadır. Sentez, G_1, Mitotik ve G_2 fazlarından oluşan hücre döngüsü Şekil 3.4' de görülmektedir [41], [42]. Bu döngü insanlarda hücre tipine bağlı olarak yaklaşık 10-20 saat kadar sürmektedir.



Şekil 3.4: Hücrenin yaşam döngüsü [42].

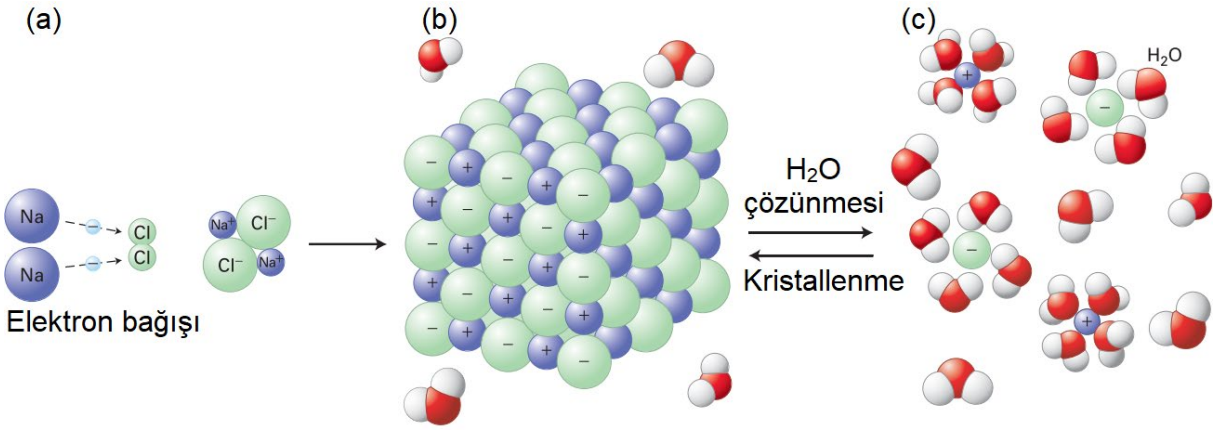
3.1.2. Hücre Elektrokimyası ve Polarite

Bir hücrenin yaşamı, zaman ve uzayda birbirleriyle mükemmel bir şekilde koordine edilen, hücrenin genetik talimatlarından ve çevresinden etkilenen binlerce elektrokimyasal etkileşime ve reaksiyona bağlıdır. Çoğu hücrenin ağırlıkça yüzde 70-80' ini oluşturan su, biyolojik sistemlerde en bol bulunan moleküldür. Bu sulu ortamda, canlı maddenin ağırlığının yaklaşık

yüzde 7' sini oluşturan küçük moleküller ve iyonlar, bir hücrenin sistemini, mimarisini ve dolayısıyla kalan organizma kütlesini oluşturan daha büyük makro moleküller ve makro moleküler yapılarla birleşiktir.

İyonik etkileşimler, pozitif yüklü bir iyon (katyon) ve negatif yüklü bir iyon (anyon) arasındaki çekimden kaynaklanmaktadır. Örneğin Sodyum klorürde (NaCl), sodyum atomunun katkıda bulunduğu bağlayıcı elektron tamamen klor atomuna aktarılmaktadır (Şekil 3.5(a)). Kovalent bağlardan farklı olarak, iyonik etkileşimlerin sabit veya spesifik geometrik yönleri yoktur, çünkü bir iyonun etrafındaki elektrostatik alan her yöne eşittir. Katı NaCl' de, zıt yüklü iyonlar, tuz kristallerine özgü yüksek derecede sıralı kristalize diziyi veya kafesi oluşturan alternatif bir desende sıkıca bir araya gelmektedir (Şekil 3.5(b)). İyonik bir etkileşimi kırmak için gereken enerji iyonlar arasındaki mesafeye ve iyonların ortamının elektriksel özelliklerine bağlıdır. Katı tuzlar suda çözündüğünde, iyonlar birbirinden ayrılır ve su molekülleri ile etkileşime girerek stabilize edilir. Sulu çözeltilerde, Na^+, K^+, Ca_2^+, Mg_2^+ ve Cl^- gibi biyolojik önem taşıyan basit iyonlar, merkezdeki iyon ile dipol adı verilen su moleküllerinin zıt yüklü uçları arasındaki iyonik etkileşimlerle yerinde tutulan kararlı bir su molekülleri kabuğu ile çevrelenmektedir (Şekil 3.5(c)). Çoğu iyonik bileşik suda kolayca çözülür, çünkü hidrasyon enerjisi (iyonlar su moleküllerini sıkıca bağladığında ve sulu bir çözeltiye yayıldığında açığa çıkan enerji) kristal yapıyı stabilize eden kafes enerjisinden daha büyüktür. Sulu hidrasyon kabuğunun parçaları veya tamamı, proteinlerle doğrudan etkileşime girdiklerinde çözeltideki iyonlardan çıkarılmalıdır. Örneğin, iyonlar sinir iletimi sırasında hücre zarındaki protein gözeneklerinden geçtiğinde hidrasyon suyu (hidrat oluşturmak için bir maddeyle kimyasal olarak birleşen su) kaybolmaktadır [42].

Zıt yüklü iki iyon olan A^- ve C^+ arasındaki etkileşimin bağıl gücü, bir çözeltideki diğer iyonların konsantrasyonuna bağlıdır. Diğer iyonların (örn. Na^+ ve Cl^-) konsantrasyonu ne kadar yüksek olursa, A^- ve C^+ ' nin diğer iyonlarla iyonik olarak etkileşime girmesi o kadar fazla olur ve dolayısıyla A^- ve C^+ arasındaki etkileşimi kırmak için gereken enerji o kadar düşük olur. Sonuç olarak, biyolojik moleküllerin bir çözeltisinde NaCl gibi tuz konsantrasyonlarının artırılması, biyomolekülleri bir arada tutan iyonik etkileşimleri zayıflatabilir hatta bozabilir. Bu prensip, proteinler gibi etkileşen moleküllerin kompleks karışımlarını kendi saf bileşenlerine ayırmak için kullanılabilir [42].



Şekil 3.5: Zıt yüklü tuz iyonlarının (NaCl) kristallerde ve sulu çözelti içinde elektrostatik etkileşimleri. (a) Kristal hatlı sofra tuzu içerisinde, sodyum atomları birer elektron kaybı nedeniyle anyon (Na^+) ve buna bağlı olarak klorür atomları birer elektron kazanarak katyon (Cl^-) haline gelmektedir. (b) Katı formda, iyonik bileşikler birbirlerini dengeleyerek, pozitif ve negatif yüklü iyonların olduğu sıkıca paketlenmiş iyonların düzgün sıralanmış dizilerini veya kristallerini oluşturur. (c) Kristaller su içinde çözündüğünde, iyonlar ayrılır ve artık zıt şarjın hemen bitişik iyonları tarafından dengelenmeyen iyonları polar su etkileşimleriyle stabilize edilmektedir. Su molekülleri ve iyonlar, iyon üzerindeki yükler ile suyun oksijen ve hidrojen atomları üzerindeki kısmi yükler arasındaki elektrostatik etkileşimlerle bir arada tutulmaktadır. Sulu çözeltilerde, tüm iyonlar su moleküllerinin bir hidrasyon kabuğu ile çevrilidir [42].

3.1.3. Sinir Hücresi

Sinir sistemi, küçük parçaların birleşmesi sonucu meydana gelen ve tüm beden fonksiyonlarını düzenleyen son derece karmaşık bir yapıdır. 1,3 kg ağırlığındaki erişkin insan beyni (bilgi depolayan, işleyen, ileten ve entegre eden kontrol merkezi ya da bir başka deyişle insanın merkezi işlem birimi (CPU)) nöron adı verilen yaklaşık 100 milyar sinir hücresi içermektedir. Bu nöronlar, iki veya daha fazla nöronun iletişim kurduğu bağlantı noktaları olan yaklaşık 100 trilyon sinaps ile birbirine bağlanmaktadır. Tek bir nöron, 10.000' e kadar nöronla sinaps oluşturabilmektedir. Nöronlar, ayrık fonksiyonlara sahip birbirine bağlı birimler veya devreler halinde düzenlenmiştir. Bazı devreler organizmaların hem iç hem de dış ortamlarının özelliklerini algılar, bu bilgileri işleme ve depolama için beyne iletir. Diğerleri kasların kasılmasını, hormon salgılanmasını, bilişsel davranışları, duyguları, doğuştan gelen ve öğrenilmiş davranışları düzenler. Sinir sistemi nöronlara ek olarak gliyal hücreler içerir. Tarihsel olarak sadece nöronlar için destek hücreleri olarak işlev gördüğü düşünülürse, glianın beyin fonksiyonunda aktif rol oynadığı kabul edilmektedir [42], [43].

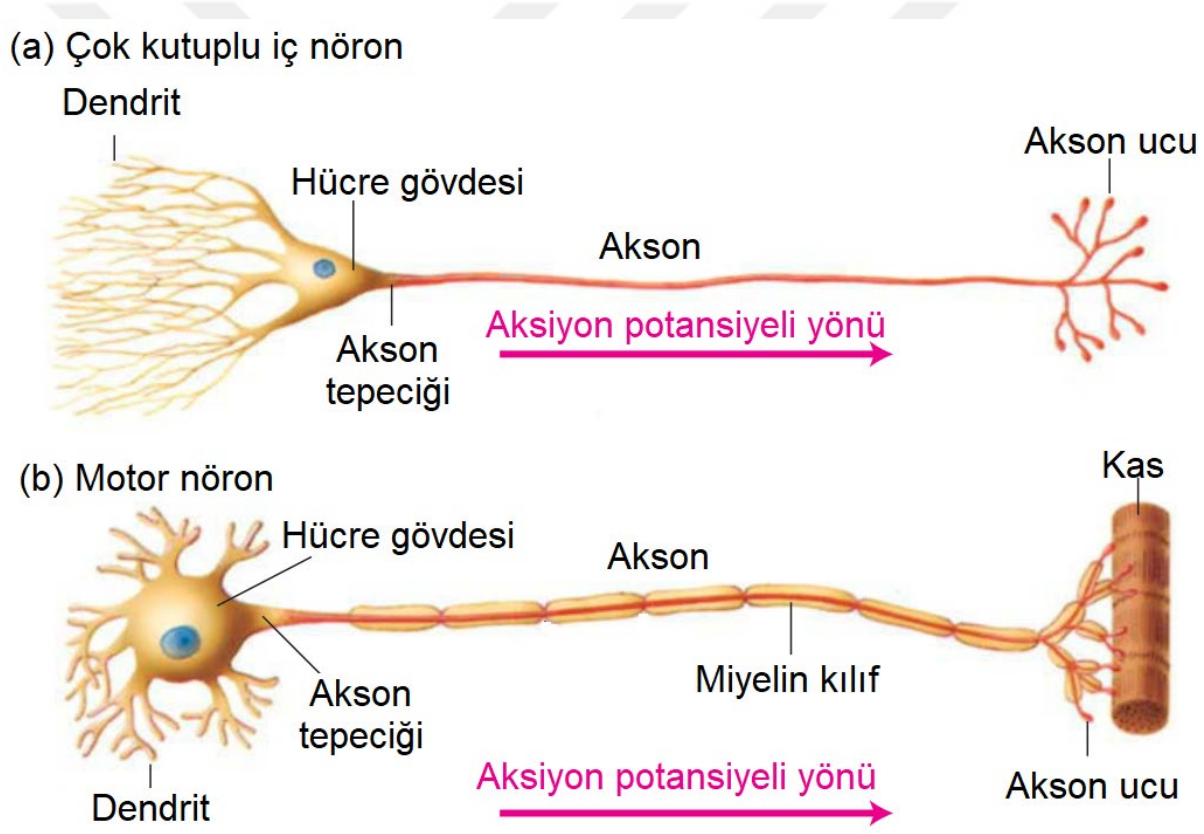
Sinir sistemi hücrelerinin biyolojisi iki düzeyde dikkat çekicidir. Birincisi, nöronlar vücuttaki en morfolojik olarak polarize edilmiş ve bölümlere ayrılmış hücrelerdir ve bu durum hücre iskeleti dinamiğinden ve zar kaçakçılığından sinyal transdüksiyonu ve gen regülasyonuna kadar birçok hücre biyolojik sürecini zorlaştırmaktadır. İkincisi, nöronlar ve glia, mükemmel derecede karmaşık ve hassas ağlar veya devreler oluşturmak için birbirleriyle birleşmektedir. Sinirsel devreler sabit kablolu değildir, bunun yerine nöronların bağlanabilirliği, tecrübenin nöronlar arasındaki sinaptik bağlantıların gücünü ve sayısını değiştirdiği sinaptik plastisite olarak bilinen bir süreçle deneyimlenmektedir [42], [43]. Modern beyin biyolojisini anlamak için, nöral devrelerin oluşumunun ve plastisitesinin altında yatan mantığı anlamak gerekmektedir.

3.1.4. Nöronların İç Yapısı

Tamamen farklılaşmış (bir görev için evrilmiş) nöronlar birçok form alabilirler, ancak genellikle belirli temel özellikleri paylaşmaktadır. Şekil 3.6' da iki tip memeli nöronunun tipik morfolojisi görülmektedir. Çekirdek, hücre gövdesi adı verilen hücrenin yuvarlak bir bölümünde bulunmaktadır. Yapının bir ucunda bulunan ve dendrit (Yunanca "ağaçsı") adı verilen dallanma hücresi süreçleri, sinapslarla sinyallerin diğer nöronlardan alındığı ana yapılardır. Gelen sinyaller, nöronal hücre gövdelerinde vücut bulan sinapslarda da alınmaktadır. Nöronlar sıklıkla ve özellikle merkezi sinir sisteminde (beyin ve omurilik) karmaşık dallar içeren son derece uzun dendritlere sahiptir. Bu durum on binlerce farklı nöronla sinaps oluşturmalarına ve bunlardan sinyal almalarına olanak tanımaktadır. Böylece yakınsak dendritik dallar, birçok hücreden gelen sinyallerin tek bir nöron tarafından alınmasına ve entegre edilmesine imkân sağlamaktadır [42], [43].

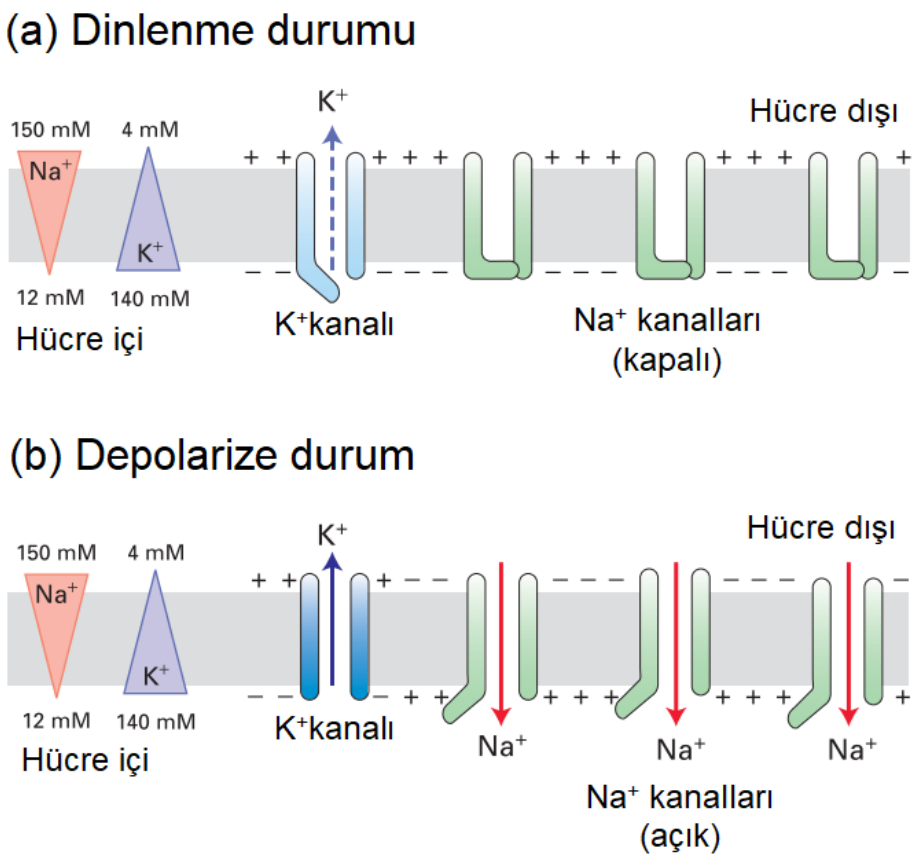
Bütün sinir hücreleri elektriksel ve kimyasal sinyallerin kombinasyonlarını kullanarak haberleşmelerini sağlayan ortak özelliklere sahiptir. Elektrik sinyalleri oldukça polarize hücreler olan nöronlar arasında bilgi işler ve iletir. Nöronlar boyunca ilerleyen elektriksel darbelere aksiyon potansiyeli adı verilmektedir. Bilgi, aksiyon potansiyellerinin ateşlenme frekansı olarak kodlanmaktadır. Elektrik iletiminin hızı sayesinde nöronlar, hormon salgılayan hücrelerden çok daha hızlı sinyal ileticileridir. Bir nöron içinde bilgi ileten elektrik sinyallerinin aksine kimyasal sinyaller, diğer sinyalleme hücre tipleri tarafından kullanılanlara benzer işlemleri kullanarak hücreler arasında bilgi iletmektedir. Sinir hücreleri hücre zarı boyunca, zar potansiyeli adı verilen bir iç negatif gerilim veya elektrik potansiyel değişimine sahiptir. Bu

potansiyel hücre içinin hücre zarının dışına göre daha pozitif olmasıyla aniden sıfırlanabilir hatta tersine dönebilir. Tipik bir nöronun zar gerilimine dinlenme potansiyeli adı verilmektedir. Çünkü bu durum, diğer hücrelerin de dinlenme potansiyeli oluşturmak için kullandığı K^+ / Na^+ iyon pompaları tarafından sağlanan hiçbir sinyalin iletilmediği durumdur. Bu iyonlar hücre dışında Na^+ ve içinde K^+ olarak yüklenebilmek için ATP (Adenozin trifosfat) adı verilen enerjiden yararlanmaktadır. K^+'' nın kendi kanallarından dışarı çıkması hücre içinde dışarıya göre negatif bir yük oluşturmaktadır. Bir nöronun tipik dinlenme potansiyeli yaklaşık -70 mV değerindedir [41]–[43].

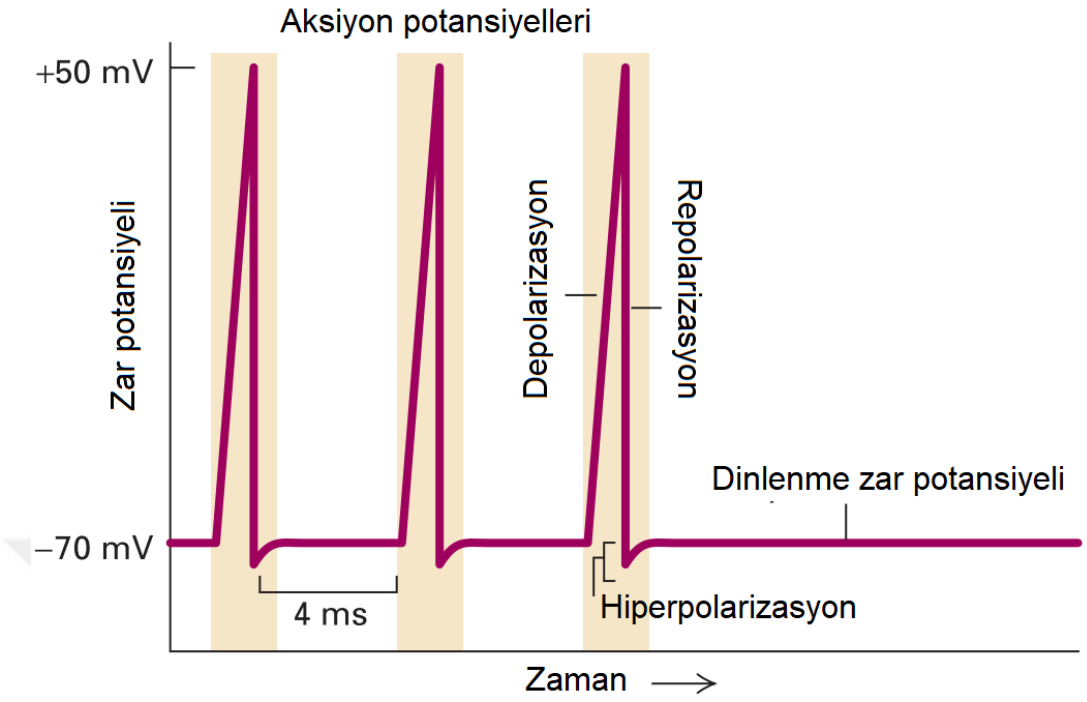


Şekil 3.6: İki tip memeli nöronunun tipik morfolojisi. Akson tepeciğinde aksiyon potansiyelleri ortaya çıkmakta ve akson ucuna doğru yürütülmektedir. (a) Çok kutuplu bir iç nöron, birkaç yüz nöron ile sinapslarda sinyal alan bol dallı dendritlere sahiptir. Dendritlerdeki girdiler tarafından verilen küçük voltaj değişiklikleri, tepecikte başlayan daha büyük aksiyon potansiyelini ortaya çıkarmak için toplanabilir. Ucunda yanal olarak dallanan tek bir uzun akson, sinyalleri diğer nöronlara iletir. (b) Tipik olarak bir kas hücresine bağlanan bir motor nöron, hücre gövdesinden efektör hücresine uzanan tek bir uzun aksona sahiptir. Memeli motor nöronlarında, miyelinin izole bir kılıfı genellikle Ranvier ve akson ucu düğümleri hariç aksonun tüm kısımlarını kapsamaktadır. Elektrik yalıtımı sağlayan miyelin kılıf glia adı verilen hücrelerden oluşmaktadır [42].

Nöronlar sinyal iletimi için kendilerine has elektriksel özelliklerini kullanmaktadır. Sinyaller depolarizasyon denilen iç-negatiften iç-pozitife geçerek kısa lokal voltaj değişiklikleri biçimini alır. Şekil 3.7' de hücre zarının depolarizaysonu görülmektedir. Na^{+}' nın kendi kanallarından (dinlenme durumunda kapalıyken depolarizasyon durumunda açılan) hücre içine girmesi sonucu hücre içi dışarıya göre daha pozitif bir hal almaktadır. Nöronun bir ucundan diğer ucuna hareket eden güçlü depolarize voltaj değişim dalgalanmasına aksiyon potansiyeli denir. Bir aksiyon potansiyelinin tepesinde, zar potansiyeli yaklaşık 120 mV' lik bir değişiklikle +50 mV (iç pozitif) kadar olabilmektedir. Şekil 3.8' de aksiyon potansiyellerinin genliği ve sıklığının değişim grafiği gösterilmektedir. Aksiyon potansiyelleri ya hep ya hiç şeklindedir. Eşik değer geçilirse ateşleme gerçekleşir ve aksiyon potansiyeli oluşur aksi taktirde -70 mV' lik gerilimde bir değişiklik olmaz [42].



Şekil 3.7: Hücre zarının Na+ hareketi sonucu depolarizasyonu (a) dinlenme durumunda hüce içindeki K+ iyonları genellikle açık olan kendi kanallarından geçerek dışarı çıkar ve hücre içi dışarıya göre daha negatif bir hal alır. (b) depolarizasyon durumunda hücre zarındaki Na+ kanallarının açılması sonucu Na+ iyonları hücre içine girer ve hücre içi dışına göre pozitif bir hal alır [42].



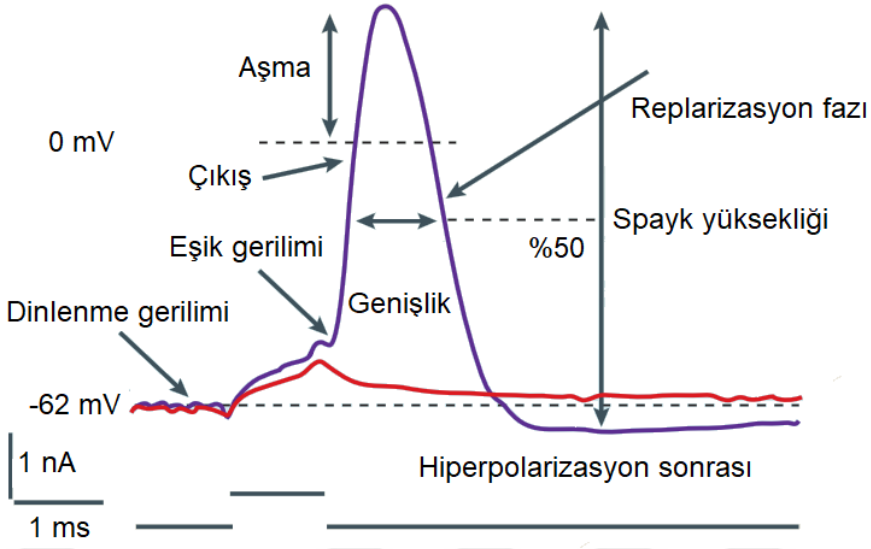
Şekil 3.8: Aksiyon potansiyellerinin genlik ve frekansı [42].

3.1.5. Aksiyon Potansiyeli

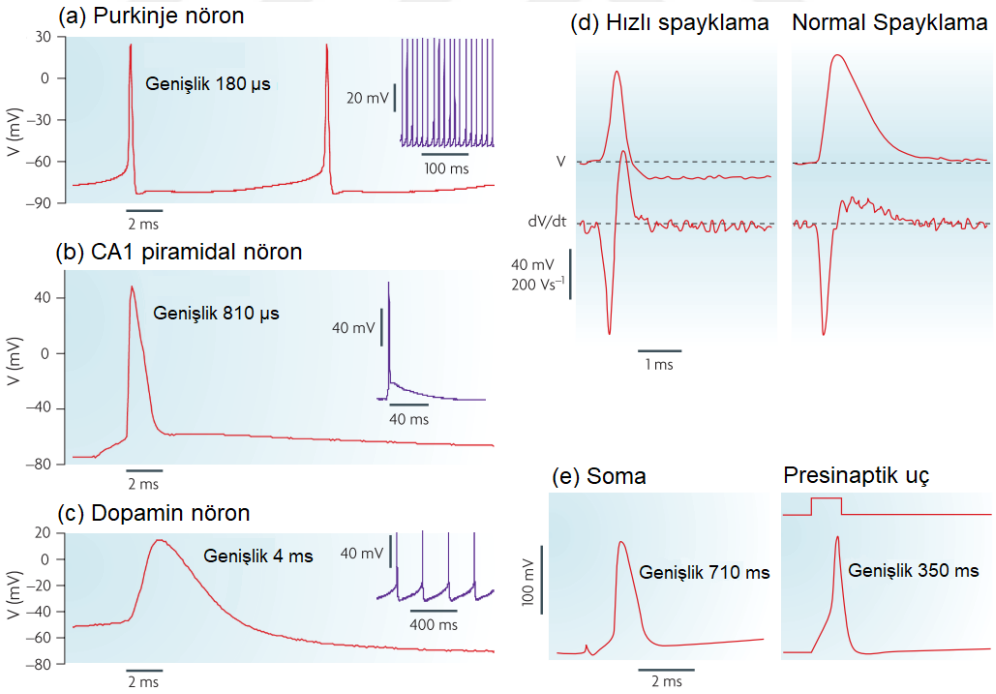
Memelilerin merkezi nöronlarındaki aksiyon potansiyeli tipik olarak bir düzineden fazla gerilim kontrollü iyon kanalı tarafından oluşturulmaktadır. Aksiyon potansiyelinin çok sayıda kanal tarafından oluşturulması nöronların, çeşitli şekil, frekans ve desenlerle aksiyon potansiyeli üreterek bilgiyi kodlamalarına olanak tanımaktadır. Aksiyon potansiyelleri nöronal hücre gövdelerinde, aksonlardaki gibi frekans ve şekle bağlı olan bilgiyi kodlamak dışında bir göreve sahiptir. Bu görev öncelikle sinyalleri uzun mesafelere hızla yaymaktır. Nöronların giriş sinyali akım çıkış sinyali ise gerilimdir. Çoğu nöronal hücre gövdesi çok geniş bir frekans aralığında ateşleme yapabilmektedir. Nöronlar, bu ateşleme frekansındaki önemli değişiklikler ile giriş akımındaki küçük değişikliklere tepki verebilmektedirler. Bu çeşitlilik ve hassas tepki kabiliyeti, gerilim kontrollü iyon kanallarının çeşitliliği ile doğru orantılı düşünülebilir. Çok sayı ve türdeki iyon kanalı sebebiyle nöronların modellenmesi zorlaşmaktadır. Bu karmaşıklıktan ötürü, Hodgkin ve Huxley elli yılı aşkın süredir kullanılan deneysel yaklaşımı tasarlamış olsalar da en iyi çalışılmış merkezi nöronların bile aksiyon potansiyellerini oluşturmak için farklı iletkenlerin nasıl etkileşime girdiği kesin olarak bilinmemektedir [18], [44].

Aksiyon potansiyellerinin şekli farklı nöronlar için oldukça farklı şekiller göstermektedir. Örneğin, korteks ve hipokampusta GABA (γ-aminobutirik asit) salınan iç nöronlar genellikle glutamaterjik piramidal nöronlardan daha dar sivri spayklara sahiptir. Bu durum en belirgin haliyle, spayk şekillerinin tam olarak belirlenebildiği hücre içi görüntüleme yardımıyla incelenebilmektedir. Ancak spayk genişliğindeki fark, canlı hücrelerdeki hücre dışı kayıtlarla da belirlenebilmektedir. Dar spayklı hücreler her zaman olmasa da genellikle, uzun süreli uyarılma altında frekanstaki küçük bir azalmayla yüksek frekansta ateşleme kabiliyeti olarak tanımlanabilecek hızlı spayklama davranışı göstermektedir. Dar aksiyon potansiyeline sahip hızlı spayklamalı nöronların ayırt edici fenotipinin, ateşleme davranışı ile aksiyon potansiyelinin şekli arasında farklı nöronal tipler boyunca genel bir korelasyon sunması pek mümkün değildir. Genellikle ateşleme davranışı, spayk şekliyle küçük bariz bir korelasyonda çok farklı model ve frekansta olabilmektedir [44], [45]. Şekil 3.9 aksiyon potansiyelinin ayrıntılı anatomisini ve Şekil 3.10 merkezi nöronlardaki aksiyon potansiyellerinin çeşitliliğini göstermektedir.

Bir nöronun ateşleme modeli spayk şeklinden daha önemli bir fizyolojik özelliktir. Ancak ateşleme modellerinde değişiklikler üreten iyonik iletkenlikteki farklılıklar genel olarak spayk şeklinde de değişiklikler üreteceğinden ikisi temiz bir şekilde ayrılamamaktadır. Presinaptik uçlardaki spayk şekli nöronun hücre gövdesindeki şekilden farklı olabilmektedir. Memeli nöronlarında, aksiyon potansiyelleri genellikle aksonların ve dendritik dalların büyük ölçüde bozulmamış olduğu beyin dilimleri içindeki hücre gövdelerinden kaydedilmektedir. Bu durumda, hücre gövdesi spayklama sırasında kabaca izopotansiftir, ancak hücre gövdesi ile hücrenin dendritleri ve aksonu arasında, aksiyon potansiyelinin şeklini bir dereceye kadar değiştiren akım akışı olabilmektedir. Çoğu merkezi nöronda spayk, aksonun ilk segmentinde, piramidal nöronlarda tipik olarak hücre gövdesinden 30-50 μm olan bir yerde başlatılmaktadır. Bu nedenle, bir beyin dilimi hazırlığında, bir nöronun hücre gövdesinde kaydedilen aksiyon potansiyeli, özellikle gerilimin homojenliği hızlıca değiştiği zaman, bir zar aksiyon potansiyeline, muntazam bir şekilde yayılan aksonal aksiyon potansiyelinden çok daha yakın olabilmektedir [44], [46].



Şekil 3.9: Kaydedilmiş bir aksiyon potansiyelinin anatomisi. Mor renkli çizgi eşit üstü uyarılma ile oluşan aksiyon potansiyelini, kırmızı çizgi eşik altı uyarılma ile elde edilen tepkiyi göstermektedir [44].



Şekil 3.10: Merkezi nöronlardaki aksiyon potansiyelinin çeşitliliği. (a) Bir farenin beyinciğindeki purkinje nörondaki spontane aksiyon potansiyelleri. (b) Beyin dilimindeki hipokampal CA1 piramidal nöronundaki aksiyon potansiyeli. (c) Orta beyin dopamin nöronundaki spontane aksiyon potansiyelleri. (d) Normal ve hızlı spayklamalı kortikal nöronların aksiyon potansiyellerinin bir gösterimi. (e) Soma ve presinaptik uçtaki aksiyon potansiyel genişlikleri [44].

3.2. ELEKTRONİK NÖRON MODELLERİ

İnsan beyni evrendeki en karmaşık nesnelerden biridir. Günümüzde beynin tam olarak nasıl çalıştığı ve öğrendiği kesin olarak bilinememektedir. Beynin işlevlerini araştırmak ve modellemek için çok sayıda girişimde bulunulmuştur. Beyni, nöronlardan oluşan bir sistem olarak modellemek yaygın bir görüştür. Bu amaçla çok sayıda nöron modeli önerilmiş, biyolojik aktiviteleri temsil etmek üzere çeşitli matematiksel modeller geliştirilmiştir. Genellikle nöronların birbirleriyle aksiyon potansiyelleri aracılığıyla iletişim kurduğuna inanıldığından, bu modeller temel olarak zar potansiyeli ve aksiyon potansiyeli açısından nöronal davranışı temsil etmektedir. Literatürde araştırmacılar tarafından önerilen çok sayıda nöron modeli bulunmaktadır. Üzerine çok sayıda çalışma yapılan bazı nöron modelleri aşağıda sıralanmıştır;

- Hodgkin-Huxley
- Integrate and Fire
- Integrate and Fire with Adaptation
- Integrate and Fire or Burst
- Resonate and Fire
- Quadratic Integrate and Fire
- FitzHugh-Naguma
- Morris-Lecar
- Wilson
- Izhikevich
- Hindmarsh-Rose
- Wijekoon-Dudek

Bu modeller, gerçek nöron tepkilerinin bir kısmını veya tamamını karakterize edebilmektedir [47].

3.2.1. Hodgkin-Huxley Modeli

1952 yılında Hodgkin ve Huxley tarafından önerilen bu nöron modeli, nörolojik araştırmaların önünü açmış ve çok sayıda çalışmanın temelini oluşturmuştur. Temelde, biyolojik hücrelerde bulunan ve aksiyon potansiyeli oluşumunda önemli rol oynayan, gerilim kontrollü sodyum ve potasyum kanalları modellenmiştir. Bu model sadece parametreleri biyofiziksel olarak anlamlı

ve ölçülebilir olduğu için değil, aynı zamanda sinaptik entegrasyon, dendritik kablo filtrelemesi, dendritik morfolojinin etkileri, iyonik akımlar arasındaki etkileşim gibi tekil hücre dinamikleri ile ilgili diğer konuları araştırmamıza olanak sağladığı için önemlidir. Aşağıdaki dört doğrusal olmayan diferansiyel denklem ile tanımlanmıştır;

$$C\frac{dv}{dt} = I_{Na} + I_K + I_L + I_{EXT} \tag{3.1}$$

$$m\frac{dm}{dt} = -m + m_\infty \tag{3.2}$$

$$n\frac{dn}{dt} = -n + n_\infty \tag{3.3}$$

$$h\frac{dh}{dt} = -h + h_\infty \tag{3.4}$$

I_{Na}, I_K ve I_L akımlarının denklemleri aşağıda ifade edilmiştir.

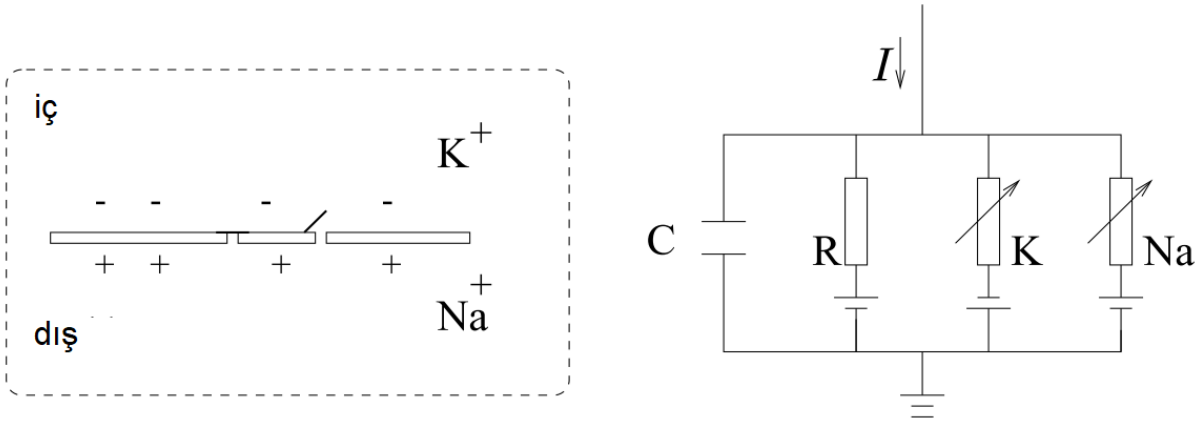
$$I_{Na} = m^3 h G_{Na}\left(V_{Na} - v\right) \tag{3.5}$$

$$I_K = n^4 G_K\left(V_K - v\right) \tag{3.6}$$

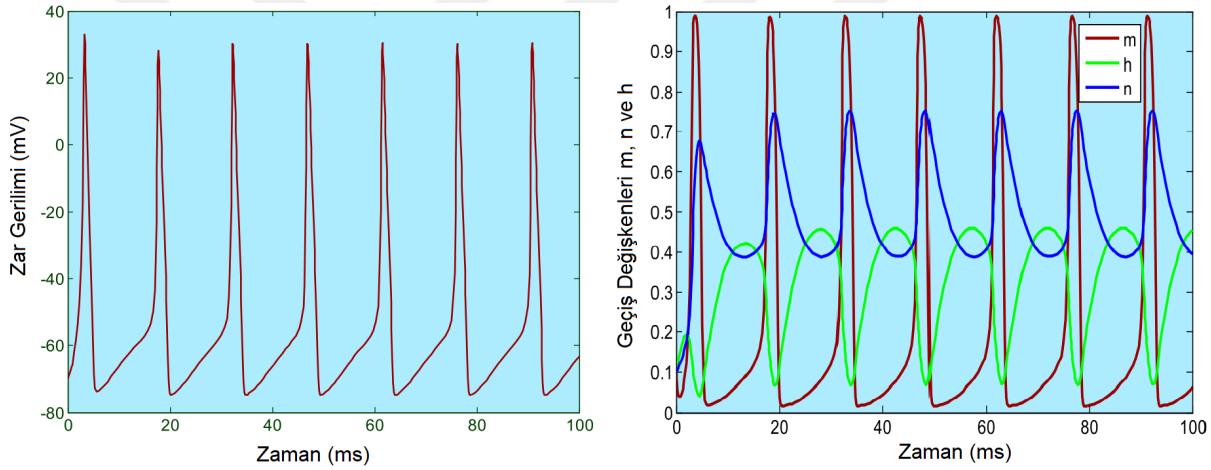
$$I_L = G_L\left(V_L - v\right) \tag{3.7}$$

Burada, v zar potansiyelini, I_{EXT} harici akımı, G_{Na} maksimum sodyum iletkenliğini, G_K maksimum potasyum iletkenliğini, G_L sızıntı iletkenliğini, V_{Na} sodyum tersinir gerilimini, V_K potasyum tersinir gerilimini, V_L sızıntı gerilimini, I_{Na} sodyum akımını, I_K potasyum akımını, I_L sızıntı akımını, m sodyum aktivasyon geçiş değişkenini, h sodyum inaktivasyon geçiş değişkenini, n potasyum aktivasyon geçiş değişkenini ifade etmektedir [18].

Aşağıda Şekil 3.11' de Hodgkin-Huxley modelinin devre şematiği ve Şekil 3.12' de Simulink çıktıları görülmektedir. Sodyum ve potasyum iyon kanalları değişken dirençlerle taklit edilmiştir.



Şekil 3.11: Hodgkin-Huxley modelinin devre şematiği [48].



Şekil 3.12: Hodgkin-Huxley modelinin Simulink çıktıları. [47].

3.2.2. FitzHugh-Nagumo Modeli

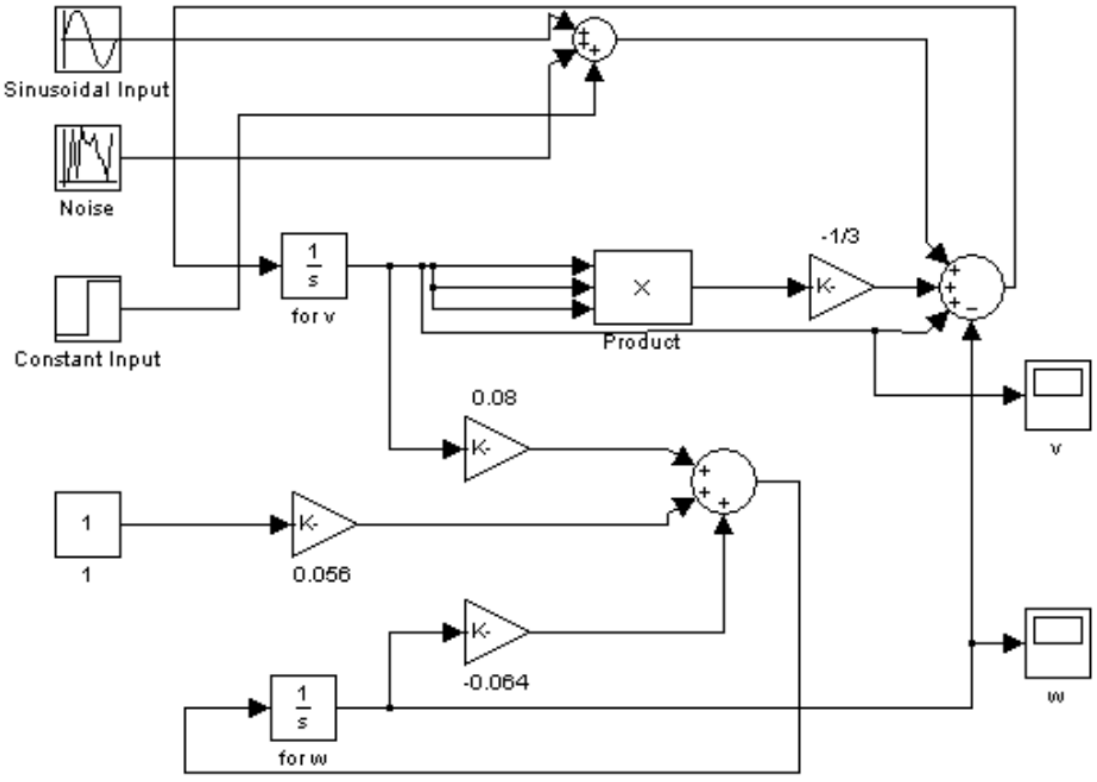
Hodgkin-Huxley denklemlerinin analizi, doğrusal olmamaları ve çok sayıda değişken içermeleri nedeniyle oldukça zordur. Matematiksel analiz, çözümleri Hodgkin-Huxley denklemlerinin nitelik özelliklerini paylaşan daha basit denklemler üzerinde yapıldığında daha faydalı olacaktır. Bu kadar basit sistemlerin analizleri, teorik ve deneysel sistemlerin hazırlanmasında yeni metotlar geliştirilmesinin önünü açabilir. FitzHugh ve Nagumo, bu basit matematiksel ifadeleri sunmuş ve FiztHugh-Nagumo modeli ortaya çıkmıştır. Hodgkin-Huxley modelinde gerilim ve sodyum aktivasyon değişkenleri aralarında benzer (çoğunlukla hızlı), potasyum aktivasyon ve sodyum inaktivasyon değişkenleri aralarında benzer süreçlere sahiptir.

FitzHugh-Nagumo modelinde ise gerilim ve sodyum aktivasyon değişkenleri gerilim adı verilen $v(t)$ değişkeni tarafından, potasyum aktivasyon ve sodyum inaktivasyon değişkenleri kurtarma değişkeni adı verilen $w(t)$ ile taklit edilmiştir. FHN denklem sistemi özerk sisteme bir örnektir çünkü türevler açıkça zamana bağlı değildir [49]–[51]. Genel haliyle FitzHugh-Nagumo (FHN) modeline ait eşitlikler aşağıda verilmektedir.

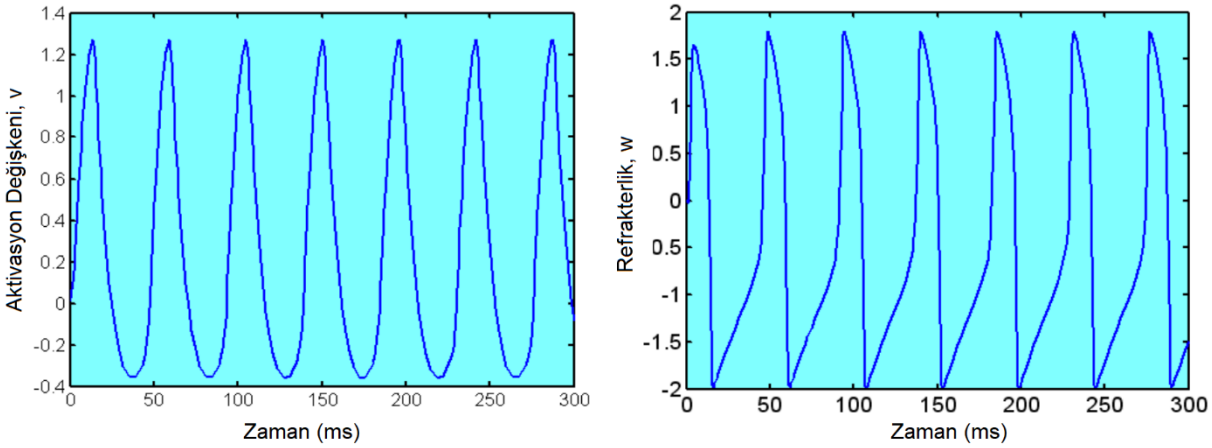
$$\frac{dv}{dt} = v - \frac{v^3}{3} - w + I \tag{3.8}$$

$$\frac{dw}{dt} = \phi\left(v + a - bw\right) \tag{3.9}$$

Aşağıda Şekil 3.13 ve 3.14' te FitzHugh-Nagumo denklemlerinin Simulink modeli ve tepkileri sunulmuştur.



Şekil 3.13: FitzHugh-Nagumo denklemlerinin Simulink modeli [47].



Şekil 3.14: FitzHugh-Nagumo denklemlerinin Simulink çıktıları [47].

3.2.3. Morris-Lecar Modeli

Morris ve Lecar, basit iki boyutlu bir model önermiştir. Biyofiziksel olarak anlamlı ve ölçülebilir parametrelere sahip olması sebebiyle model, hesaplamalı sinirbilimi alanında oldukça popüler hale gelmiştir. Bu model, zar potansiyelinin, kalsiyum akımın ani aktivasyonu ve potasyum akımın daha yavaş aktivasyonuyla olmak üzere iki denklem içermektedir [52].

$$C\frac{dv}{dt} = -\left(I_{Ca} + I_K + I_m\right) + I \tag{3.10}$$

$$\frac{dw}{dt} = \frac{w_\infty(v) - w}{\tau(v)} \tag{3.11}$$

Burada, v birimi mV olan kesin zar potansiyelini, C zar kapasitansını, w potasyum aktivasyon değişkenini, I_{Ca}, I_K ve I_m iyonik akımları ifade etmektedir.

$$I_{Ca} = G_{Ca} m_\infty(v)\left(v - V_{Ca}\right) \tag{3.12}$$

$$I_K = G_K w\left(v - V_K\right) \tag{3.13}$$

$$I_m = G_m\left(v - V_{rest}\right) \tag{3.14}$$

Kalsiyum akımı, kendi aktivasyon eğrisi ile daima kararlılıktadır.

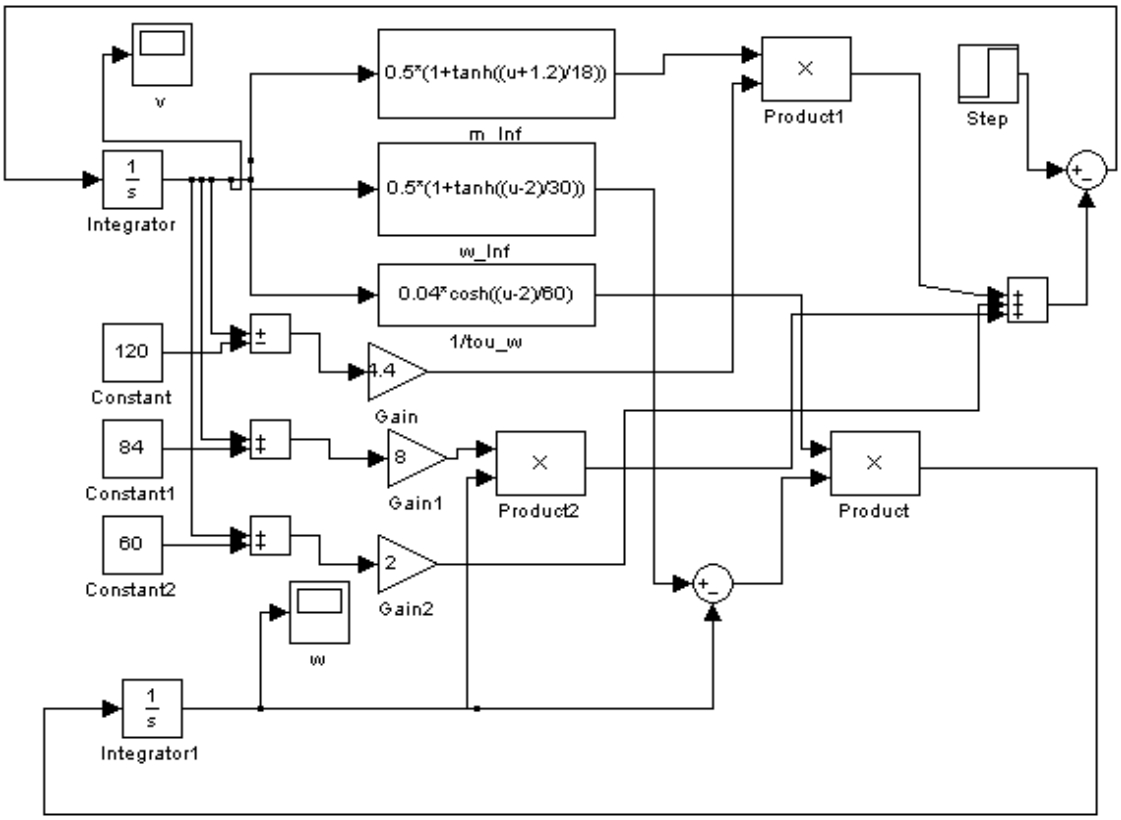
$$m_{\infty}(v) = 0.5\left(1 + \tanh\frac{v+1}{15}\right) \tag{3.15}$$

Potasyum aktivasyon değişkeni, kararlı durum aktivasyonu ve zaman sabiti ile standart birinci dereceden denklemi takip etmektedir.

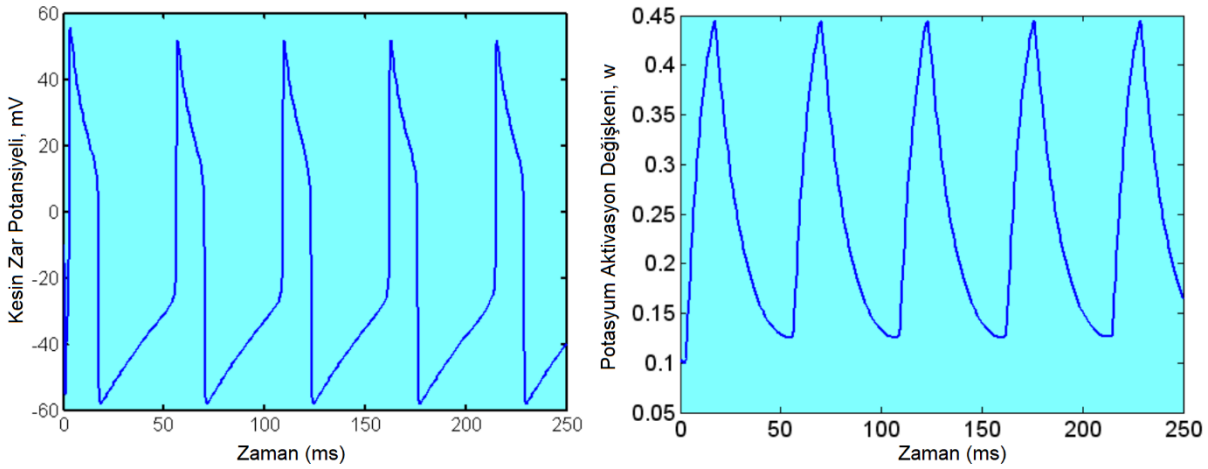
$$w_{\infty}(v) = 0.5\left(1 + \tanh\frac{v+1}{30}\right) \tag{3.16}$$

$$\tau_{w}(v) = \frac{5}{\cosh\frac{v}{60}} \tag{3.17}$$

Diğer parametreler, G_{Ca} = 1.1, G_K = 2.0, G_m = 0.5, V_{Ca} = 100, E_K = -70, and V_{rest} = -50 şeklindedir. Bütün iletkenliklerin birimi mS/cm^2, gerilimlerin birimi ise mV' dir. Şekil 3.15 ve 3.16' da Morris-Lecar denklemlerine ait Simulink modeli ve çıktıları görülmektedir.



Şekil 3.15: Morris-Lecar denklemlerine ait Simulink modeli [47].



Şekil 3.16: Morris-Lecar denklemlerinin Simulink çıktıları.

3.2.4. Wilson-Cowan Modeli

Bu model, nöronların uyarıcı ve inhibitör popülasyonları arasındaki etkileşimi ifade eden, iki doğrusal olmayan diferansiyel denklem ile temsil edilmektedir [53].

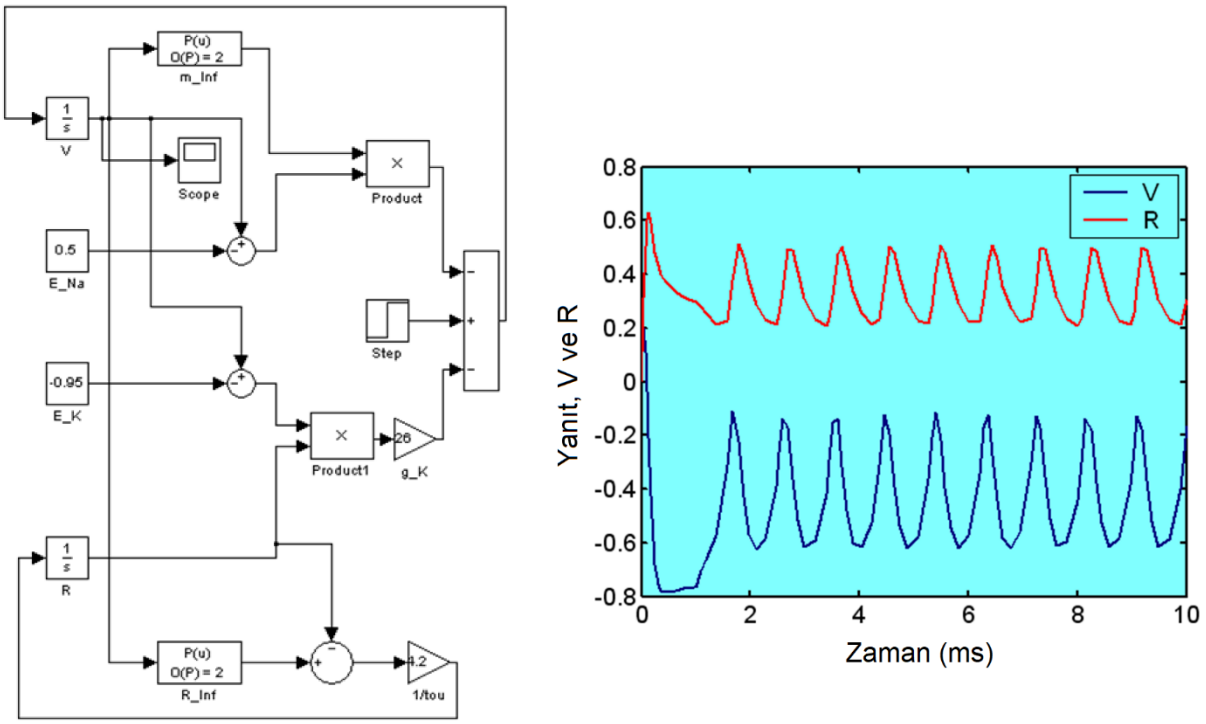
$$\frac{dV}{dt} = -V + f\left(\rho_V + aV - bR\right) \tag{3.18}$$

$$\frac{dR}{dt} = -R + f\left(\rho_R + cV - dR\right) \tag{3.19}$$

Burada, a, b, c, d, ρ_V ve ρ_R parametrelerdir. f fonksiyonunun sigmoit olduğu varsayılmaktadır.

$$f\left(u\right) = \frac{1}{1+e^{-u}} \tag{3.20}$$

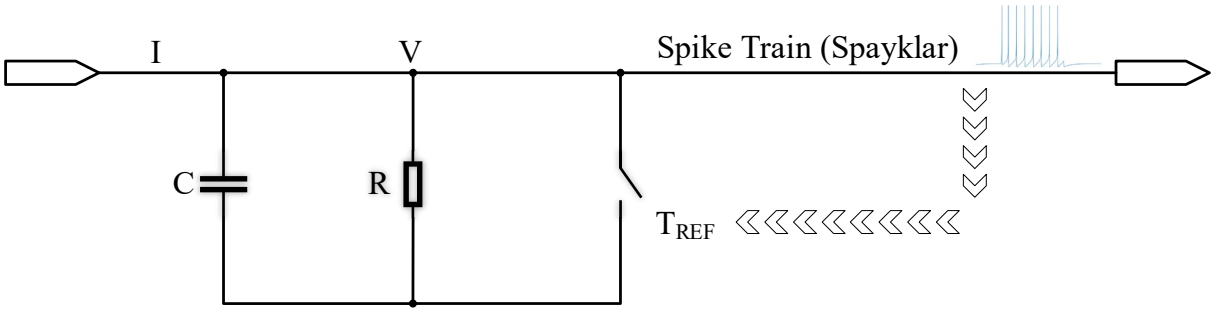
Wilson-Cowan denklemlerinin Simulink modeli ve çıktısı Şekil 3.17' de sunulmaktadır.



Şekil 3.17: Wilson-Cowan denklemlerinin Simulink modeli ve çıktısı [47].

3.2.5. Integrate and Fire (Tut ve Ateşle) Modeli

I&F modeli, en basit model olmasına rağmen kortikal nöronların neredeyse bütün önemli özelliklerini yakalamaktadır. Bu modelin basit devresi Şekil 3.18' de görüldüğü gibi bir kapasitör ve bir dirençten oluşmaktadır [47].

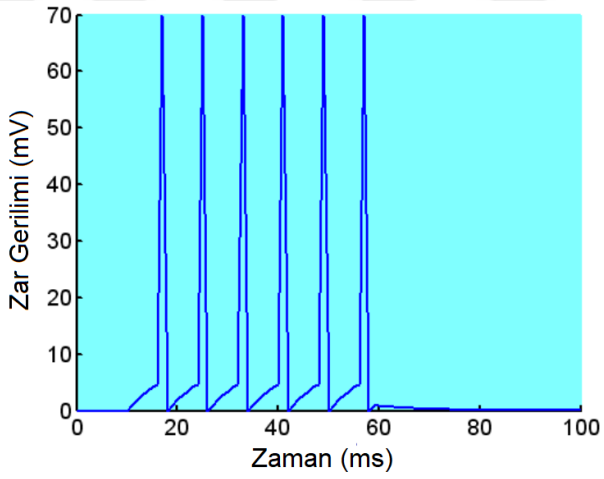


Şekil 3.18: Integrate and Fire modelinin basit devre şeması.

Burada akım, $I = I_R + I_C$ şeklinde ikiye ayrılabilir. I_R doğrusal direnç üzerinden geçen, I_C kapasitörü yükleyen akımdır.

$$I = \frac{v}{R} + C\frac{dv}{dt} \tag{3.21}$$

Burada, v zar potansiyelini, ifade etmektedir. v eşik gerilimi olan V_{Th}' a ulaştığında spayk oluşmaktadır. Bir sonraki spayk oluşumu için refrakter evresinin tamamlanması gerekmektedir. Şekil 3.19' da I&F modelinin tepkisi görülmektedir. Çeşitli küçük değişiklikler ile I&F temeline dayanan Integrate and Fire with Adaptation, Integrate and Fire or Burst, Quadratic Integrate and Fire ve Resonate and Fire gibi farklı nöron modelleri de tasarlanmış ve literatüre sunulmuştur [47].



Şekil 3.19: Integrate and Fire modelinin yanıtı [47].

3.2.6. Izhikevich Modeli

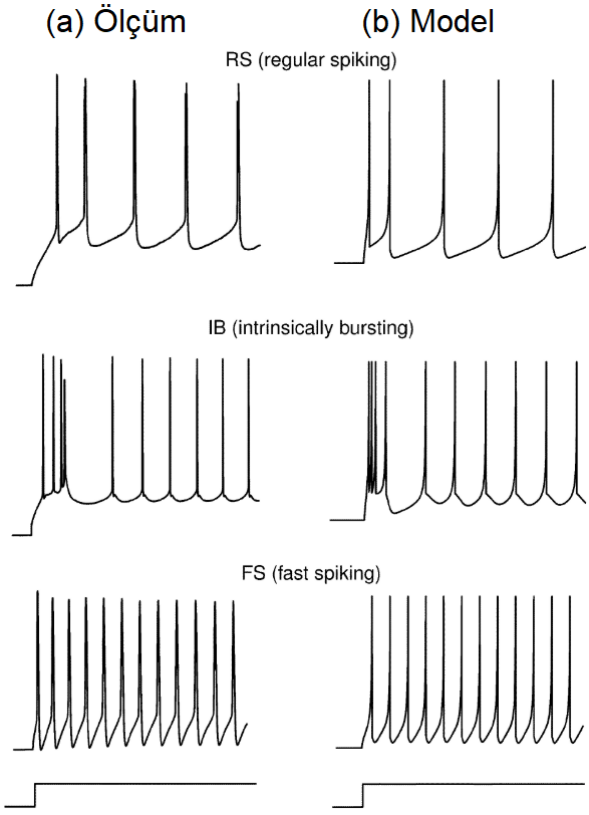
Bu model aşağıdaki diferansiyel denklemler ve reset mekanizmasını temel almaktadır [54].

$$\frac{dv}{dt} = 0.04v^2 + 5v + 140 - u + I \tag{3.22}$$

$$\frac{du}{dt} = a(bv - u) \tag{3.23}$$

$$if\ v \geq +30\,mV,\ then \begin{cases} v \leftarrow c \\ u \leftarrow u + d \end{cases} \tag{3.24}$$

Şekil 3.20 (a)' da biyolojik nörondan ölçülen spayklama türleri, (b)' de Izhikevich modelinin çıktıları verilmiştir.



Şekil 3.20: (a) Biyolojik nörondan alınan ölçüm sonuçları. (b) Izhikevich modelinin çıktıları [54].

3.2.7. Hindmarsh-Rose Modeli

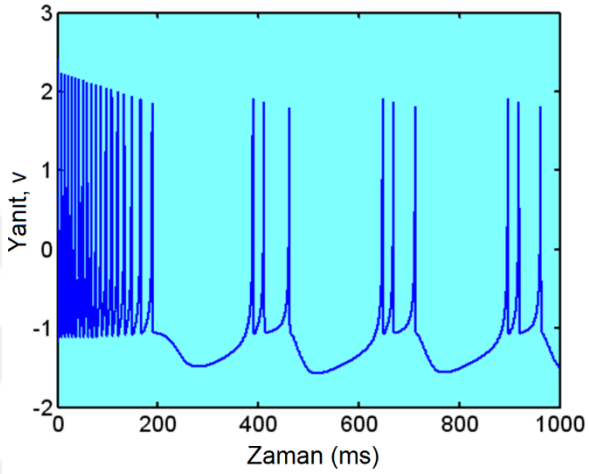
Hindmasrh-Rose nöron benzetimi, ayrık devre elemanları ile tasarımı yapılan, VLSI uygulamaları için çokça tercih edilen bir modeldir. Girişteki gerilim ile çıkıştaki spaykların kontrolü aktif olarak sağlanabilmektedir. Talamik nöronun Hindmarsh-Rose modeli genel formda aşağıdaki eşitliklerle ifade edilebilir [18], [55].

$$\frac{dv}{dt} = u - F(v) + I - w \tag{3.25}$$

$$\frac{du}{dt} = G(v) - u \tag{3.26}$$

$$\frac{dw}{dt} = \frac{1}{\tau}\left(H(v) - w\right) \tag{3.27}$$

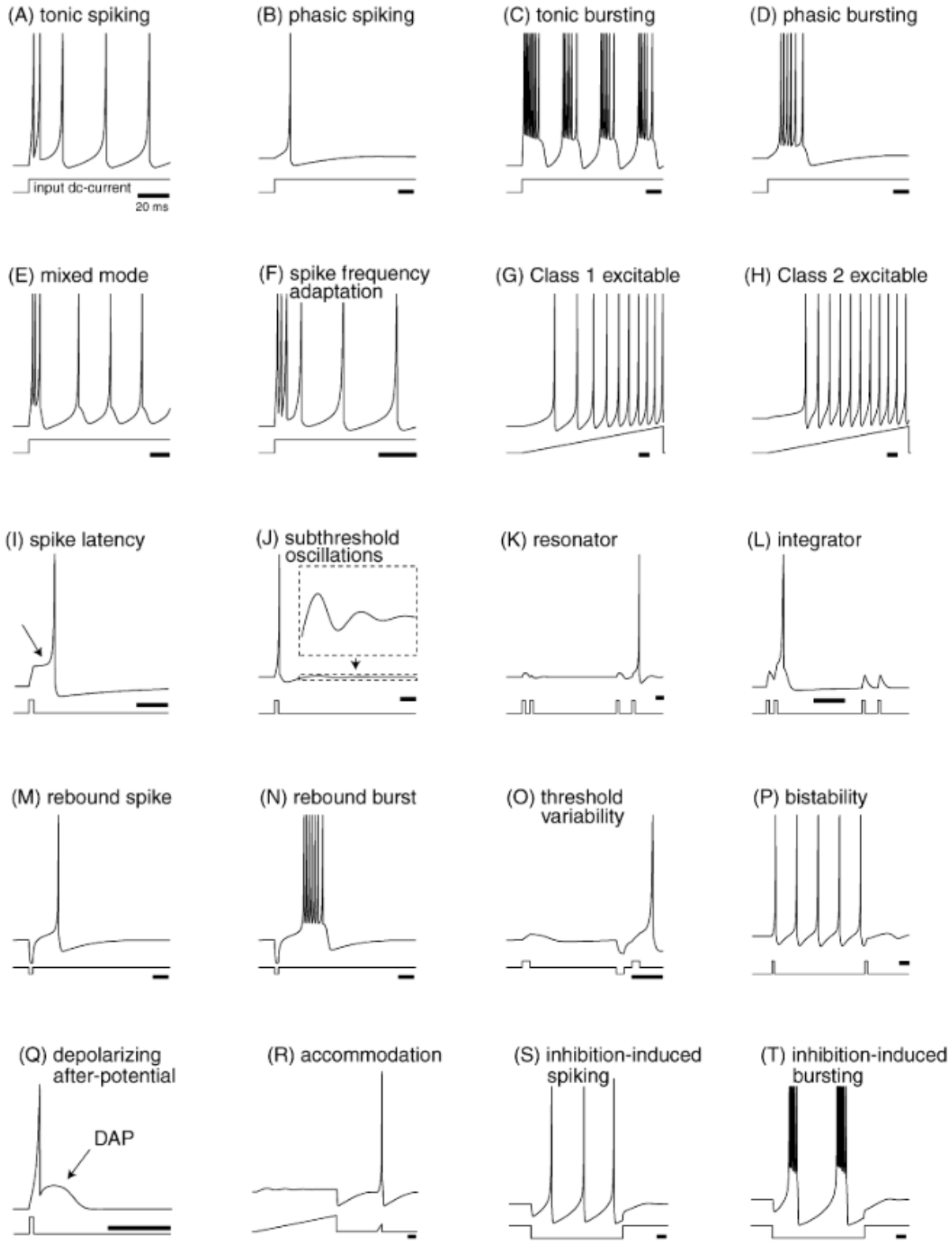
Burada, F, G ve H birer fonksiyonu ifade etmektedir. Hindmarsh-Rose modelinin Simulink çıktısı Şekil 3.21' de sunulmaktadır.



Şekil 3.21: Hindmarsh-Rose nöron modelinin Simulink çıktısı [47].

3.2.8. Nöron Modellerinin Karşılaştırılması

Biyolojik keşiflerle birlikte, birçok çalışma, spayk zamanlamalı darbeye bağlı sinir ağlarını beyin tarafından bilgi işlemede önemli bir bileşen olarak görmektedir. Herhangi bir nöromorfik çalışmada, her bir nöronun spayklama dinamiklerinin tanımlandığı model ve nöronların bağlantı şekli olmak üzere iki önemli şey vardır. Spayklama modelinin veya bağlantısının uygun olmayan şekilde seçilmesi, beynin bilgi işlemesi ile ilgisi olmayan sonuçlara yol açabilmektedir. Biyolojik nöronlar çok farklı şekillerde aksiyon potansiyelleri oluşturabilmektedir [54], [56]. Şekil 3.22' de biyolojik spayklamalı nöronların en belirgin 20 özelliği görülmektedir.



Şekil 3.22: Biyolojik spayklamalı nöronların bazı nöro-hesaplama özellikleri [56].

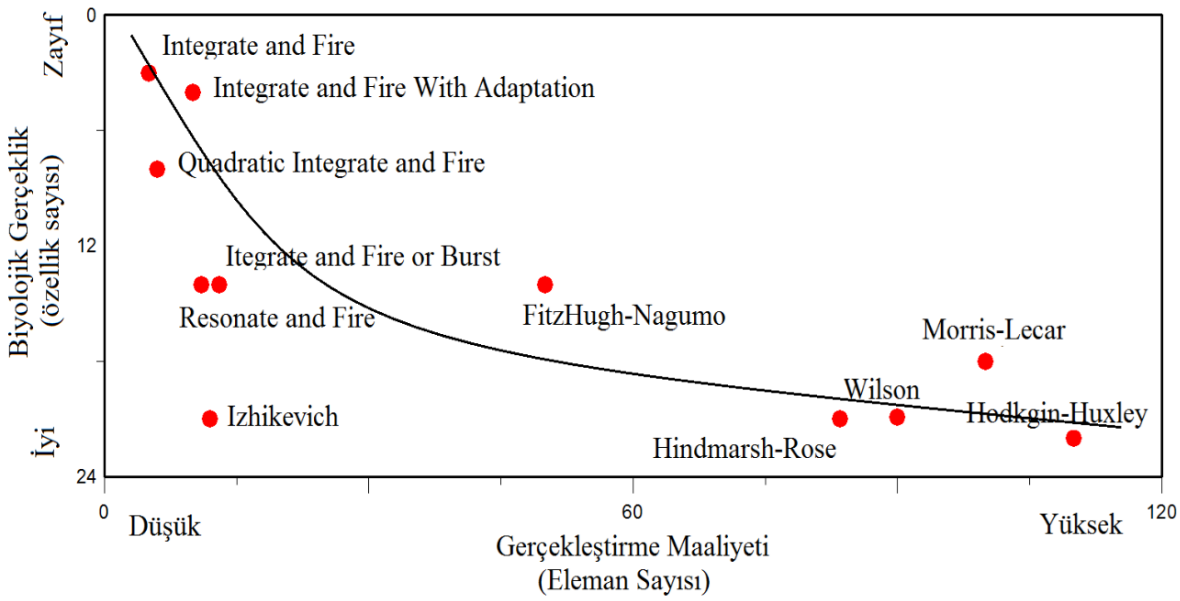
Önerilen modellerin biyofiziksel olarak anlamlı ve ölçülebilir parametrelere sahip olup olmaması, otonom kaotik davranış gösterip göstermemesi ve farklı spayklama özellikleri taşıyıp taşımaması oldukça önemlidir. Izhikevich 2004 yılında gerçekleştirdiği çalışmasında, 20 önemli nöro-hesaplama özelliği olduğunu ileri sürmüştür. Bazı nöron modellerinin bu özelliklerle ilişkilerini incelemiştir [56]. Şekil 3.23' de başlıca nöron modellerinin biyolojik gerçeklik ve maliyet açısından karşılaştırılması, Tablo 3.1' de de modellerin nöro-hesaplama özellikleri sunulmaktadır. Tabloda "+" sembolü modelin özelliği gösterdiğini, "-" sembolü özelliği göstermediğini ifade etmektedir. "O" sembolü ile işaretlenen kısımlar ise modelin belirtilen nöro-hesaplama özelliğini, uygun parametrelerin seçilmesi durumunda (teoride) taşıdığını ancak yapılan çalışmalarda bu özellikleri gösteren sonuçların elde edilemediğini ifade etmektedir.

Sonuç olarak bir modelin diğerinden iyi olduğunu söylemek doğru bir yaklaşım olarak görülmemektedir. Yapılacak çalışmaya göre nöron modelinin seçilmesi gerekmektedir. Örneğin nöronal davranışın, zaman sabitleri, kararlı durum aktivasyon fonksiyonları gibi ölçülebilir fizyolojik parametrelere bağlılığı incelenecekse en uygun model Hodgkin-Huxley nöron modeli olarak görülmektedir. Ancak bu durumda da gerçek zamanlı olarak az sayıda spayklamalı nöron çiftinin benzetimi yapılabilmektedir. Buna karşılık, 1 ms çözünürlükle binlerce spaylamalı nöronun gerçek zamanlı olarak benzetimini yapmak için en verimli model Integrate and Fire (Tut ve Ateşle) nöron modelidir. Fakat bu model kortikal nöronların en temel özelliklerini bile gösteremediği için sonuçlar biyolojik benzerlikten uzaklaşacaktır. Dolayısıyla yapılması gereken, çalışmanın amacına uygun ve maliyeti hedeflenen düzeyi aşmayan bir model seçilmesidir.

Bu tez çalışmasında kullanılan nöron modelinin diğer modellerle karşılaştırılması yapılmış ve değerler Tablo 3.2' de sunulmuştur. Tabloda önerilen modelin güç tüketiminin diğer modellere göre daha fazla olduğu görülmektedir. Bu fazla tüketimin sebebi, fiziksel bir memristör yerine memristör emülatörü (memristör taklit devresi) kullanılmasıdır. Taklit devresi tek bir memristör elemanının karakteristiğini sağlayabilmek amacıyla birden fazla sayıda devre elemanı ile tasarlanmıştır. Bu durum, tek eleman yerine birden fazla elemanın güç tüketmesi anlamına gelmektedir. Fiziksel memristör kullanılması durumunda tüketimin ciddi oranda azalacağı ön görülmektedir.

Tablo 3.1: Nöron modellerinin nöro-hesaplama özellikleri [56].

Özellik / Model	Integrate and Fire	Integrate and Fire with Adaptation	Integrate and Fire or Burst	Resonate and Fire	Quadratic Integrate and Fire	Izhikevich	FitzHugh-Nagumo	Hindmarsh-Rose	Morris-Lecar	Wilson	Hodgkin-Huxley
Biyofiziksel Anlamlılık	-	-	-	-	-	-	-	-	+	-	+
Tonic Spiking	+	+	+	+	+	+	+	+	+	+	+
Phasic Spiking	-	-	+	+	-	+	+	+	+	+	+
Tonic Bursting	-	-	-	-	-	+	-	+	-	+	+
Phasic Bursting	-	-	+	-	-	+	O	O	O	O	O
Mixed Mode	-	-	-	-	-	+	-	O	-	O	O
Spike Frequency Adaptation	-	+	+	-	-	+	-	+	-	+	+
Class 1 Excitable	+	+	+	+	+	+	+	+	+	+	+
Class 2 Excitable	-	-	-	+	-	+	-	+	+	+	+
Spike Latency	-	-	-	-	+	+	+	+	+	+	+
Subthreshold Oscillations	-	-	-	+	-	+	+	+	+	+	+
Resonator	-	-	-	+	-	+	+	+	+	+	+
Integrator	+	+	+	+	+	+	-	+	+	+	+
Rebound Spike	-	-	+	+	-	+	+	+	+	+	+
Rebound Burst	-	-	+	-	-	+	-	+	O	+	+
Threshold Variability	-	-	-	-	+	+	+	+	+	+	+
Bistability	-	-	+	+	+	+	+	+	+	O	+
DAP	-	+	+	+	-	+	-	+	-	+	+
Accomodation	-	-	-	+	-	+	+	+	+	+	+
Inhibation-Indiced Spiking	-	-	-	-	-	+	+	+	+	O	+
Inhibation-Induced Bursting	-	-	-	-	-	+	-	O	-	O	O
Kaos	-	-	O	+	-	+	-	+	-	O	+
Eleman Sayısı	5	10	13	10	7	13	72	120	600	180	1200



Şekil 3.23: Nöron modellerinin biyolojik gerçeklik-maliyet grafiği [56].

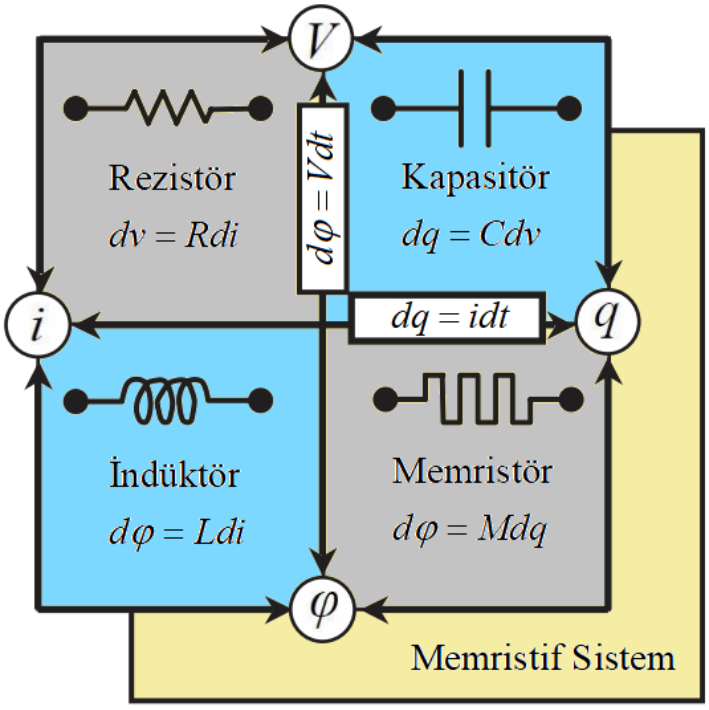
Bu tez çalışmasında temel alınan nöron modeli Babacan ve diğ. [39] 2016 yılında gerçekleştirdikleri çalışma sonucu elde edilen modeldir. İleriki bölümlerde ayrıntılı olarak incelenecektir.

Tablo 3.2: Önerilen modelin karşılaştırması.

Nöron Modeli	Yaklaşık Kullanılan Transistör Sayısı	Spayk Türü	Güç Tüketimi (µW)	Referans
Morris-Lecar	22	Oscillatory	-	[57]
Integrate and Fire	18-20	Simple Spiking	0.3 - 1.5	[58]
Wijekoon-Dudek	14	Tüm Çeşitler	8 - 40	[59]
Hindmarsh-Rose	90	Bursting (CH)	163.4	[60]
Önerilen Model	1 Memristör + 3 Transistör	Tüm Çeşitler	60 - 110	[39]

3.3. MEMRİSTÖR

Direnç, kapasitör ve indüktör devre teorisinin üç temel pasif elemanıdır. Leon Ong Chua simetri argümanlarını göz önüne alarak dördüncü pasif devre elemanının var olması gerektiğini ileri sürmüştür. Chua dört temel devre değişkenini birbirine bağlayan altı farklı matematiksel ilişkiden yola çıkarak bir pasif devre elemanı arayışına girdi. Bu temel devre değişkenleri, elektrik akımı i, gerilim v, yük q ve manyetik akı φ olarak bilinmektedir (Şekil 3.24). Bu ilişkilerden birisi (yük, akımın zamana göre integralidir) iki değişkenin tanımlarından diğeri de (manyetik akı, elektromotor kuvvet veya gerilimin zamana göre integralidir) Faraday' ın indüksiyon yasasından belirlenmektedir. Üç ilişki fiziksel olarak var olan pasif devre elemanlarının aksiyomatik tanımlarından elde edilmektedir. Gerilim-akım ilişkisi direnci, gerilim-yük ilişkisi kapasitörü ve akım-manyetik akı ilişkisi indüktörü doğurmaktadır. Chua 1971 yılında manyetik akı-yük arasındaki ilişkiyi ortaya koyan dördüncü pasif devre elemanını teorik olarak yayınlamıştır. Chua, herhangi bir güç kaynağı beslemesi olmadan üzerindeki fiziksel etkiyi hafızasında tuttuğunu düşündüğü için, bu iki terminalli elemanın ismini İngilizcede hafıza ve direnç anlamına gelen iki kelimeyi birleştirerek memristör (memory resistor) koymuştur [4], [5].



Şekil 3.24: Dört temel devre elemanı [5].

Hafızalı ve doğrusal olmayan direnç özelliği gösteren memristörün manyetik akı ile yük arasında sağladığı fonksiyonel ilişki aşağıda gösterilmektedir.

$$d\varphi = M\, dq \tag{3.28}$$

Yukarıda verilen eşitlikte φ manyetik akıyı, q elektrik yükünü ve M memristans değerini ifade etmektedir. M' nin sabit olduğu doğrusal elemanlar durumunda memristans tıpkı rezistans gibidir. Ancak memristans, q' nun yani elektrik yükünün bir fonksiyonu şeklindeyse ve doğrusal olmayan bir devre elemanına işaret ederse durum farklı olmaktadır. Aralarında doğrusal ilişki bulunmayan manyetik akı ile elektrik yükünün akım-gerilim karakteristiği, sinüzoidal bir giriş sinyali için genellikle frekans bağımlı bir Lissajous şeklidir. Doğrusal olmayan rezistif, endüktif ve kapasitif bileşenlerin herhangi bir kombinasyonu doğrusal olmayan memristörün devre özelliklerini kopyalayamaz. En kıymetli devre fonksiyonları doğrusal olmayan cihaz karakteristikleridir. Tümleşik devrelerle uyumlu memristörler, çok yüksek iki uçlu cihaz yoğunluklarında elektronik rezistans anahtarlama gibi yeni devre fonksiyonları sağlayabilmektedir [5].

Devre analizi için akım kontrollü bir memristörün en basit matematiksel tanımı diferansiyel şekildedir;

$$v = R(w)\, i \tag{3.29}$$

$$\frac{dw}{dt} = i \tag{3.30}$$

Burada w cihazın durum değişkeni ve R cihazın iç durumuna bağlı olarak genelleştirilmiş direncidir. Bu takdirde durum değişkeni yalnızca elektrik yükü olmasına rağmen bu basit eşitlikleri sağlayabilecek fiziksel modeli önerebilen kimse olmamıştır. 1976 yılında Chua ve Kang, memristör kavramını, aşağıdaki denklemler tarafından tanımlanan, memristif sistemler olarak adlandırdıkları çok daha geniş bir doğrusal olmayan dinamik sistem sınıfına genelleştirmiştir.

$$v = R(w, i)\, i \tag{3.31}$$

$$\frac{dw}{dt} = f\left(w, i\right) \tag{3.32}$$

Burada w bir dizi durum değişkeni, R ve f zamanın açık birer fonksiyonu olabilmektedir. Denklem (3.31), bir memristif sistemi keyfi bir dinamik cihazdan ayırt etmeye yarar ve üzerindeki gerilim sıfır olduğunda memristif sistem boyunca akım akmaz. Chua ve Kang, bazı cihazların ve sistemlerin, özellikle de termistörler, Josephson jonksiyonları, neon ampuller ve hatta biyolojik nöronun Hodgkin-Huxley modelinin akım-gerilim karakteristiklerinin memristif denklemler kullanılarak modellenebileceğini göstermiştir. Ancak herhangi bir pratik veya fiziksel sistemin matematikleri ve özellikleri arasında doğrudan bir bağlantı olmadığı için yaklaşık kırk yıl sonra, kavramlar yaygın olarak benimsenmeye başlanmıştır [5], [61].

2008 yılında HP (Hewlett-Packard) laboratuvarlarında, Strukov, Snider, Stewart ve Williams TiO_2 (Titanyum Dioksit) kullanarak ilk fiziksel memristörü gerçekleştirmiştir. Memristör, kalınlığı D olan ince bir yarıiletken filmin iki metal kontak arasına yerleştirilmesi ile oluşturulmuştur. Toplam rezistans, iki değişken direncin seri bağlanması ile oluşmaktadır. Katkılı kısım, yoğun pozitif iyon katkılanmış yarıiletken filmi göstermektedir ve R_{ON} olarak ifade edilen düşük dirençli, yüksek iletkenlikli bölgedir. Katkısız kısım, az katkılı ya da tamamen katkısız olan ve R_{OFF} ile ifade edilen yüksek dirençli bölgedir [5]. Harici bir $v(t)$ gerilimi uygulanarak, katkılanan yüklerin akması sonucu metal kontaklar arasındaki iki bölgenin genişliği değişmektedir. Ortalama iyon hareketliliği μ_V olmak üzere memristörün bağıntıları verilmiştir.

$$v(t) = \left(R_{ON} \frac{w(t)}{D} + R_{OFF} \left(1 - \frac{w(t)}{D} \right) \right) i(t) \tag{3.33}$$

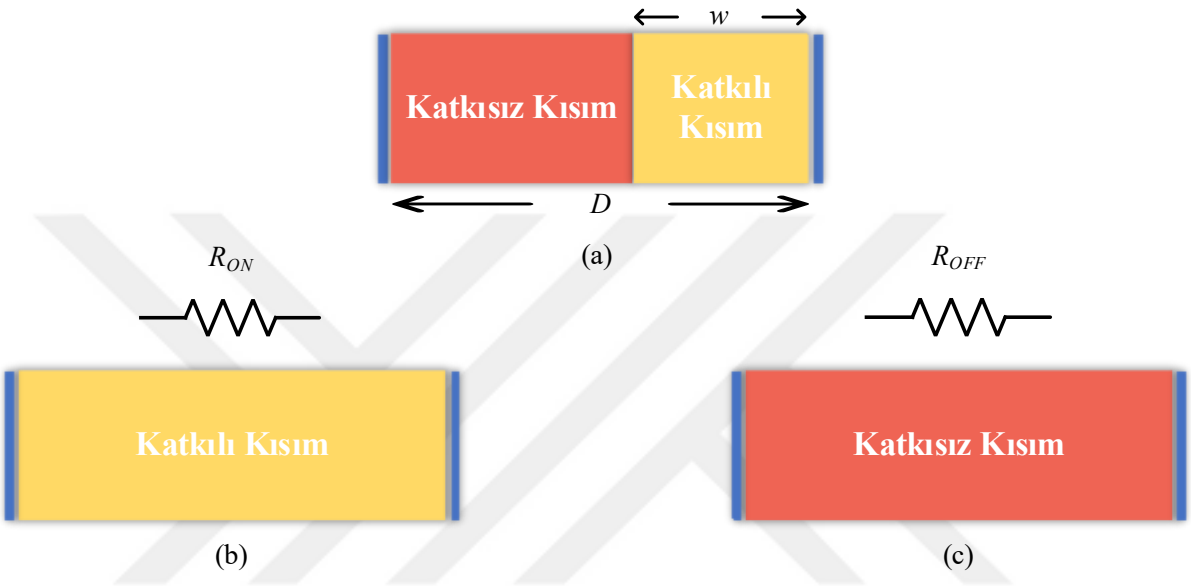
$$\frac{dw(t)}{dt} = \mu_V \frac{R_{ON}}{D} i(t) \tag{3.34}$$

$$w(t) = \mu_V \frac{R_{ON}}{D} i(t) \tag{3.35}$$

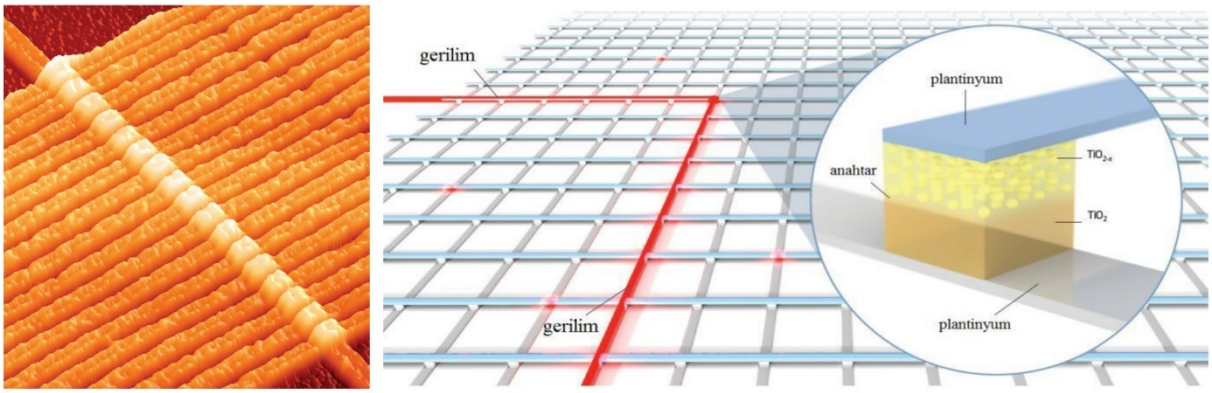
Denklem (3.35), (3.33)' de yerine yazılırsa sistemin memristansı ($R_{ON} \ll R_{OFF}$ durumunda) Denklem (3.36)' da ifade edilmiştir.

$$M(q) = R_{OFF}\left(1 - \frac{\mu_V R_{ON}}{D^2} q(t)\right) \tag{3.36}$$

TiO_2 temelli üretilen fiziksel memristörün temel yapısı Şekil 3.25' te, mikroskop altındaki görüntüsü ve yapısı Şekil 3.26' da verilmiştir.

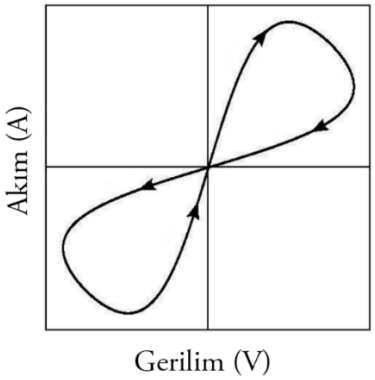


Şekil 3.25: Memristörün temel yapısı. (a) Elemanın normal durumu (b) Elemanın tam iletim durumu (c) Elemanın tam kesim durumu.



Şekil 3.26: (a) Memristörün mikroskop altındaki görüntüsü. (b) Krossbar yapı ve memristif anahtarlamanın temsili görüntüsü [62].

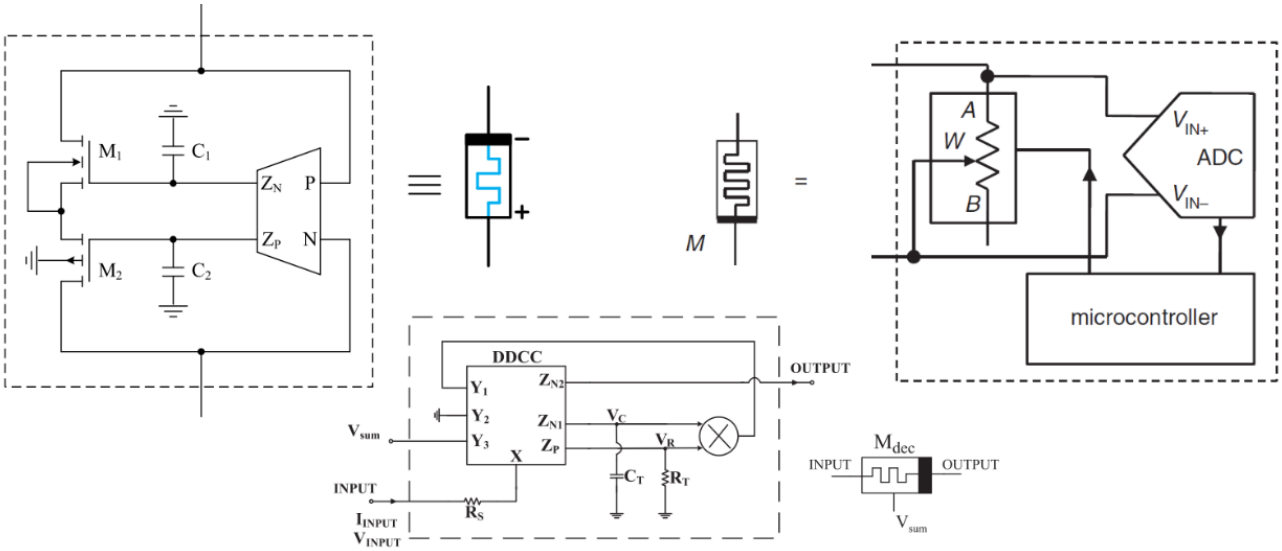
Memristörün temel akım-gerilim ilişkisi Şekil 3.27' de verilmiştir. Şekil incelendiğinde akım-gerilim ilişkisinin histerisis karakteristiği sergilediği görülmektedir.



Şekil 3.27: Memristörün temel akım-gerilim ilişkisi [63].

3.3.1. Memristör Taklit Devresi

Fiziksel memristörün üretiminin nanometre seviyelerinde gerçekleşmesi, maliyetinin çok yüksek olması ve erişim imkanlarının kısıtlılığı sebebiyle çalışmalarda, memristör karakteristiği sergilemek üzere oluşturulmuş ve memristör emülatörü ya da memristör taklit devresi adı verilen yapılar tercih edilmektedir [64]. Çok farklı tasarımlarla memristör emülatörü gerçekleştirilebilmektedir. Şekil 3.28' de farklı memristör emülatörleri görülmektedir.



Şekil 3.28: Farklı yapılardaki memristör taklit devreleri [63]–[65].

3.4. MANTIK DEVRELERİ

Mantık devreleri, günümüzde yaygın olarak kullandığımız bilgisayar, akıllı telefon, tablet vb. elektronik cihazların da temel çalışma matematiği olan ikilik sistem üzerine kurulmuştur. Matematiksel metotları temelde Boolean cebrine dayanmaktadır. Boolean mantık fonksiyonları bazı işlemleri ifade eden operatörler ile ifade edilmektedir. Bu operatörleri temsil eden, mantık kapıları adı verilen devreler bulunmaktadır [1]. Toplamda 7 adet mantık kapısı vardır;

- VE (AND) Kapısı
- VEYA (OR) Kapısı
- DEĞİL (NOT) Kapısı
- VE-DEĞİL (NAND) Kapısı
- VEYA-DEĞİL (NOR) Kapısı
- ÖZEL-VEYA (XOR) Kapısı
- ÖZEL-VEYA-DEĞİL (XNOR) Kapısı

3.4.1. Mantık Kapıları

Mantık kapıları belirli matematiksel işlemleri gerçekleştiren elektronik devrelerdir. Mantık kapıları, kendilerine ait sembollerinin yanında yaptıkları işlemleri ifade eden ve doğruluk tablosu adı verilen çizelgelere sahiptir.

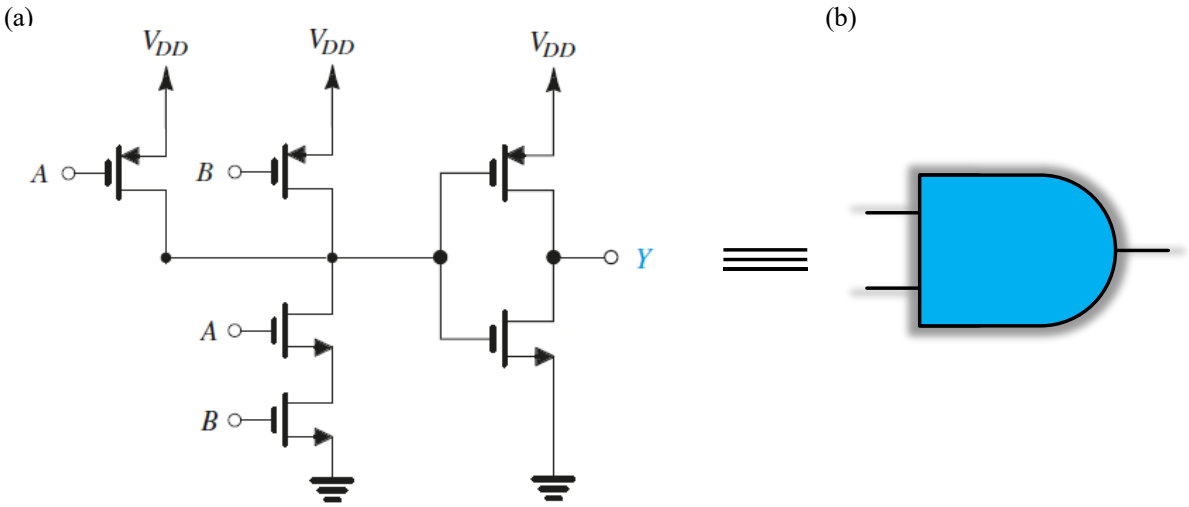
3.4.1.1. VE (AND) Kapısı

Tablo 3.3' de doğruluk tablosu, Şekil 3.29' da iç yapısı ve sembolü verilen VE (AND) kapısı giriş ifadelerini birbiriyle çarparak çıkışa yönlendirmektedir. Tabloda "A" ve "B" ifadeleri girişi, "Y" ifadesi de çıkışı göstermektedir.

$$Y = A.B \tag{3.37}$$

Tablo 3.3: VE (AND) kapısının doğruluk tablosu [1].

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

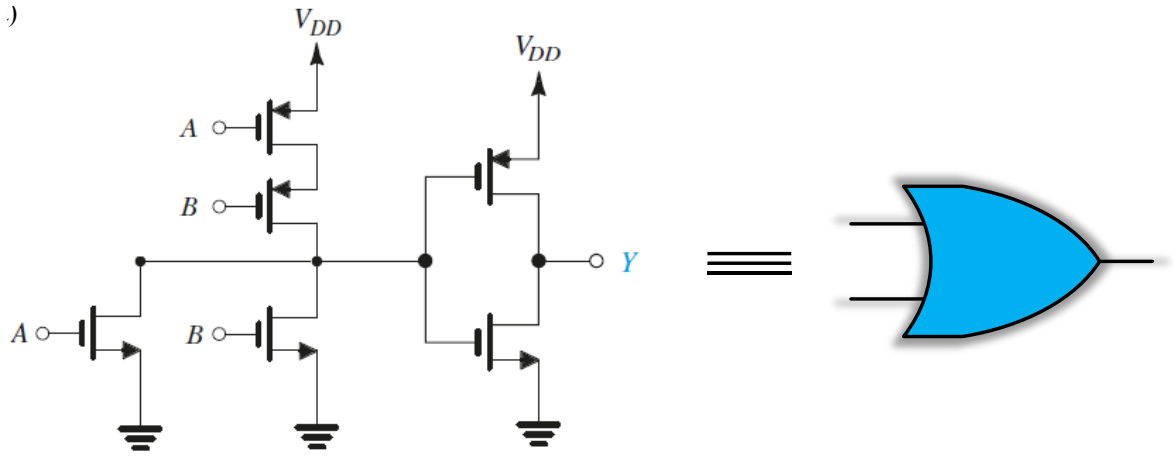


Şekil 3.29: VE (AND) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [66].

3.4.1.2. VEYA (OR) Kapısı

Tablo 3.4' de doğruluk tablosu, Şekil 3.30' da iç yapısı ve sembolü verilen VEYA (OR) kapısı giriş ifadelerini birbiriyle toplayarak çıkışa yönlendirmektedir. Tabloda "A" ve "B" ifadeleri girişi, "Y" ifadesi de çıkışı göstermektedir.

$$Y = A + B \tag{3.38}$$



Şekil 3.30: VEYA (OR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [66].

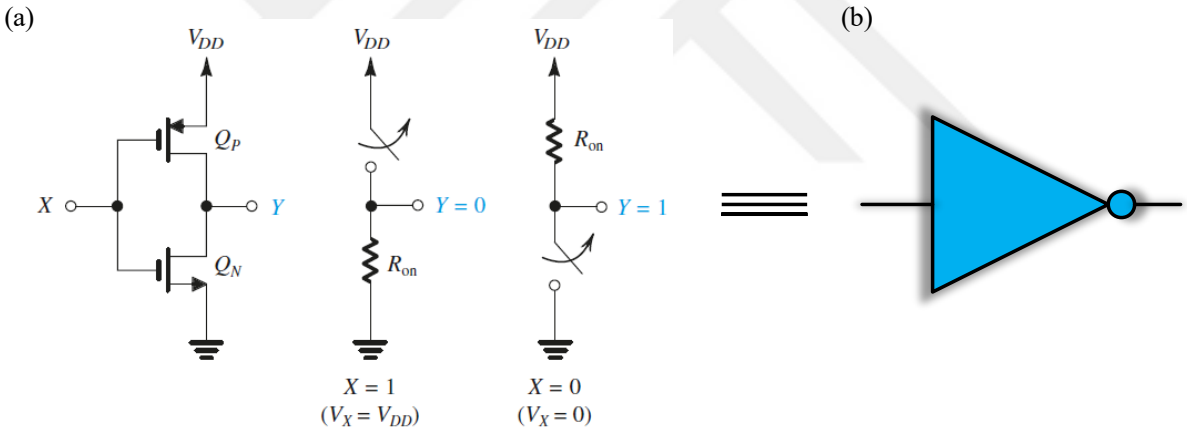
Tablo 3.4: VEYA (OR) kapısının doğruluk tablosu [1].

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

3.4.1.3. DEĞİL (NOT) Kapısı

Tablo 3.5' de doğruluk tablosu, Şekil 3.31' de iç yapısı ve sembolü verilen DEĞİL (NOT) kapısı giriş ifadesinin değilini (tersini) alarak çıkışa yönlendirmektedir. Tabloda "X" ifadesi girişi, "Y" ifadesi de çıkışı göstermektedir.

$$Y = \bar{X} \tag{3.39}$$



Şekil 3.31: DEĞİL (NOT) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [66].

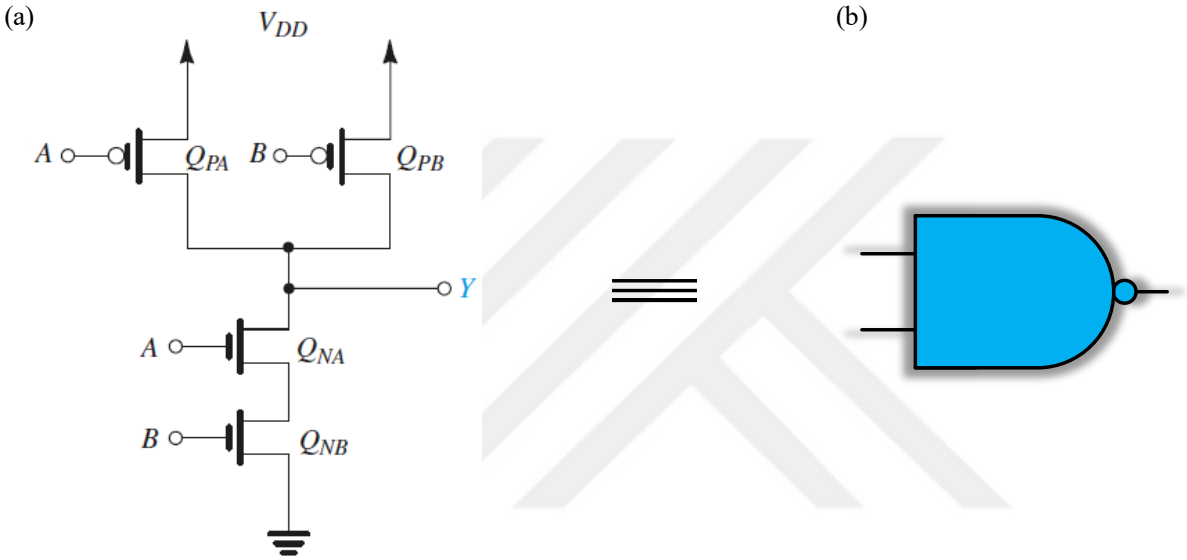
Tablo 3.5: DEĞİL (NOT) kapısının doğruluk tablosu [1].

X	Y
0	1
1	0

3.4.1.4. VE-DEĞİL (NAND) Kapısı

Tablo 3.6' da doğruluk tablosu, Şekil 3.32' de iç yapısı ve sembolü verilen VE-DEĞİL (NAND) kapısı giriş ifadelerini birbiriyle çarptıktan sonra tersini yani değilini alarak çıkışa yönlendirmektedir. Tabloda "A" ve "B" ifadeleri girişi, "Y" ifadesi de çıkışı göstermektedir.

$$Y = \overline{(A.B)} \tag{3.40}$$



Şekil 3.32: VE-DEĞİL (NAND) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [66].

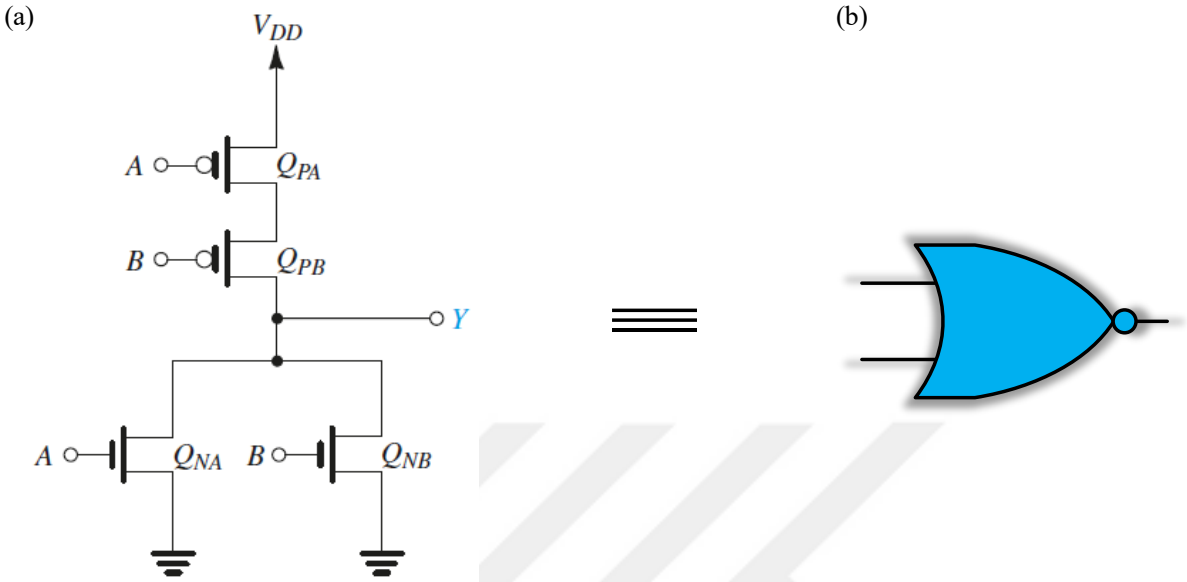
Tablo 3.6: VE-DEĞİL (NAND) kapısının doğruluk tablosu [1].

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

3.4.1.5. VEYA-DEĞİL (NOR) Kapısı

Tablo 3.7' de doğruluk tablosu, Şekil 3.33' de iç yapısı ve sembolü verilen VEYA-DEĞİL (NOR) kapısı giriş ifadelerini birbiriyle topladıktan sonra tersini yani değilini alarak çıkışa yönlendirmektedir. Tabloda "A" ve "B" ifadeleri girişi, "Y" ifadesi de çıkışı göstermektedir.

$$Y = \overline{(A + B)} \tag{3.41}$$



Şekil 3.33: VEYA-DEĞİL (NOR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [66].

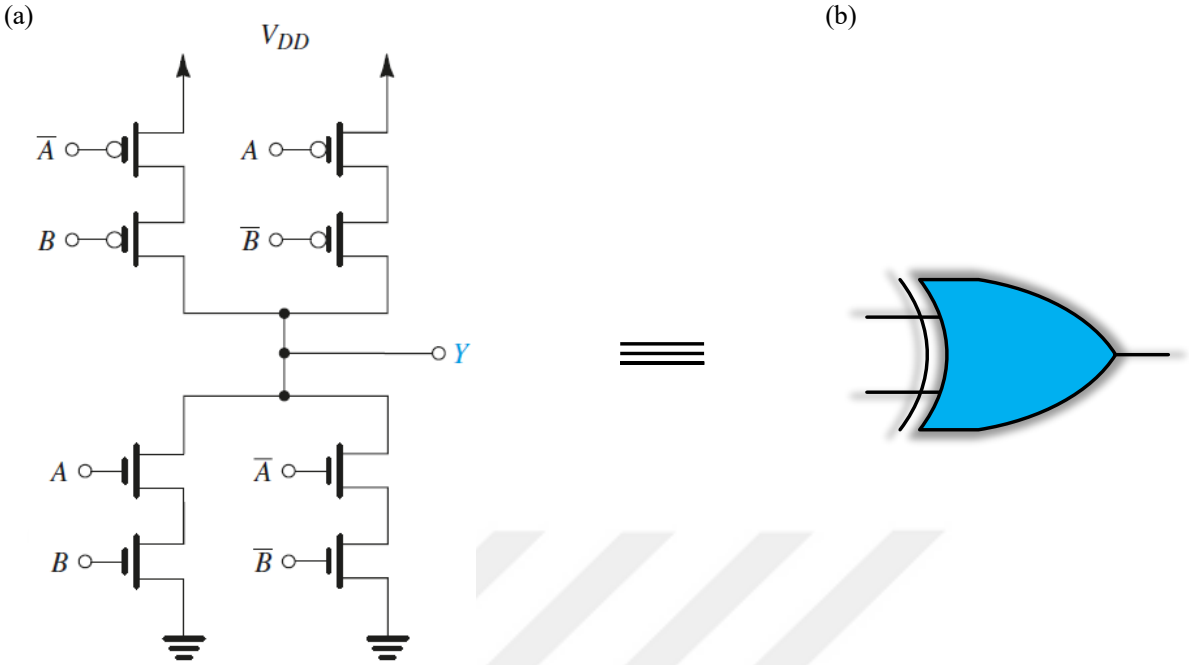
Tablo 3.7: VEYA-DEĞİL (NOR) kapısının doğruluk tablosu [1].

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

3.4.1.6. ÖZEL-VEYA (XOR) Kapısı

Tablo 3.8' de doğruluk tablosu, Şekil 3.34' de iç yapısı ve sembolü verilen ÖZEL-VEYA (XOR) kapısı giriş ifadelerinin aynı olduğu durumlarda çıkışta lojik 0, farklı olduğu durumlarda ise lojik 1 vermektedir. Tabloda "A" ve "B" ifadeleri girişi, "Y" ifadesi de çıkışı göstermektedir.

$$Y = A \oplus B = \overline{A}.B + A.\overline{B} \tag{3.42}$$



Şekil 3.34: ÖZEL-VEYA (XOR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [66].

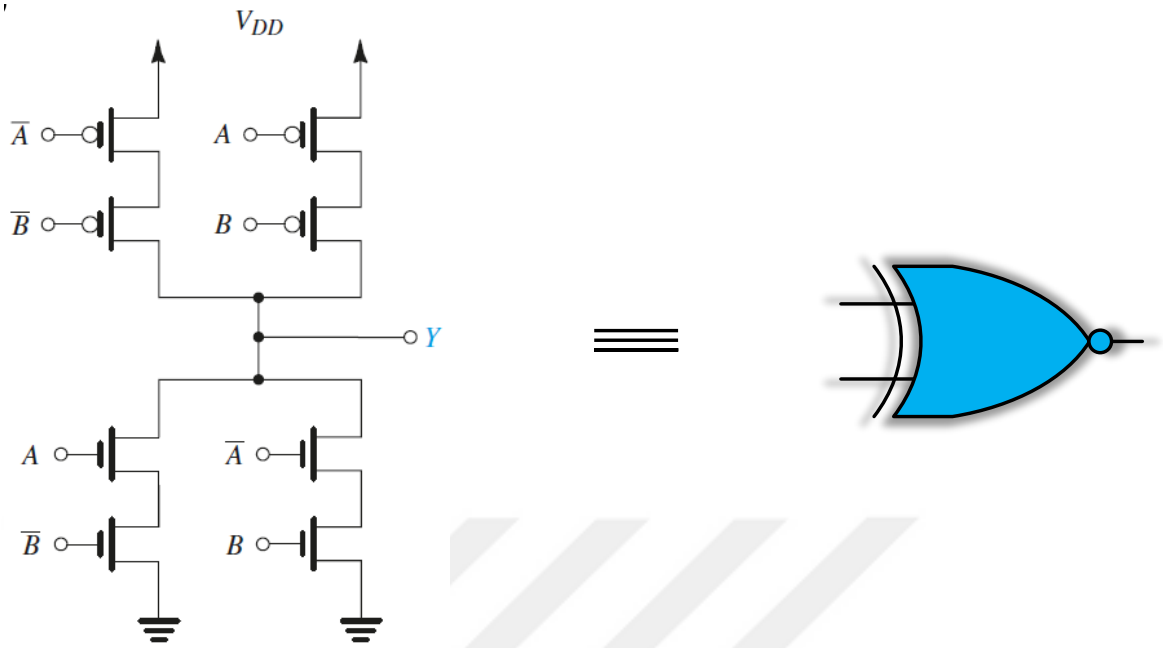
Tablo 3.8: ÖZEL-VEYA (XOR) kapısının doğruluk tablosu [1].

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

3.4.1.7. ÖZEL-VEYA-DEĞİL (XNOR) Kapısı

Tablo 3.9' da doğruluk tablosu, Şekil 3.35' te iç yapısı ve sembolü verilen ÖZEL-VEYA-DEĞİL (XNOR) kapısı giriş ifadelerinin farklı olduğu durumlarda çıkışta lojik 0, aynı olduğu durumlarda ise lojik 1 vermektedir. Tabloda "A" ve "B" ifadeleri girişi, "Y" ifadesi de çıkışı göstermektedir.

$$Y = A \otimes B = \overline{A \oplus B} = A.B + \overline{A}.\overline{B} \tag{3.43}$$



Şekil 3.35: ÖZEL-VEYA-DEĞİL (XNOR) kapısının (a) CMOS devresi ve (b) devre sembolü [1], [66].

Tablo 3.9: ÖZEL-VEYA-DEĞİL (XNOR) kapısının doğruluk tablosu [1].

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

3.4.2. Kombinasyonel Mantık Devreleri

Mantık devreleri kombinasyonel ve ardışık olmak üzere iki bölüme ayrılmaktadır. Bir kombinasyonel devre, çıkışları herhangi bir zamanda sadece mevcut giriş kombinasyonundan belirlenen mantık kapılarından oluşmaktadır. Temel kombinasyonel devre yapısı Şekil 3.36' da sunulmuştur.



Şekil 3.36: Bir kombinasyonel devrenin blok diyagramı [1].

Sayısal elektronikte yaygın olarak bilinen ve temel işlevleri yerine getiren bazı kombinayonel devreler şunlardır;

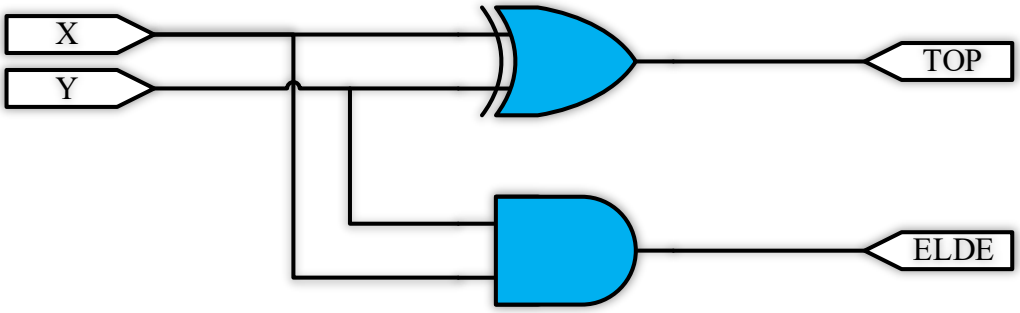
- Toplayıcılar (Adders)
- Çıkarıcılar (Subtractors)
- Çoklayıcılar-Veri Seçiciler (Multiplexers)
- Azlayıcılar-Veri Dağıtıcılar (Demultiplexers)
- Kodlayıcılar (Encoders)
- Kod Çözücüler (Decoders)

3.4.2.1. Yarım Toplayıcı (Half Adder)

İkilik (binary) sistemde çalışan yarım toplayıcının iki giriş ve iki çıkışı bulunmaktadır. Girişe gelen bitleri toplayarak, toplam bitini toplam (Sum) çıkışına, elde bitini elde (Carry) çıkışına yönlendirmektedir. Tablo 3.10' da doğruluk tablosu ve Şekil 3.37' de devre şeması verilmektedir.

$$TOPLAM = X \oplus Y = X.\overline{Y} + \overline{X}.Y \tag{3.44}$$

$$ELDE = X.Y \tag{3.45}$$



Şekil 3.37: Yarım toplayıcının devre şeması [1].

Tablo 3.10: Yarım toplayıcının doğruluk tablosu [1].

X	Y	TOPLAM	ELDE
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

3.4.2.2. Yarım Çıkarıcı (Half Subtractor)

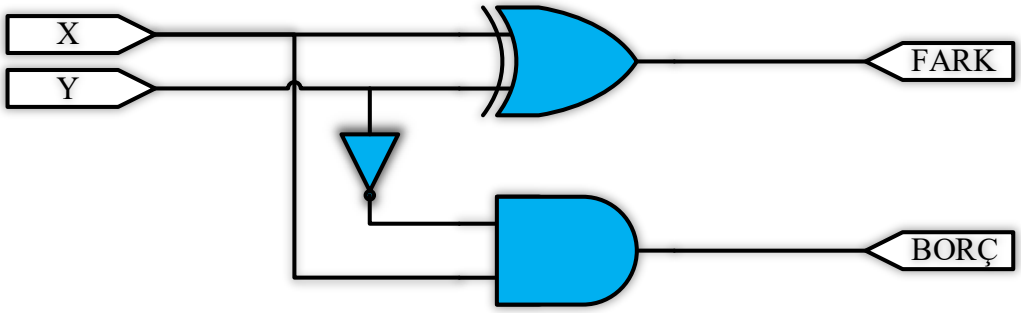
İkilik (binary) sistemde çalışan yarım çıkarıcının iki giriş ve iki çıkışı bulunmaktadır. Girişe gelen bitleri birbirinden çıkararak, fark bitini fark (Difference) çıkışına, borç bitini borç (Borrow) çıkışına yönlendirmektedir. Tablo 3.11' de doğruluk tablosu ve Şekil 3.38' de devre şeması verilmektedir.

$$FARK = X \oplus Y = X.\overline{Y} + \overline{X}.Y \tag{3.46}$$

$$BORÇ = \overline{X}.Y \tag{3.47}$$

Tablo 3.11: Yarım çıkarıcının doğruluk tablosu [1].

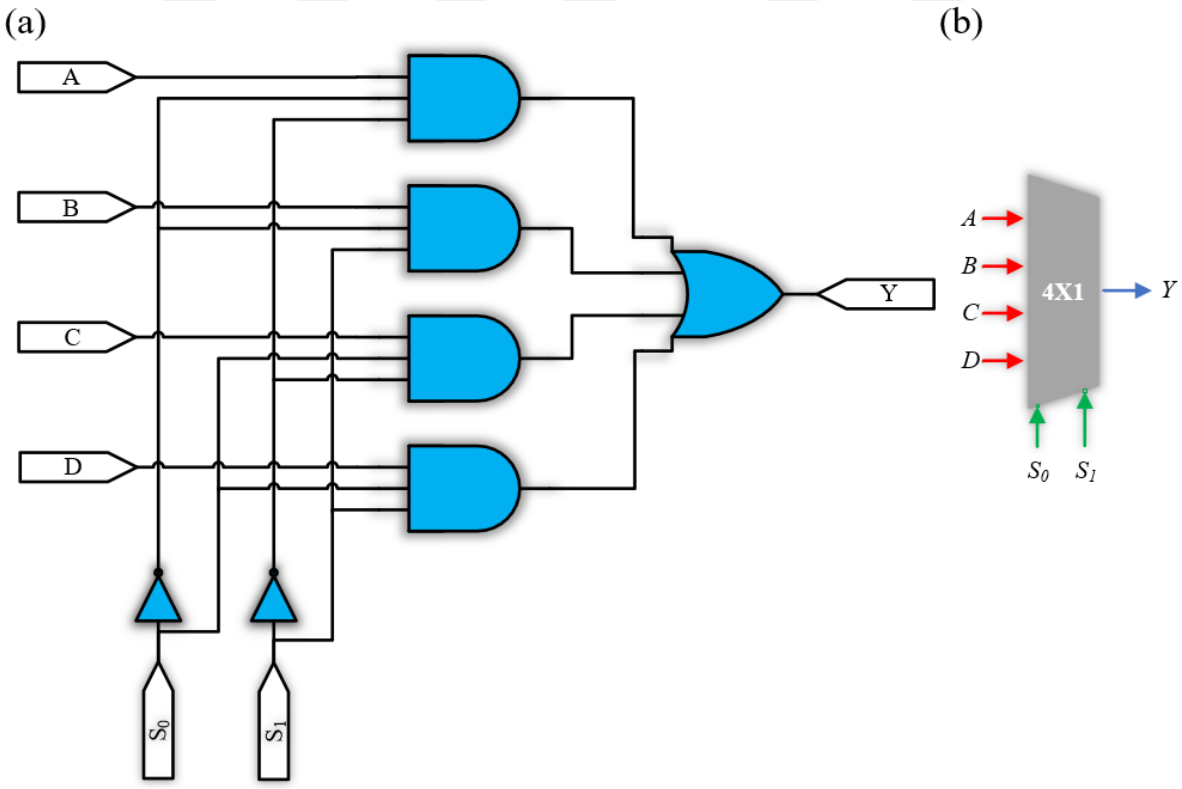
X	Y	FARK	BORÇ
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0



Şekil 3.38: Yarım çıkarıcının devre şeması [1].

3.4.2.3. Çoklayıcı-Veri Seçici (Multiplexer)

Veri seçiciler, girişlere gelen ikilik (binary) bilgilerden birini seçerek tek çıkış hattına yönlendiren kombinasyonel devrelerdir. Veri seçicilerin, hangi bilginin seçileceğini belirleyen *n* adet seçici giriş, 2^n adet bilgi girişi ve 1 çıkışı bulunmaktadır. Tablo 3.12' de 4x1 veri seçiciye ait doğruluk tablosu, Şekil 3.39' da devre şeması ve blok diyagramı sunulmaktadır.



Şekil 3.39: 4x1 veri seçicinin (a) devre şeması ve (b) blok diyagramı [1].

Tablo 3.12: 4x1 veri seçicinin doğruluk tablosu [1].

A	B	C	D	S_0	S_1	Y
A	X	X	X	0	0	A
X	B	X	X	0	1	B
X	X	C	X	1	0	C
X	X	X	D	1	1	D

Tabloda "X" ile işaretlenen kısımlar, o noktada değerin önemli olmadığı yani sonuca etki etmediği durumu (don't care) ifade etmektedir. Tabloda "A", "B", "C" ve "D" girişleri, "S" değerleri seçici girişleri ve "Y" değerleri çıkışları ifade etmektedir.

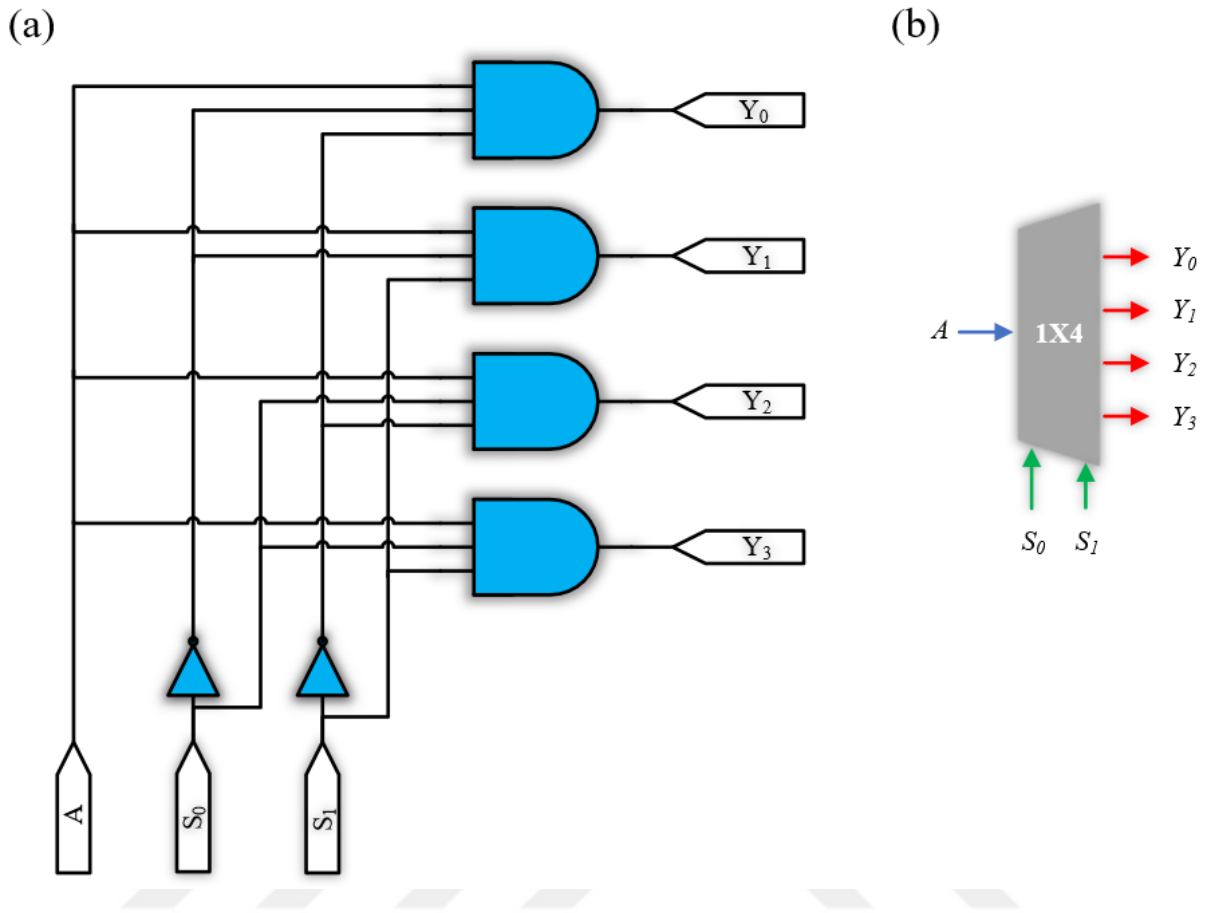
3.4.2.4. Azlayıcı-Veri Dağıtıcı (Demultiplexer)

Veri dağıtıcılar, tek girişine gelen bilgiyi çıkış hatlarına yönlendiren kombinasyonel devrelerdir. Veri dağıtıcıların, hangi bilginin seçileceğini belirleyen *n* adet seçici giriş, 1 adet bilgi girişi ve 2^n adet çıkışı bulunmaktadır. Veri seçicilerin yaptığı işlemin tersini yapmaktadır. Tablo 3.13' te 1x4 veri dağıtıcıya ait doğruluk tablosu, Şekil 3.40' ta devre şeması ve blok diyagramı verilmektedir.

Tablo 3.13: 1x4 veri dağıtıcının doğruluk tablosu [1].

A	S_0	S_1	Y_0	Y_1	Y_2	Y_3
A	0	0	A	0	0	0
A	0	1	0	A	0	0
A	1	0	0	0	A	0
A	1	1	0	0	0	A

Tabloda ve şekilde görüleceği gibi seçici girişlerin durumuna göre giriş bilgisi çıkış hatlarından birine yönlendirilmektedir. Tabloda "A" olarak belirtilmesinin sebebi "A" girişinin durumunun lojik 0 veya lojik 1 olmasına bakılmamasıdır. "S" değerleri seçici girişleri "Y" değerleri çıkışları ifade etmektedir.



Şekil 3.40: 1x4 veri dağıtıcının (a) devre şeması ve (b) blok diyagramı [1].

3.4.2.5. Kodlayıcı (Encoder)

Kodlayıcılar, 2^n adet girişi ve n adet çıkışı olan, girişe gelen sinyallere göre çıkışında n bitlik ikilik (binary) bir kod oluşturan kombinasyonel devrelerdir. Kodlayıcılar, bilginin kodlanarak güvenli bir şekilde taşınmasını veya bir formattan başka bir formata dönüştürülmesini sağlamaktadır. Tablo 3.14' te 8 giriş 3 çıkışı olan (8x3) yani 3 bitlik bir kod üreten kodlayıcının doğruluk tablosu ve Şekil 3.41' de devre şeması ile blok diyagramı sunulmaktadır. Tabloda "I" değerleri girişleri "Y" değerleri çıkışları ifade etmektedir.

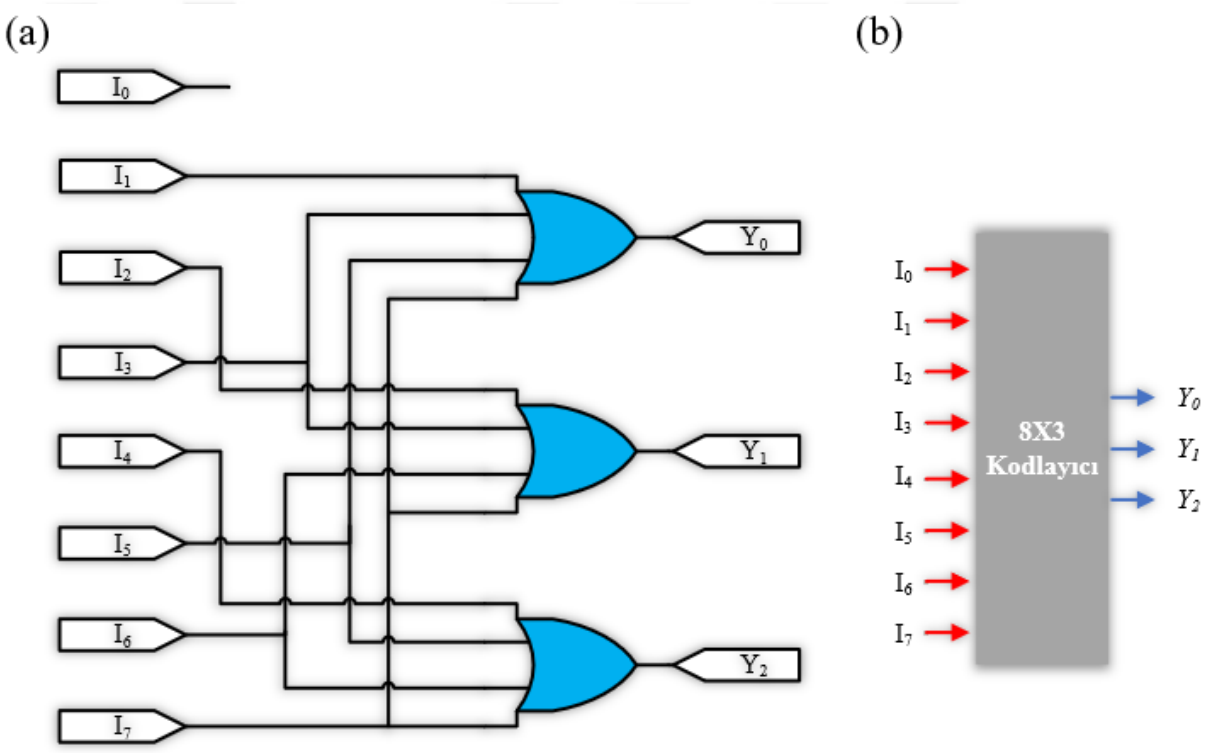
$$Y_0 = I_1 + I_3 + I_5 + I_7 \tag{3.48}$$

$$Y_1 = I_2 + I_3 + I_6 + I_7 \tag{3.49}$$

$$Y_2 = I_4 + I_5 + I_6 + I_7 \tag{3.50}$$

Tablo 3.14: 8x3 kodlayıcının doğruluk tablosu [1].

I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	Y_2	Y_1	Y_0
1	0	0	0	0	0	0	0	0	0	0
0	**1**	0	0	0	0	0	0	0	0	**1**
0	0	**1**	0	0	0	0	0	0	**1**	0
0	0	0	**1**	0	0	0	0	0	**1**	**1**
0	0	0	0	**1**	0	0	0	**1**	0	0
0	0	0	0	0	**1**	0	0	**1**	0	**1**
0	0	0	0	0	0	**1**	0	**1**	**1**	0
0	0	0	0	0	0	0	**1**	**1**	**1**	**1**



Şekil 3.41: 8x3 koldayıcının (a) devre şeması ve (b) blok diyagramı [1].

3.4.2.6. Kod Çözücü (Decoder)

Kod çözücüler, kodlayıcıların tersi işlemi gerçekleştiren kombinasyonel mantık devreleridir. Kod çözücüler, *n* adet girişe gelen kodlanmış *n* bitlik bilgiyi, 2^n adet çıkışa kodu çözülmüş olarak yönlendirmektedir. Tablo 3.15' te 3 bitlik kodlanmış bilgiyi 8 bitlik çözülmüş bilgiye dönüştüren 3x8 kod çözücünün doğruluk tablosu ve Şekil 3.42' de devre şeması verilmiştir.

Tablo 3.15: 3x8 kod çözücünün doğruluk tablosu [1].

I_0	I_1	I_2	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
0	0	0	**1**	0	0	0	0	0	0	0
0	0	**1**	0	**1**	0	0	0	0	0	0
0	**1**	0	0	0	**1**	0	0	0	0	0
0	**1**	**1**	0	0	0	**1**	0	0	0	0
1	0	0	0	0	0	0	**1**	0	0	0
1	0	**1**	0	0	0	0	0	**1**	0	0
1	**1**	0	0	0	0	0	0	0	**1**	0
1	**1**	**1**	0	0	0	0	0	0	0	**1**

$$Y_0 = \overline{I_1} + \overline{I_2} + \overline{I_3} \tag{3.51}$$

$$Y_1 = \overline{I_1} + \overline{I_2} + I_3 \tag{3.52}$$

$$Y_2 = \overline{I_1} + I_2 + \overline{I_3} \tag{3.53}$$

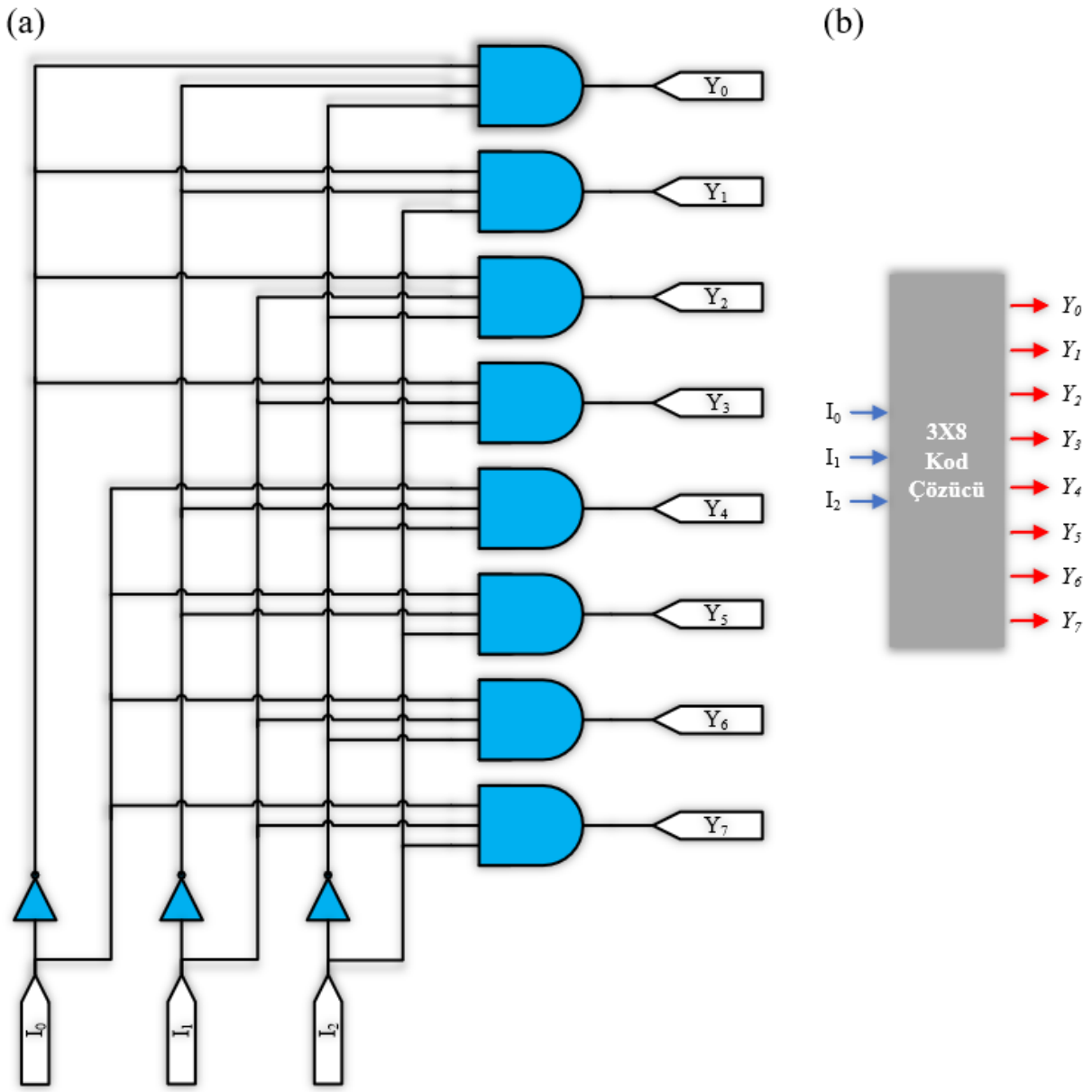
$$Y_3 = \overline{I_1} + I_2 + I_3 \tag{3.54}$$

$$Y_4 = I_1 + \overline{I_2} + \overline{I_3} \tag{3.55}$$

$$Y_5 = I_1 + \overline{I_2} + I_3 \tag{3.56}$$

$$Y_6 = I_1 + I_2 + \overline{I_3} \tag{3.57}$$

$$Y_7 = I_1 + I_2 + I_3 \tag{3.58}$$



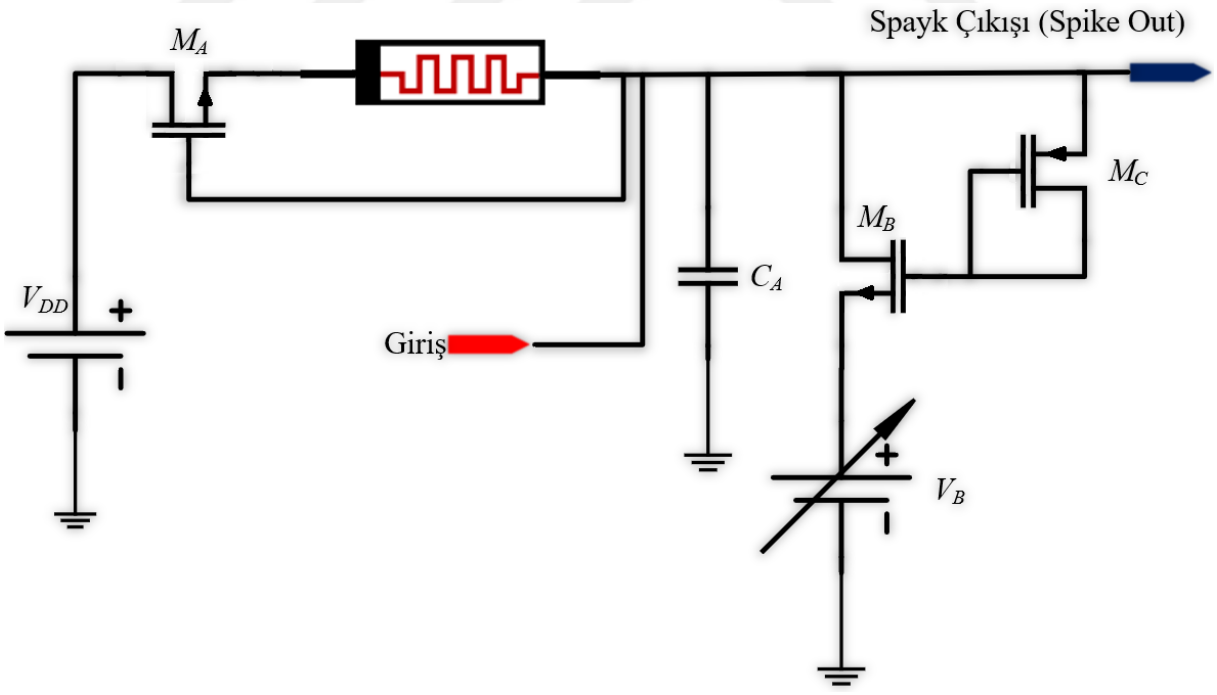
Şekil 3.42: 3x8 kod çözücünün (a) devre şeması ve (b) blok diyagramı [1].

4. BULGULAR

Tez çalışması kapsamında, nöron temelli mantık kapıları ve bu kapılarla kombinasyonel mantık devreleri tasarlanmış, SPICE programı kullanılarak sayısal benzetimleri yapılmıştır. Kullanılan nöron devresi, çok sayıdaki avantaj göz önünde bulundurularak memristör temelli olarak tercih edilmiştir. Bu bölümde tez çalışması süresince yapılan tasarımlar ve elde edilen sonuçlar sunulmuştur.

4.1. ÖNERİLEN MEMRİSTÖR TEMELLİ NÖRON DEVRESİ

Elektronik nöron devrelerinin giriş parametresi akım, çıkış parametresi gerilimdir. Literatürde gerçekleştirilmiş nöron devrelerinin neredeyse tamamı, tıpkı biyolojik nöronlarda olduğu gibi tek terminalli (giriş ve çıkışın aynı nokta olduğu) yapıdadır. Bu tez çalışması kapsamında literatürdeki modeller incelenmiş ve yapılacak çalışmaya en uygun model, Babacan, Gürkan ve Kaçar tarafından 2016 yılında gerçekleştirilmiş nöron devresi olarak görülmüştür [39]. Temel alınan nöron devresi Şekil 4.1' de görülmektedir.



Şekil 4.1: Çalışmada kullanılan nöron devresi [39].

Bu modelin tercih edilmesindeki en önemli etkenlerin başında memristör temelli oluşu gelmektedir. Memristörün sağladığı doğrusal olmayan çalışma kabiliyeti nedeniyle bu nöron devresi, nöromorfik uygulamalar için son derece uygun görülmektedir.

Giriş akımı, C_A kapasitörü ile lineer şekilde çalışmaktadır. C_A kapasitörü şarj olduktan sonra M_A, M_B ve M_C transistörlerini sürmektedir. C_A kapasitörünün gerilimi, M_A, transistörünün eşik gerilimini aştığı zaman, V_{DD} gerilim kaynağından memristöre doğru akım akmaya başlamaktadır. M_C transistörü tıpkı yüksek bir direnç gibi davranarak M_B transistörünü sürmektedir. C_A kapasitörü, M_B transistörü üzerinden deşarj olmaktadır. M_B transistörünün V_{GS} ve V_{DS} gerilimleri, V_B gerilim kaynağının değerine göre ayarlanabilmektedir. Yani kaynak değerini değiştirerek M_B transistörünün çalışması kontrol edilebilmektedir. Transistörün akımıyla alakalı eşitlikler aşağıda verilmiştir.

$|V_{GS}| < |V_T|$ olduğunda (kesim bölgesi),

$$I_{DS} = 0 \tag{4.1}$$

$|V_{GS}| > |V_T|$ ve $|V_{DS}| < |V_{GS} - V_T|$ olduğunda (lineer bölge),

$$I_{DS} = \frac{1}{2}\mu C_{ox}\left(\frac{W}{L}\right)\left((V_{GS} - V_T)V_{DS} - \frac{1}{2}{V_{DS}}^2\right) \tag{4.2}$$

$|V_{GS}| > |V_T|$ ve $|V_{DS}| \geq |V_{GS} - V_T|$ olduğunda (doyum bölgesi),

$$I_{DS} = \frac{1}{2}\mu C_{ox}\left(\frac{W}{L}\right)(V_{GS} - V_T)^2 \tag{4.3}$$

Burada I_{DS} MOS' un (Metal Oksit Yarıiletken) kanal (drain) akımı, V_{GS} kapı-kaynak gerilimi, V_T eşik gerilimi, μ elektron hareketliliği (yüklü taşıyıcı mobilitesi), C_{ox} kapı oksit kapasitesi ve V_{DS} kanal-kaynak gerilimi olarak ifade edilmiştir.

$$I_{mem} + I_{sinaptik\ giriş} = I_{C_A} + I_{M_B} \tag{4.4}$$

C_A üzerinde integre edilen akım,

$$C_A \frac{dV_{C_A}}{dt} = I_{mem} + I_{sinaptik\ giriş} - I_{M_B} \tag{4.5}$$

Burada V_{C_A} gerilimi V_T geriliminden büyük olursa, I_{mem} sıfırdan büyük olmaktadır. Ancak V_{C_A} gerilimi V_T geriliminden küçük olursa, sızıntı akımından dolayı I_{mem} sıfırdan küçük olmaktadır.

$$V_{C_A} \leq V_T \ , \ I_{mem} < 0 \tag{4.6}$$

Eşitliklerden de görüldüğü üzere V_B gerilim kaynağı, M_B transistörünün V_{GS} ve V_{DS} gerilimlerine etki etmektedir. Bu da M_B transistörünün V_B gerilim kaynağı ile kontrol edilebilir yani ayarlanabilir olduğunu göstermektedir.

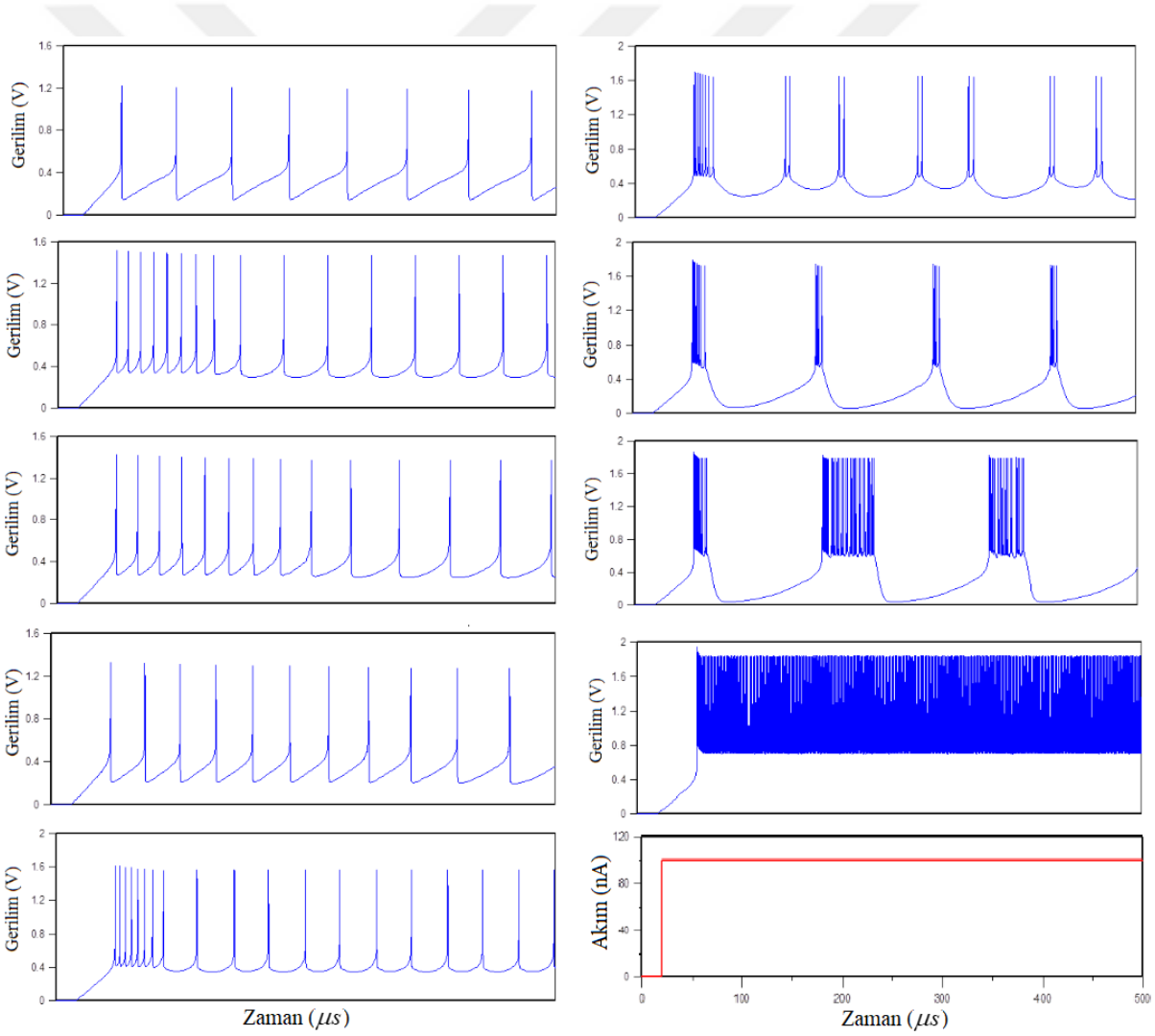
Bu devre birden fazla spayklama ve patlama (spiking ve bursting) karakteri gösterebilmektedir. Bütün bu karakter farklılıkları V_B gerilim kaynağının değeri değiştirilerek yapılmaktadır. Tablo 4.1' de V_B' ye karşılık gelen nöron davranışları görülmektedir. Gerilimdeki 0.05 V kadarlık değişim nöron devresinin ateşleme şeklini değiştirmektedir. Tabloda belirtilen nöron davranışları Şekil 4.2' de sunulmaktadır. Şekilde 100 nA post sinaptik giriş akımına karşılık elde edilen ve maksimum genliği 2 V civarında olan farklı ateşleme davranışları görülmektedir.

Giriş akımının farklı değerlerde uygulanması sonucunda elde edilen davranışlar Şekil 4.3' te verilmektedir. Burada giriş akımının 50 nA, 100 nA ve 150 nA olduğu durumlarda elde edilen sonuçlar görülmektedir. Giriş akımının değeri, çıkış geriliminin frekansına etki etmektedir. Akım değeri azaldıkça çıkışta elde edilen ateşlemenin frekansı düşmektedir. Tam tersi olarak akım değeri arttığında çıkışta elde edilen gerilimin frekansı artmakta ve hızlı spayklamaya (FS) neden olmaktadır. Ayrıca M_A ve M_B transistörlerinin W / L oranı da spayklama şekline ve frekansa etki etmektedir.

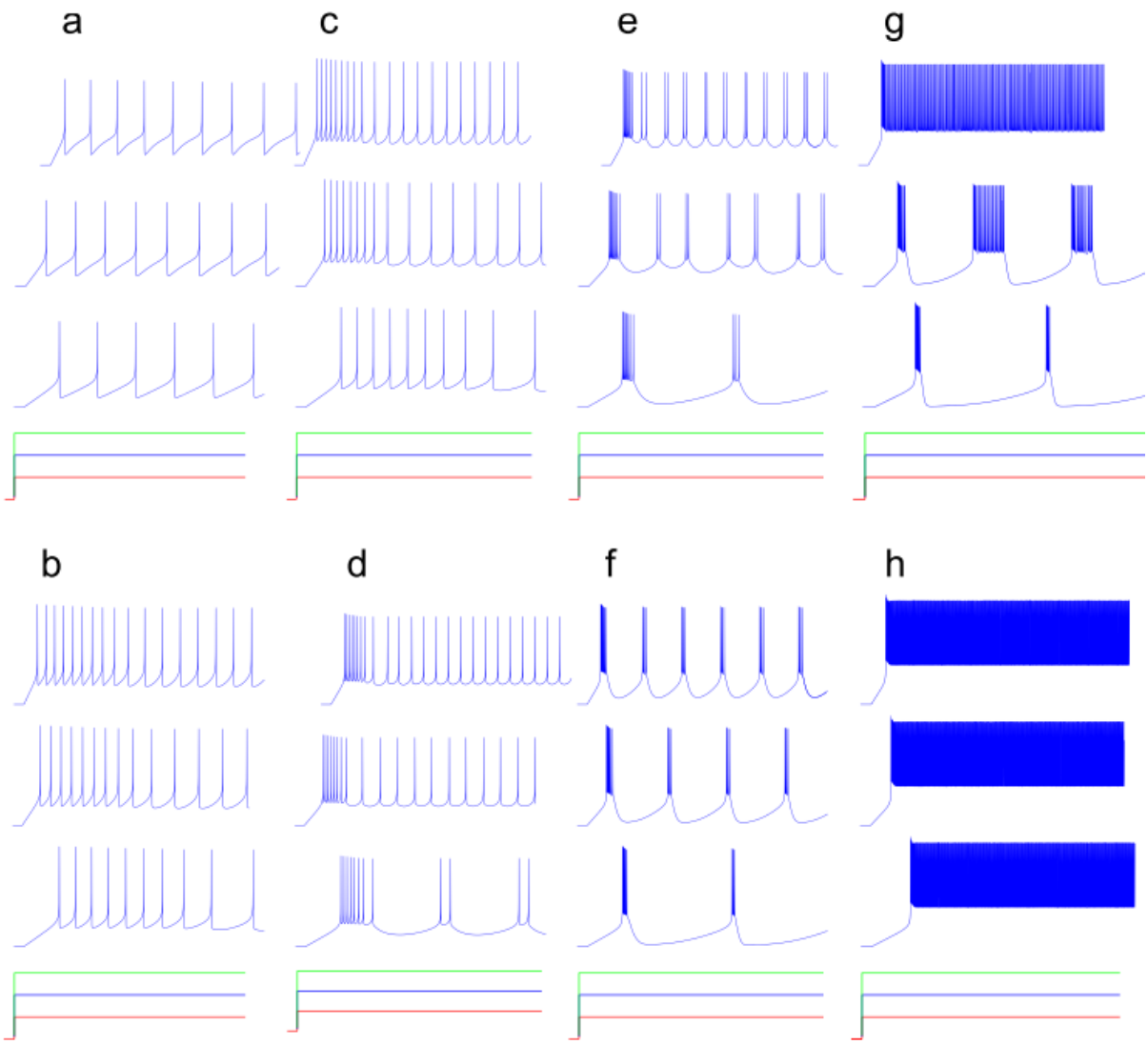
SPICE simülasyonlarının yapıldığı CMOS işleme parametreleri Tablo 4.2' de sunulmaktadır. Tüm simülasyonlar TSMC 0.18 µm parametreleri kullanılarak, LTSpice yazılımında gerçekleştirilmiştir.

Tablo 4.1: V_B gerilimine bağlı olarak nöron devresinin ateşleme karakteristiği [39].

V_B	Nöron Davranışı
0.1 V	RS1
0.15 V	RS2
0.2 V	RS3
0.25 V	IB1
0.3 V	IB2
0.35 V	IB3
0.4 V	CH1
0.45 V	CH2
0.5 V	FS



Şekil 4.2: V_B gerilim kaynağının 0.1 V - 0.5 V aralığında 0.05 V kadar artırılması sonucu elde edilen farklı ateşleme davranışları [39].



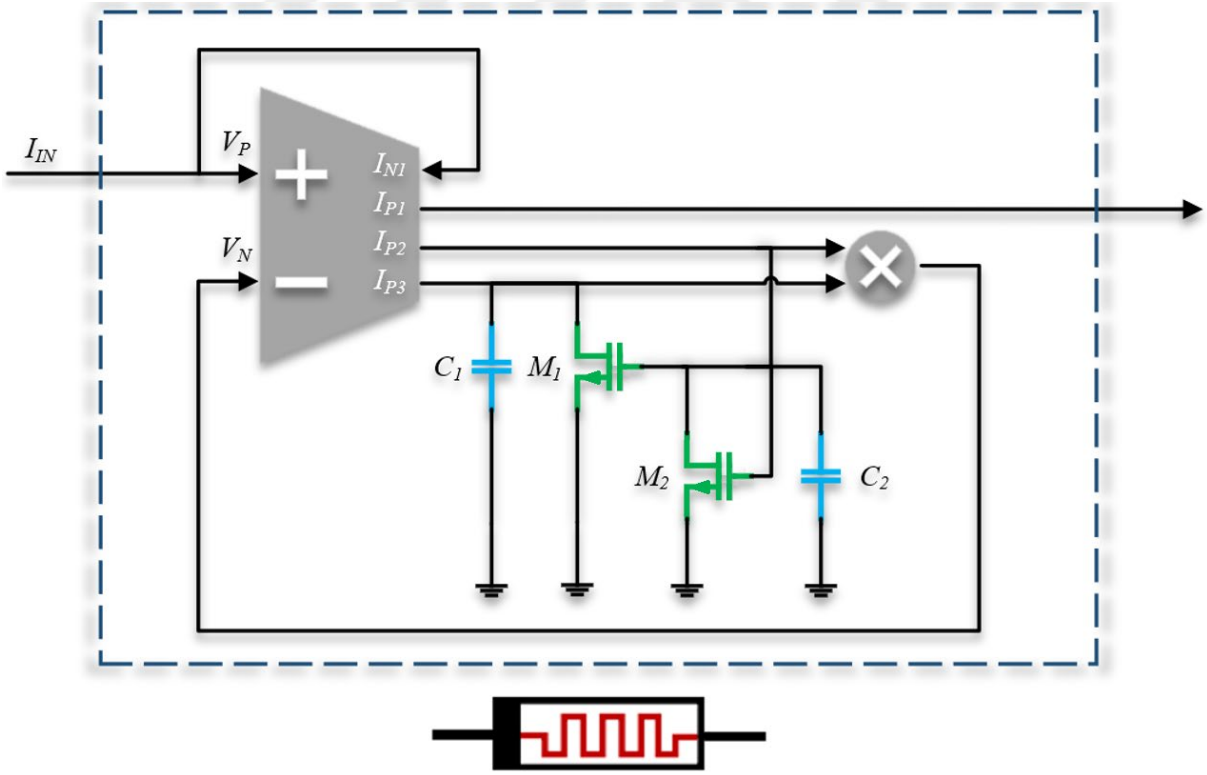
Şekil 4.3: Önerilen devrenin, 50 nA, 100 nA ve 150 nA giriş akımları uygulandığında çıkışta oluşturduğu ateşleme davranışları. (a) $V_B = 100$ mV (b) $V_B = 200$ mV (c) $V_B = 250$ mV (d) $V_B = 300$ mV (e) $V_B = 350$ mV (f) $V_B = 400$ mV (g) $V_B = 450$ mV (h) $V_B = 500$ mV [39].

Tablo 4.2: CMOS transistör parametreleri [39].

TSMC 0.18 μm CMOS Parametreleri
.MODEL CMOSN NMOS (LEVEL=7, VERSION=3.1, TNOM=27, TOX=4.1E-9, XJ=1E-7, NCH=2.3549E17, VTH0=0.3725327, K1=0.5933684, K2=2.050755E-3, K3=1E-3, K3B=4.5116437, W0=1E-7, NLX=1.870758E-7, DVT0W=0, DVT1W=0, DVT2W=0, DVT0=1.3621338, DVT1=0.3845146, DVT2=0.0577255, U0=259.5304169, UA=-1.413292E-9, UB=2.229959E-18, UC=4.525942E- 11, VSAT=9.411671E4, A0=1.7572867, AGS=0.3740333, B0=-7.087476E-9, B1=-1E-7, KETA=?4.331915E-3, A1=0, A2=1, RDSW=111.886044, PRWG=0.5, PRWB=-0.2, WR=1, WINT=0, LINT=1.701524E-8, XL=0, XW=-1E-8, DWG=-1.365589E-8, DWB=1.045599E-8, VOFF=-0.0927546, NFACTOR=2.4494296, CIT=0, CDSC=2.4E-4, CDSCD=0, CDSCB=0, ETA0=3.175457E-3, ETAB=3.494694E-5, DSUB=0.0175288, PCLM=0.7273497, PDIBLC1=0.1886574, PDIBLC2=2.617136E-3, PDIBLCB=-0.1, DROUT=0.7779462, PSCBE1=3.488238E10, PSCBE2=6.841553E-10, PVAG=0.0162206, DELTA=0.01, RSH=6.5, MOBMOD=1, PRT=0, UTE=-1.5, KT1=-0.11, KT1L=0, KT2=0.022, UA1=4.31E-9, UB1=-7.61E-18, UC1=-5.6E-11, AT=3.3E4, WL=0, WLN=1, WW=0, WWN=1, WWL=0, LL=0, LLN=1, LW=0, LWN=1, LWL=0, CAPMOD=2, XPART=0.5, CGDO=8.53E-10, CGSO=8.53E-10, CGBO=1E-12, CJ=9.513993E-4, PB=0.8, MJ=0.3773625, CJSW=2.600853E-10, PBSW=0.8157101, MJSW=0.1004233, CJSWG=3.3E- 10, PBSWG=0.8157101, MJSWG=0.1004233, CF=0, PVTH0=-8.863347E-4, PRDSW=-3.6877287, PK2=3.730349E-4, WKETA=6.284186E-3, LKETA=-0.0106193, PU0=16.6114107, PUA=6.572846E-11, PUB=0, PVSAT=1.112243E3, PETA0=1.002968E-4, PKETA=-2.906037E-3)
.MODEL CMOSP PMOS (LEVEL=7, VERSION=3.1, TNOM=27, TOX=4.1E-9, XJ=1E-7, NCH=4.1589E17, VTH0=-0.3948389, K1=0.5763529, K2=0.0289236, K3=0, K3B=13.8420955, W0=1E-6, NLX=1.337719E-7, DVT0W=0, DVT1W=0, DVT2W=0, DVT0=0.5281977, DVT1=0.2185978, DVT2=0.1, U0=109.9762536, UA=1.325075E-9, UB=1.577494E-21, UC=-1E-10, VSAT=1.910164E5, A0=1.7233027, AGS=0.3631032, B0=2.336565E-7, B1=5.517259E-7, KETA=0.0217218, A1=0.3935816, A2=0.401311, RDSW=252.7123939, PRWG=0.5, PRWB=0.0158894, WR=1, WINT=0, LINT=2.718137E-8, XL=0, XW=-1E-8, DWG=-4.363993E-8, DWB=8.876273E-10, VOFF=-0.0942201, NFACTOR=2, CIT=0, CDSC=2.4E- 4, CDSCD=0, CDSCB=0, ETA0=0.2091053, ETAB=-0.1097233, DSUB=1.2513945, PCLM=2.1999615 PDIBLC1=1.238047E-3, PDIBLC2=0.0402861,PDIBLCB=-1E-3, DROUT=0, PSCBE1=1.034924E10, PSCBE2=2.991339E-9, PVAG=15, DELTA=0.01, RSH=7.5, MOBMOD=1, PRT=0, UTE=-1.5, KT1=-0.11, KT1L=0, KT2=0.022, UA1=4.31E-9, UB1=-7.61E-18, UC1=-5.6E-11, AT=3.3E4, WL=0, WLN=1, WW=0, WWN=1, WWL=0, LL=0, LLN=1, LW=0, LWN=1, LWL=0, CAPMOD=2, XPART=0.5, CGDO=6.28E-10, CGSO=6.28E-10, CGBO=1E-12, CJ=1.160855E-3, PB=0.8484374, MJ=0.4079216, CJSW=2.306564E-10, PBSW=0.842712, MJSW=0.3673317, CJSWG=4.22E-10, PBSWG=0.842712, MJSWG=0.3673317, CF=0, PVTH0=2.619929E-3, PRDSW=1.0634509, PK2=1.940657E-3, WKETA=0.0355444, LKETA=-3.037019E-3, PU0=-1.0227548, PUA=-4.36707E-11, PUB=1E-21, PVSAT=-50, PETA0=1E-4, PKETA=-5.167295E-3)

4.1.1. Önerilen Nöron Devresinde Kullanılan Memristör Taklit Devresi

Fiziksel memristörün üretim maliyetinin yüksek olması, üretiminde özel laboratuvar, tesis vs. gereksinimi gibi nedenlerden dolayı, memristör entegresi yaygın olarak bulunamamaktadır. Bu sebeple, araştırmacılar fiziksel memristör yerine, memristör taklit devresi (memristör emülatörü) adı verilen ve fiziksel bir memristörün karakteristiklerini sergileyen devre tasarımları yapmaktadır. Yapılan taklit devrelerinin büyük çoğunluğu, 2008 yılında HP tarafından ilk kez üretimi gerçekleştirilen memristörle benzer davranışlar sergilemektedir [67]–[70]. TiO_2 temelli olan bu yapının aksine, önerilen memristör yapısı Mott memristöre benzer sert anahtarlama (hard switching) özelliği göstermektedir [37]. OTA temelli olarak tasarlanmış memristör Şekil 4.4' de sunulmaktadır. Memristör, nöron devreleri için tasarlanmış olup bir adet çok çıkışlı (multi-output) OTA, iki adet NMOS, iki adet kapasitör ve bir çarpıcı ile gerçekleştirilmiştir. Ayrıca bu yapı ayrık devre elemanları ile laboratuvar ortamında board üzerinde çalıştırılmış ve simülasyon sonuçlarının doğrulaması yapılmıştır.



Şekil 4.4: OTA tabanlı memristör devresi [39].

Memristöre ait eşitlikler;

$$I_N = g_m \left(V_P - V_N \right) \tag{4.7}$$

$$V_N = 0.1 \times V_{C_1} \times V_{C_2} \tag{4.8}$$

V_N Denklem (4.7)' de yerine yazılırsa,

$$I_N = g_m \left(V_P - 0.1 \times V_{C_1} \times V_{C_2} \right) \tag{4.9}$$

OTA' nın tüm çıkış akımları I_N giriş akımına eşittir ve bu sebeple herhangi bir akım kapasitör ve transistör akımlarının toplamına eşit olmaktadır.

$$I_{OUT} = I_{C_1} + I_{M_1} = I_{C_2} + I_{M_2} \tag{4.10}$$

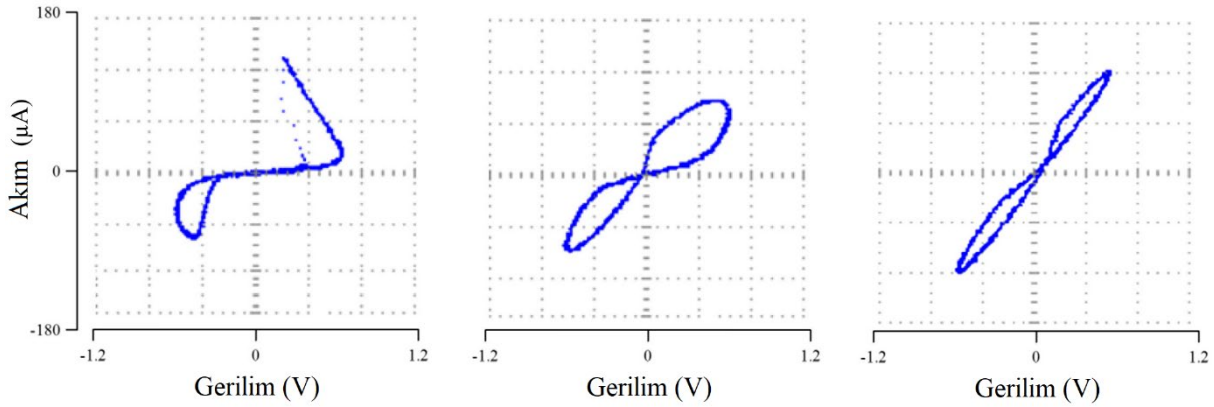
C_1 ve C_2 kapasitörlerinin akımları;

$$C_1 \frac{dV_{C_1}}{dt} = I_{OUT} - I_{M_1} \tag{4.11}$$

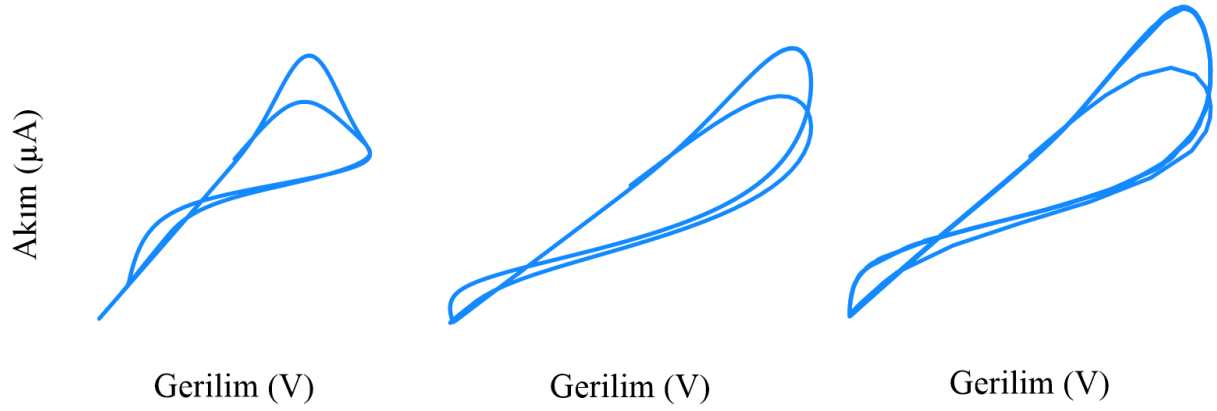
$$C_2 \frac{dV_{C_2}}{dt} = I_{OUT} - I_{M_2} \tag{4.12}$$

En üst çıkış (I_{Nl}), memristansın sabit başlangıç kısmını sağlamak için kullanılmaktadır. İkinci terminal (I_{Pl}), önerilen emülatörün yüzen çıkışıdır (floating output). Memitör emülatör devresine gerilim uygulandığında OTA'nın I_{P2} ve I_{P3} terminalleri tarafından iki kondansatör şarj edilmektedir. M_1 ve M_2 transistörleri, C_2 kapasitörünün gerilimi ile sürülmektedir. C_2 kapasitörünün gerilimi, M_1 ve M_2 transistörlerinin eşik geriliminden büyük olursa, transistörlerin kanalından kaynağına doğru akım akmaya başlar. Kapasitörler transistörler üzerinden aynı anda deşarj olmaktadır. Ancak kapasitörlerin gerilimleri, değerleri farklı olduğu için farklıdır. Memristör üzerinde gerilim yoksa, kondansatörlerin transistörlerden deşarj olmaması nedeniyle taklit devresinin geçici olmayan özellikleri ortaya çıkmaktadır. Emülatör,

basit yapısı nedeniyle tümleştirmeye oldukça uygundur. Şekil 4.5' te memristörün laboratuvarda elde edilen osiloskop görüntüleri verilmiştir. Burada giriş sinyalleri 1 kHz, 3 kHz ve 12 kHz frekansında, 1.2 V_p genliğinde sinüzoidal gerilimdir. Memristörün simülasyonda elde edilen çıkış grafikleri de Şekil 4.6' da verilmiştir. Tablo 4.3' te gerçekleştirilen memristör taklit devresinin uygulamasında kullanılan aktif ve pasif komponentler listelenmektedir.



Şekil 4.5: Memristörün osiloskop görüntüleri [39].



Şekil 4.6: Memristörün 1 kHz, 3 kHz ve 12 kHz frekansında simülasyon sonuçları.

Tablo 4.3: Memristör taklit devresinin uygulamasında kullanılan komponentlerin listesi [39].

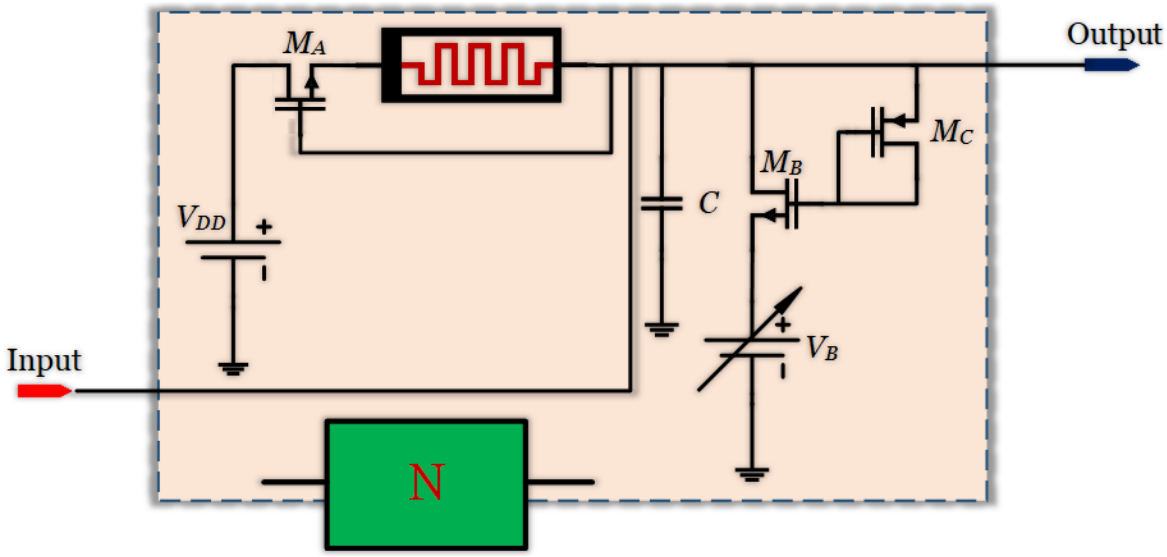
Komponent Listesi	
OTA	OPA860
Çarpıcı	AD633
M_1, M2	ALD1116PAL
C_1	330 pF
C_2	100 nF

4.2. NÖRON TEMELLİ MANTIK KAPILARI

Lojik tasarım ve uygulama yapılırken temel alınan nöron devresi ve blok diyagramı Şekil 4.7' de verilmektedir. Burada aynı yapı kullanılarak, devrenin şeklinde değil de yalnızca birkaç parametrede değişiklik yapılarak farklı mantık kapı karakteristikleri elde edilmiştir. Mantık kapılarının tamamı, giriş sayısı fark etmeksizin sorunsuzca CMOS mantık kapılarının gösterdiği karakteri göstermektedir. Şekilde görülen devrede C_1, C_2, V_B ve gm parametreleri değiştirilerek altı farklı mantık kapısı elde edilmiştir. Tablo 4.4' te mantık kapılarının parametreleri verilmektedir. V_B gerilimi 20-250 mV aralığında, C_1 ve C_2 kapasitörleri 1-20 pF aralığında ve gm 40-150 μ aralığında değişmektedir.

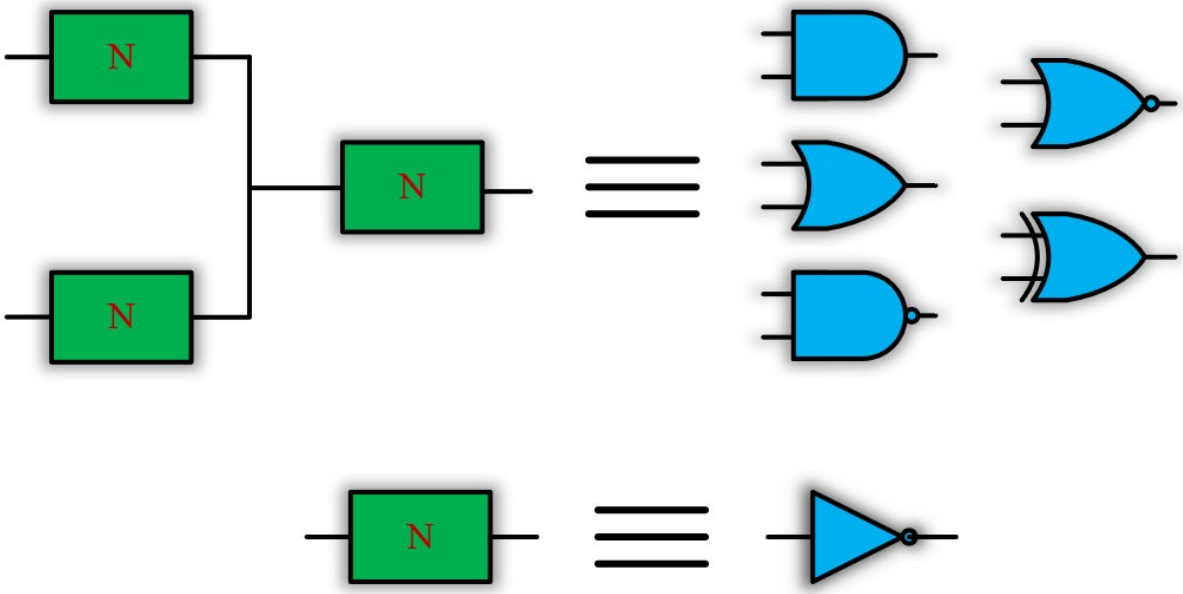
Tablo 4.4: Mantık kapılarına ait devre parametreleri.

Parametre / Kapı	VE (AND)	VEYA (OR)	DEĞİL (NOT)	VE-DEĞİL (NAND)	VEYA-DEĞİL (NOR)	ÖZEL-VEYA (XOR)
gm	100 μ	100 μ	100 μ	60 μ	40 μ	150 μ
V_B	20 mV	100 mV	250 mV	250 mV	250 mV	90 mV
C_1	1 pF	1 pF	1 pF	20 pF	1 pF	10 pF
C_2	20 pF	1 pF	1 pF	1 pF	1pF	1 pF



Şekil 4.7: Önerilen nöron devresi ve blok diyagramı.

Mantık kapıları nöron hücrelerinin birbirine eklenmesi (seri ve paralel bağlantı) sonucu elde edilmiştir. Şekil 4.8' de iki giriş bir çıkışlı mantık kapılarının nöron hücresi ile oluşturulmuş blok diyagramı gösterilmektedir. Bu yapı bütün kapılar için sabittir, yalnızca DEĞİL kapısı, tek girişli-tek çıkışlı olması nedeniyle bir nöron hücresinden oluşmaktadır.

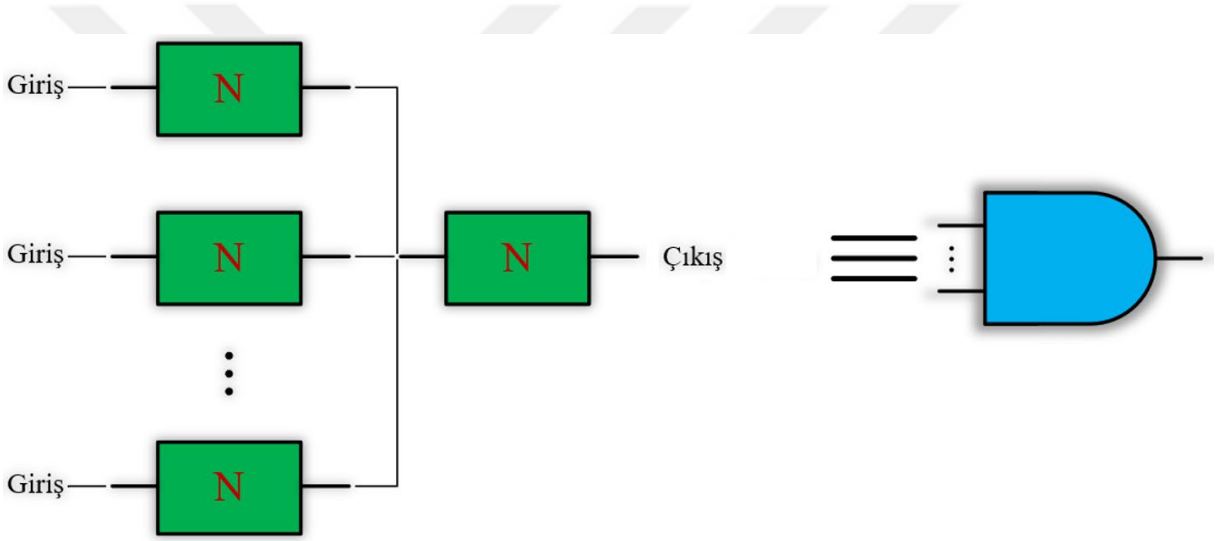


Şekil 4.8: Mantık kapılarının blok diyagramı.

Giriş sayısını artırmak istenirse, girişteki nöron hücrelerine paralel olarak ek yapılması yeterli olacaktır. Bunun haricinde, parametre değişiklikleri dahil hiçbir değişiklik gerekmemektedir. Bu yapının sağladığı esneklik oldukça kullanışlı olmaktadır. Ayrıca yalnızca parametre değişikliği ile farklı kapı karakterlerinin elde edilmesi son derece önemlidir. Bu çalışmada günümüzde bilinen yedi adet mantık kapısının altı tanesi gerçekleştirilmiştir. Yapılan bütün simülasyon sonuçları kapıların doğruluk tablosu ile doğrulanabilmektedir. Tüm tasarımlar ve simülasyonlar, SPICE simülasyon programı olan LTSpice yazılımında TSMC 0.18 μm CMOS işleme parametreleri kullanılarak yapılmıştır.

4.2.1. Nöron Temelli VE (AND) Kapısı

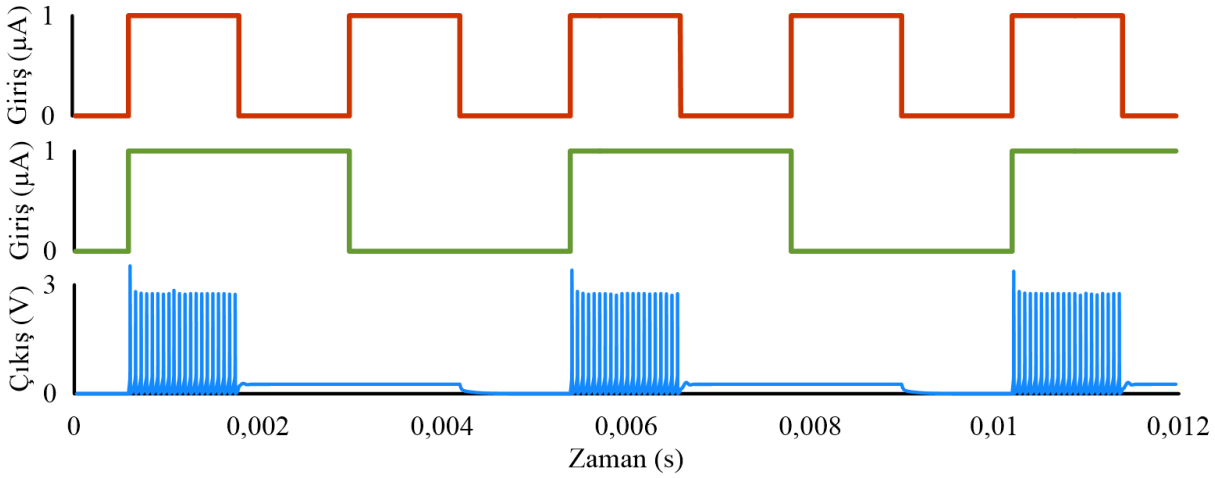
Girişlere uygulanan sinyalleri birbiriyle çarpan VE kapsının temel blok diyagramı Şekil 4.9' da verilmiştir. VE kapısı giriş akımlarının tamamının sıfırdan farklı olduğu noktalarda hızlı spayklama (FS) şeklinde çıkış gerilimi üretmektedir. 2 girişli VE kapısına ait simülasyon sonuçları Şekil 4.10' da 3 girişli VE kapısına ait simülasyon sonuçları Şekil 4.11' de görülmektedir. Simülasyon sonuçlarına bakıldığında, girişler genliği 1 μA olan akım darbeleri ve çıkış genliği yaklaşık 3 V olan gerilim şeklindedir. Devre yalnızca giriş akımlarının aynı anda sıfırdan farklı olduğu (1 μA) durumlarda çıkışta spayk üretmektedir. Tablo 4.5' te 3 girişli VE kapısına ait doğruluk tablosu görülmektedir.



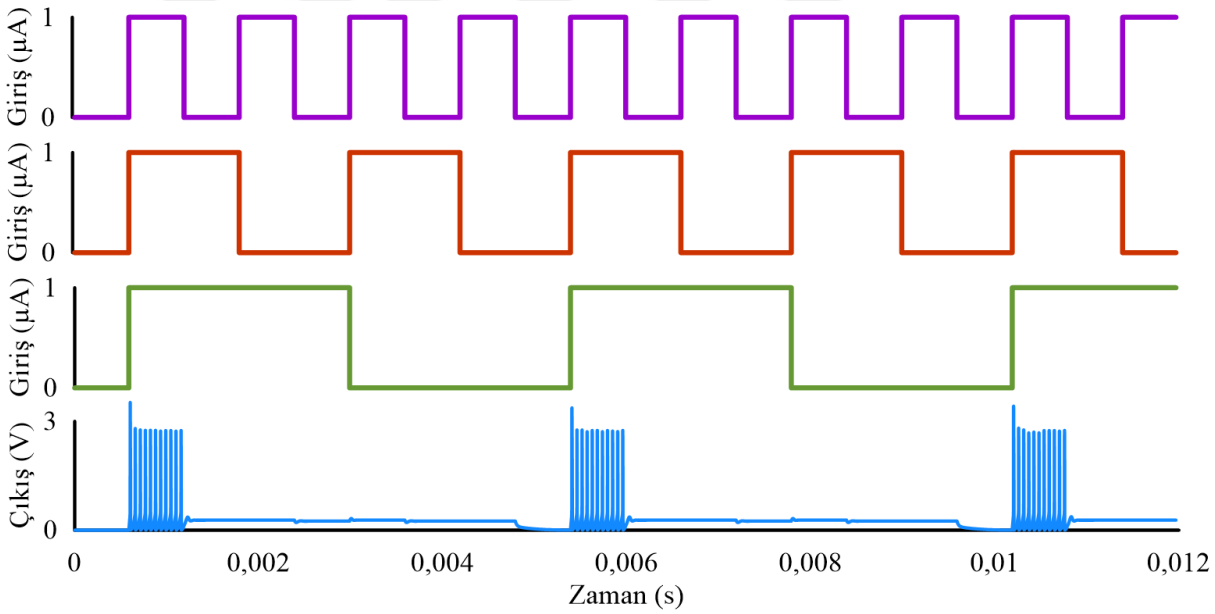
Şekil 4.9: VE kapısının temel blok diyagramı.

Tablo 4.5: 3 girişli VE kapına ait doğruluk tablosu.

I_1	I_2	I_3	$V_{Çıkış}$
0	0	0	0
1	0	0	0
0	1	0	0
1	1	0	0
0	0	1	0
1	0	1	0
0	1	1	0
1	1	1	1



Şekil 4.10: 2 girişli VE kapısının simülasyon sonuçları.

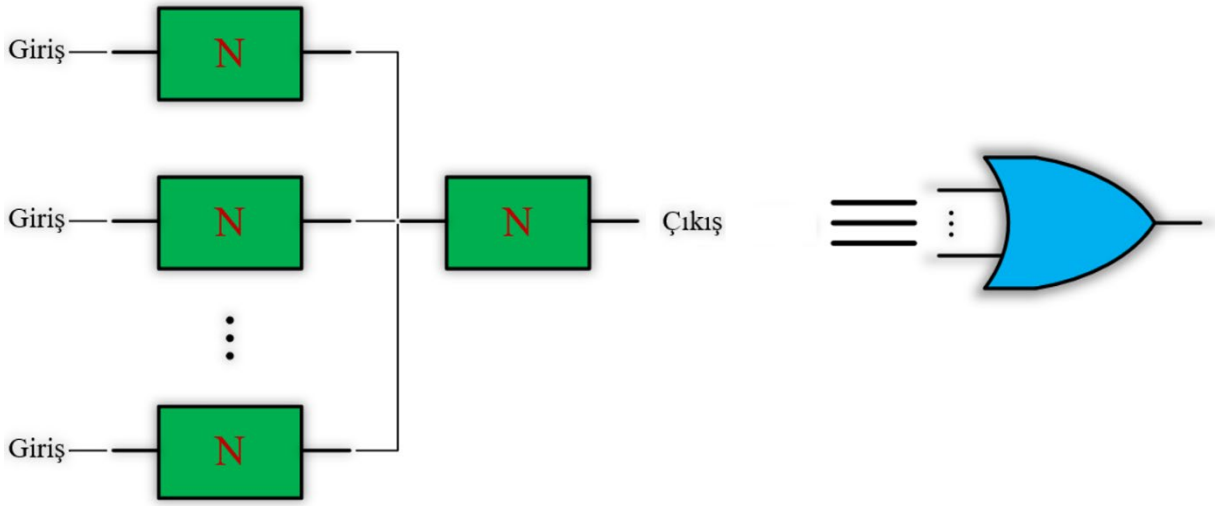


Şekil 4.11: 3 girişli VE kapısının simülasyon sonuçları.

4.2.2. Nöron Temelli VEYA (OR) Kapısı

Girişlerine uygulanan sinyalleri birbiriyle toplayarak çıkışa yönlendiren VEYA kapısının blok diyagramı Şekil 4.12' de verilmiştir. VEYA kapısı yalnızca girişteki tüm akımlar sıfırken çıkışta gerilim vermemektedir. Girişlerin herhangi biri sıfırdan farklı olursa çıkışta spayk görülmektedir. Sıfırdan farklı olan girişlerin sayısı arttıkça çıkış frekansı artmaktadır. Tablo

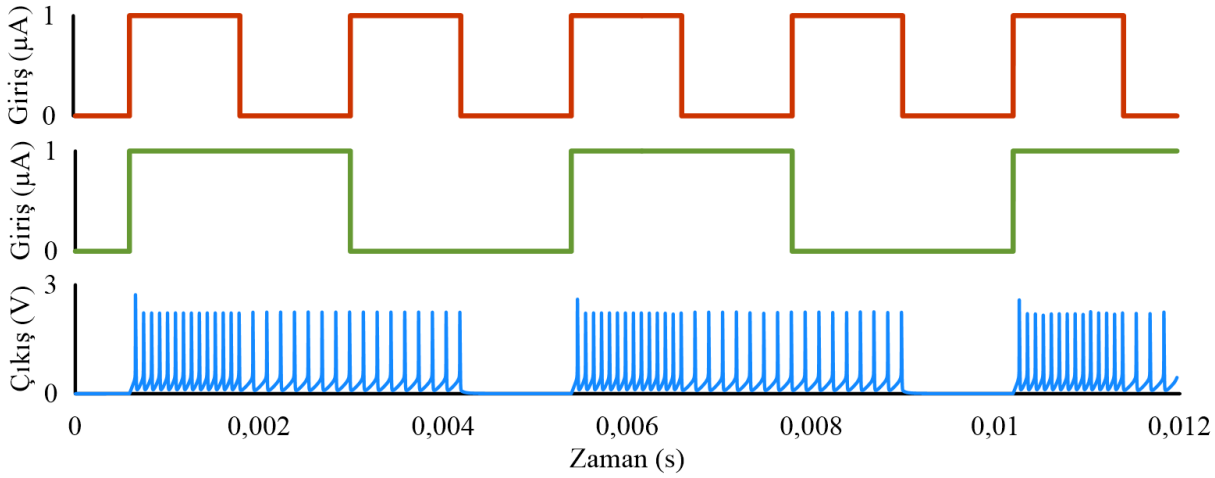
4.6’ da 4 girişli VEYA kapısının doğruluk tablosu, Şekil 4.13 ve 4.14’ te 2 girişli ve 4 girişli VEYA kapılarının simülasyon sonuçları sunulmaktadır. Girişler genliği 1 μA olan akım darbeleri ve çıkış genliği yaklaşık 3 V olan gerilim şeklindedir.



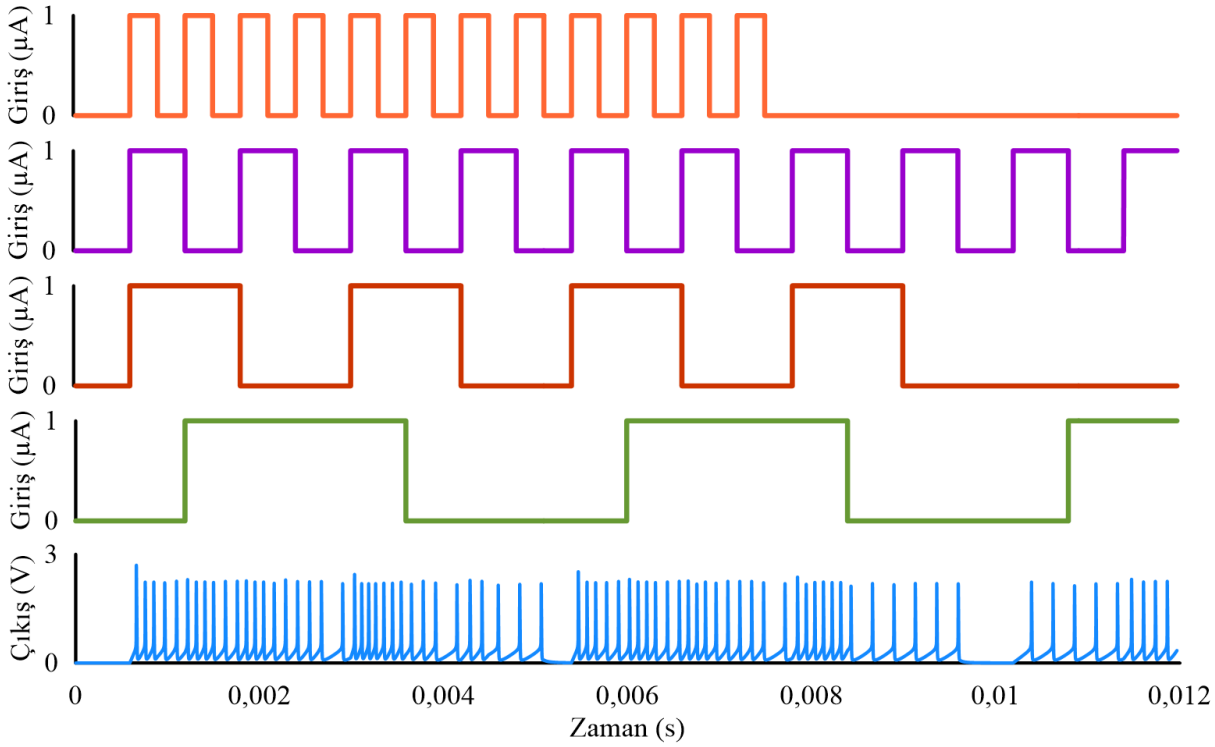
Şekil 4.12: VEYA kapısının blok diyagramı.

Tablo 4.6: 4 girişli VEYA kapısına ait doğruluk tablosu.

I_1	I_2	I_3	I_4	$V_{Çıkış}$
0	0	0	0	0
1	0	0	0	1
0	1	0	0	1
1	1	0	0	1
0	0	1	0	1
1	0	1	0	1
0	1	1	0	1
1	1	1	0	1
0	0	0	1	1
1	0	0	1	1
0	1	0	1	1
1	1	0	1	1
0	0	1	1	1
1	0	1	1	1
0	1	1	1	1
1	1	1	1	1



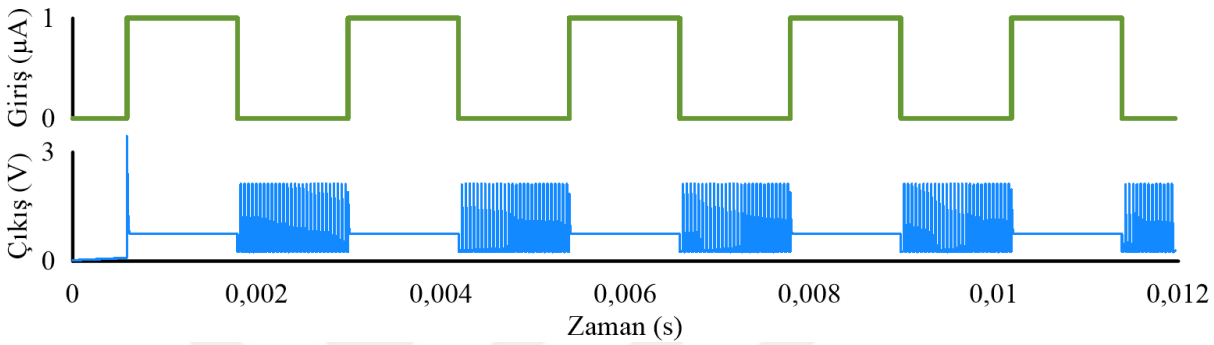
Şekil 4.13: 2 girişli VEYA kapısının simülasyon sonuçları.



Şekil 4.14: 4 girişli VEYA kapısının simülasyon sonuçları.

4.2.3. Nöron Temelli DEĞİL (NOT) Kapısı

Girişine uygulanan sinyali eviren, yani değilini alan DEĞİL mantık kapısının simülasyon sonucu Şekil 4.15' te sunulmaktadır. DEĞİL kapısı, giriş sinyali sıfırsa çıkışta spayk üretmekte, sıfırdan farklı ise çıkışta işaret üretmemektedir. Burada giriş genliği 1 μA olan akım darbesi ve çıkış genliği yaklaşık 2.5 V olan gerilim şeklindedir.



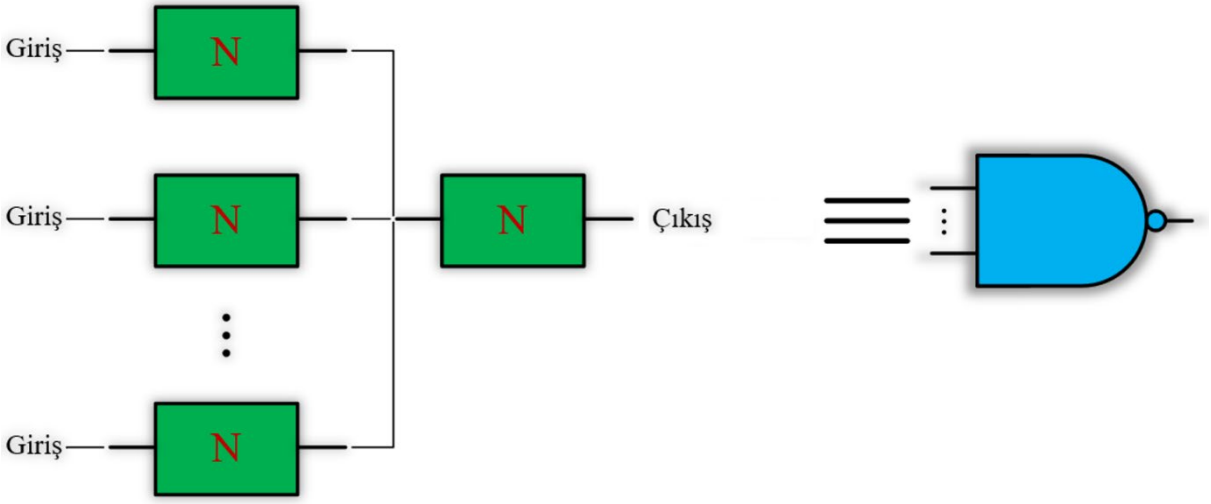
Şekil 4.15: DEĞİL kapısının simülasyon sonuçları.

4.2.4. Nöron Temelli VE-DEĞİL (NAND) Kapısı

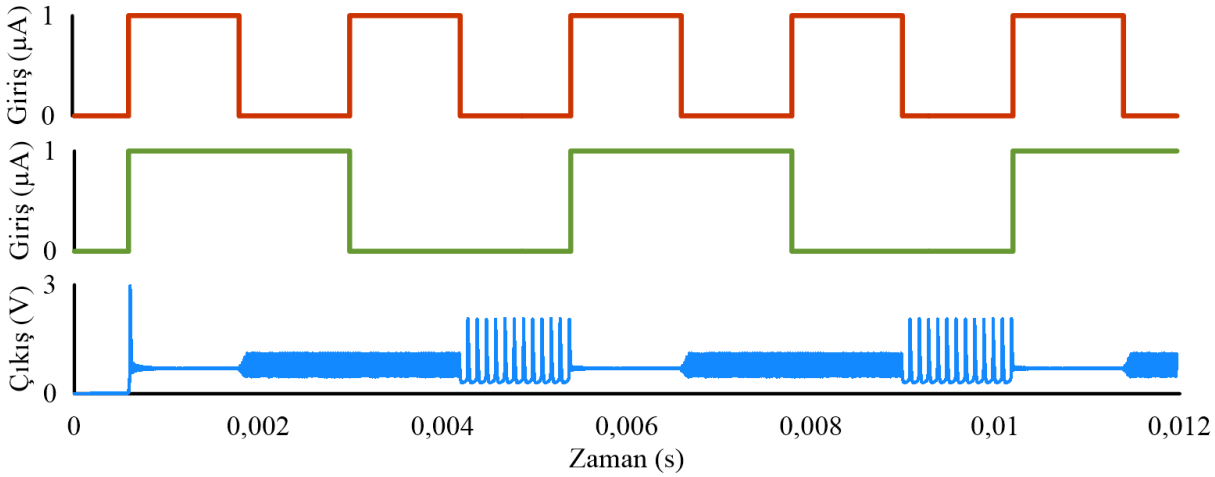
Girişe uygulanan sinyalleri birbiriyle çarpıp değilini çıkışa yönlendiren yani çarpma işleminin tersini yapan mantık kapısı olan VE-DEĞİL kapısının blok diyagramı Şekil 4.16' da görülmektedir. Giriş akımlarının tamamı sıfırdan farklıyken çıkışta işaret görülmemektedir. Diğer durumlarda çıkışta spayklar oluşmaktadır. Tablo 4.7' de 3 girişli VE-DEĞİL kapısının doğruluk tablosu, Şekil 4.17 ve 4.18' de 2 girişli ve 3 girişli VE-DEĞİL kapılarının simülasyon sonuçları görülmektedir. Burada girişler akım darbeleri ve çıkış gerilim şeklindedir.

Tablo 4.7: 3 girişli VE-DEĞİL kapısının doğruluk tablosu.

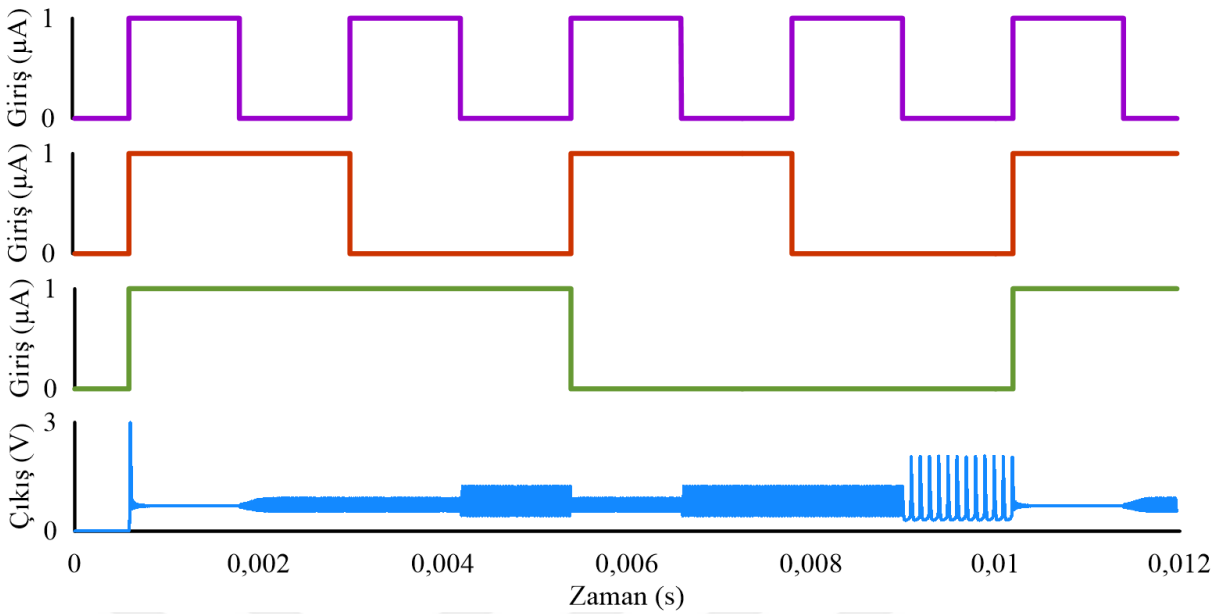
I_1	I_2	I_3	$V_{Çıkış}$
0	0	0	1
1	0	0	1
0	1	0	1
1	1	0	1
0	0	1	1
1	0	1	1
0	1	1	1
1	1	1	0



Şekil 4.16: VE-DEĞİL kapısının blok diyagramı.



Şekil 4.17: 2 girişli VE-DEĞİL kapısının simülasyon sonuçları.



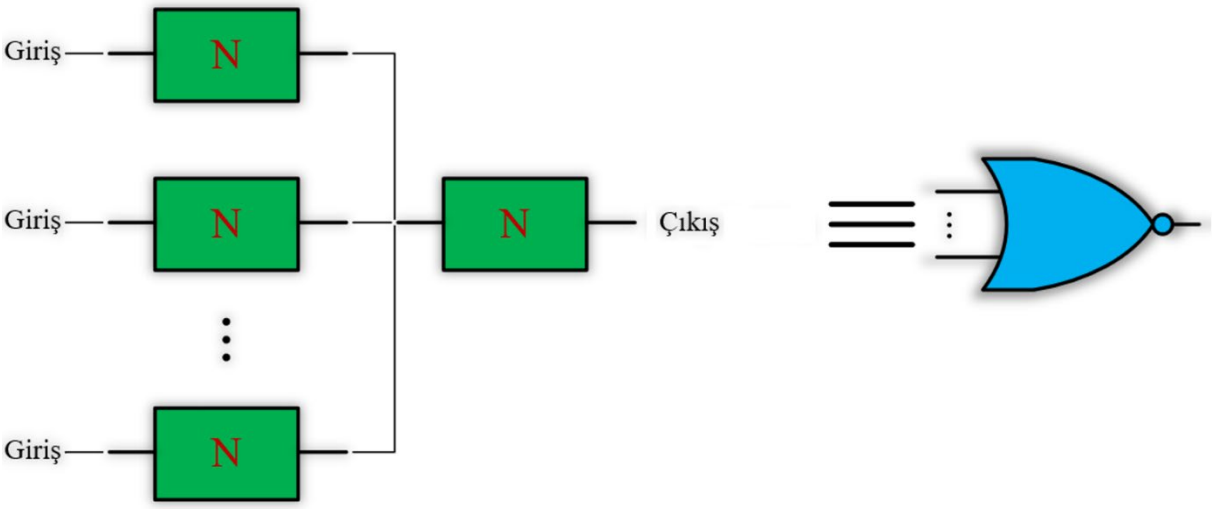
Şekil 4.18: 3 girişli VE-DEĞİL kapısının simülasyon sonuçları.

4.2.5. Nöron Temelli VEYA-DEĞİL (NOR) Kapısı

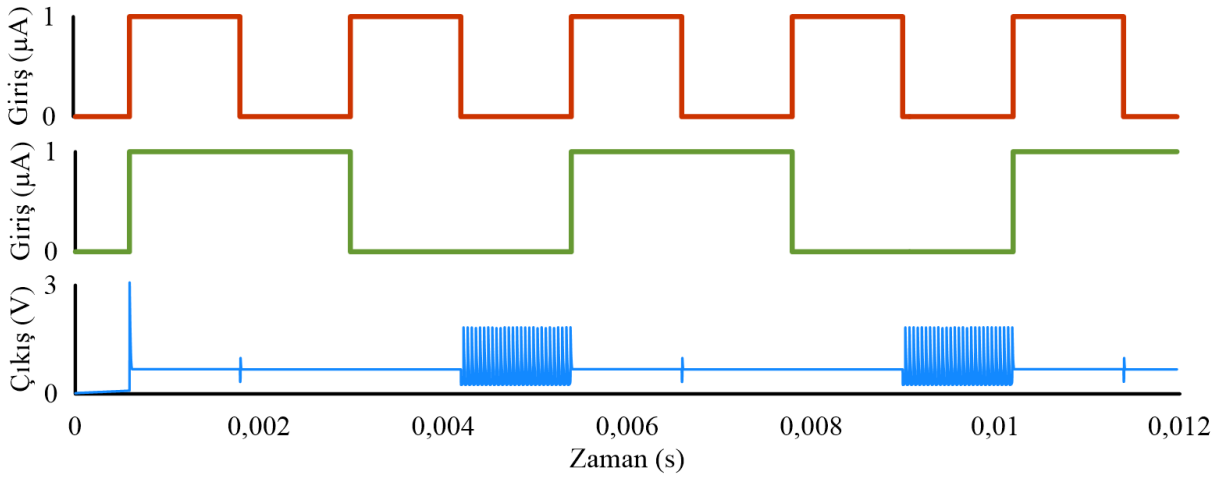
Girişe uygulanan sinyalleri birbiriyle toplayıp değilini çıkışa yönlendiren yani toplama işleminin tersini yapan mantık kapısı olan VEYA-DEĞİL kapısının blok diyagramı Şekil 4.19' da görülmektedir. Giriş akımlarının tamamı sıfırken çıkışta spayklama görülmektedir. Diğer durumlarda çıkışta işaret oluşmamaktadır. Tablo 4.7' de 3 girişli VEYA-DEĞİL kapısının doğruluk tablosu, Şekil 4.20 ve 4.21' de 2 girişli ve 3 girişli VEYA-DEĞİL kapılarının simülasyon sonuçları görülmektedir. Burada girişler akım darbeleri ve çıkış gerilim şeklindedir.

Tablo 4.8: 3 girişli VEYA-DEĞİL kapısının doğruluk tablosu.

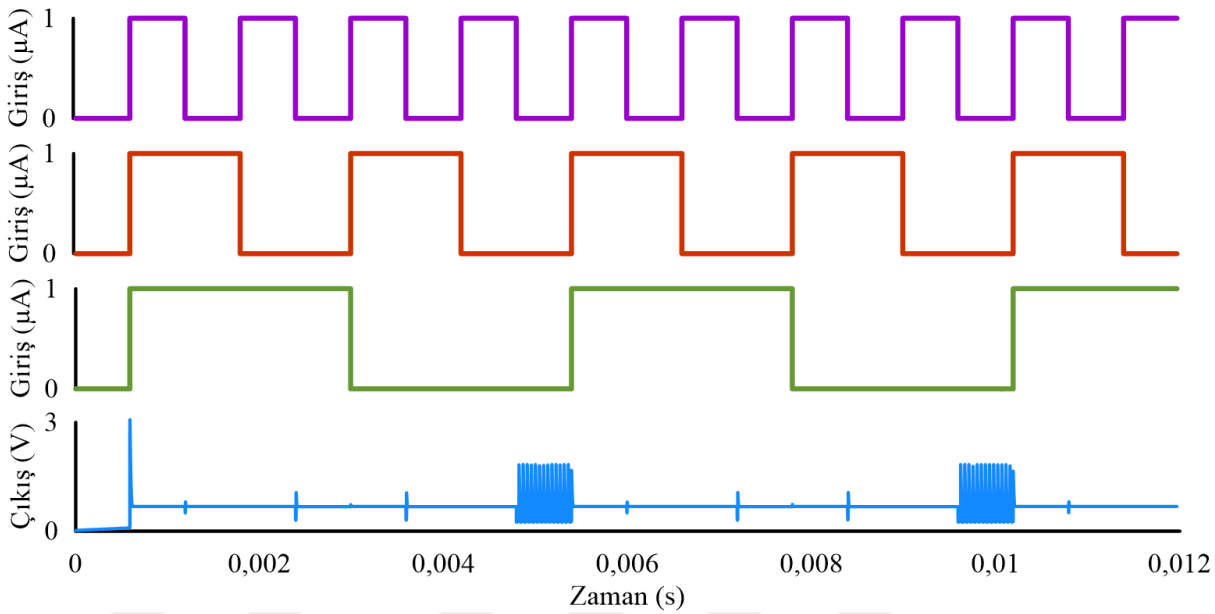
I_1	I_2	I_3	$V_{Çıkış}$
0	0	0	1
1	0	0	0
0	1	0	0
1	1	0	0
0	0	1	0
1	0	1	0
0	1	1	0
1	1	1	0



Şekil 4.19: VEYA-DEĞİL kapısının blok diyagramı.



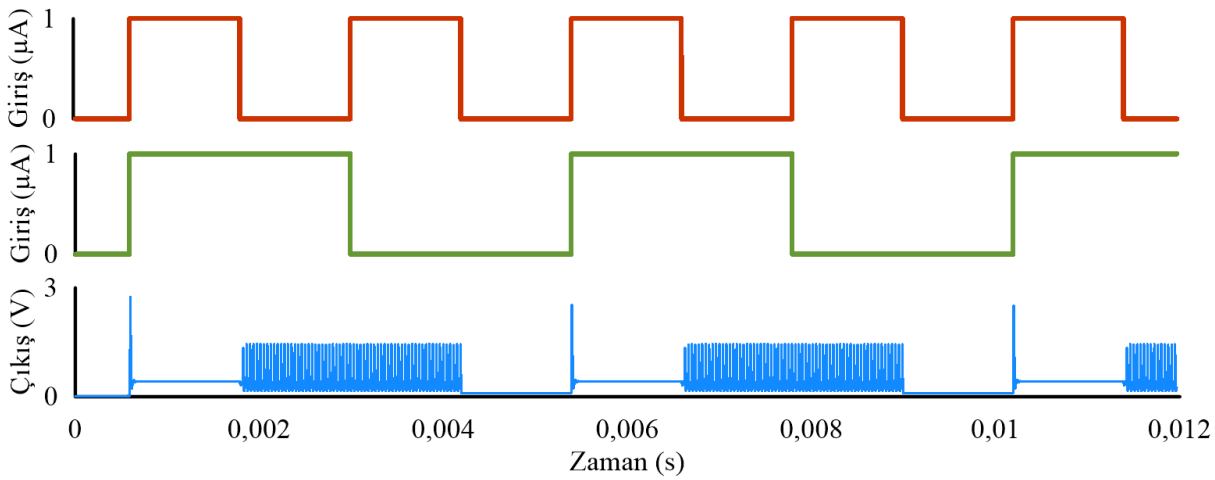
Şekil 4.20: 2 girişli VEYA-DEĞİL kapısının simülasyon sonuçları.



Şekil 4.21: 3 girişli VEYA-DEĞİL kapısının simülasyon sonuçları.

4.2.6. Nöron Temelli ÖZEL-VEYA (XOR) Kapısı

ÖZEL-VEYA kapısı, giriş sinyallerinin biri sıfır diğeri sıfırdan farklıyken çıkışta spayk üretmektedir. Diğer durumlarda çıkışta işaret görülmemektedir. Şekil 4.22' de ÖZEL-VEYA kapısının simülasyon sonucu sunulmaktadır.



Şekil 4.22: 2 girişli ÖZEL-VEYA kapısının simülasyon sonuçları.

4.3. NÖRON TEMELLİ KOMBİNASYONEL MANTIK DEVRELERİ

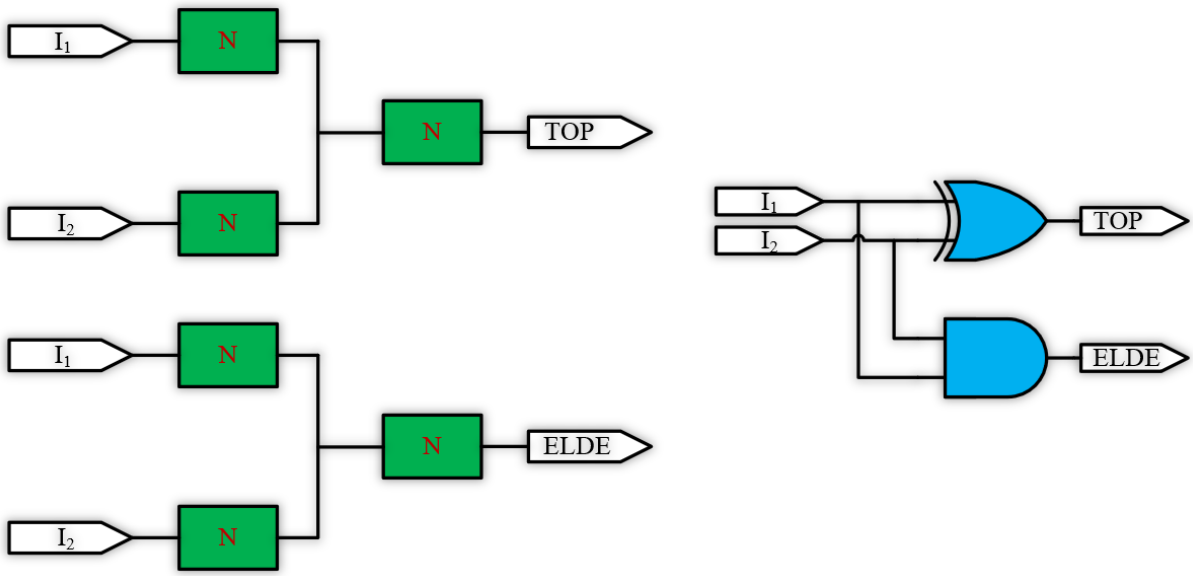
Kombinasyonel mantık devreleri, mantık kapılarının birleşimi sonucu oluşturulan ve belirli bir işlevi olan elektronik devrelerdir. Tez kapsamında tasarlanan mantık kapılarıyla kombinasyonel mantık devreleri gerçekleştirilmiştir. Bunlar;

- Yarım Toplayıcı (Half Adder)
- Yarım Çıkarıcı (Half Subtractor)
- Veri Seçici (Multiplexer)
- Veri Dağıtıcı (Demultiplexer)
- Kodlayıcı (Encoder)
- Kod Çözücü (Decoder)

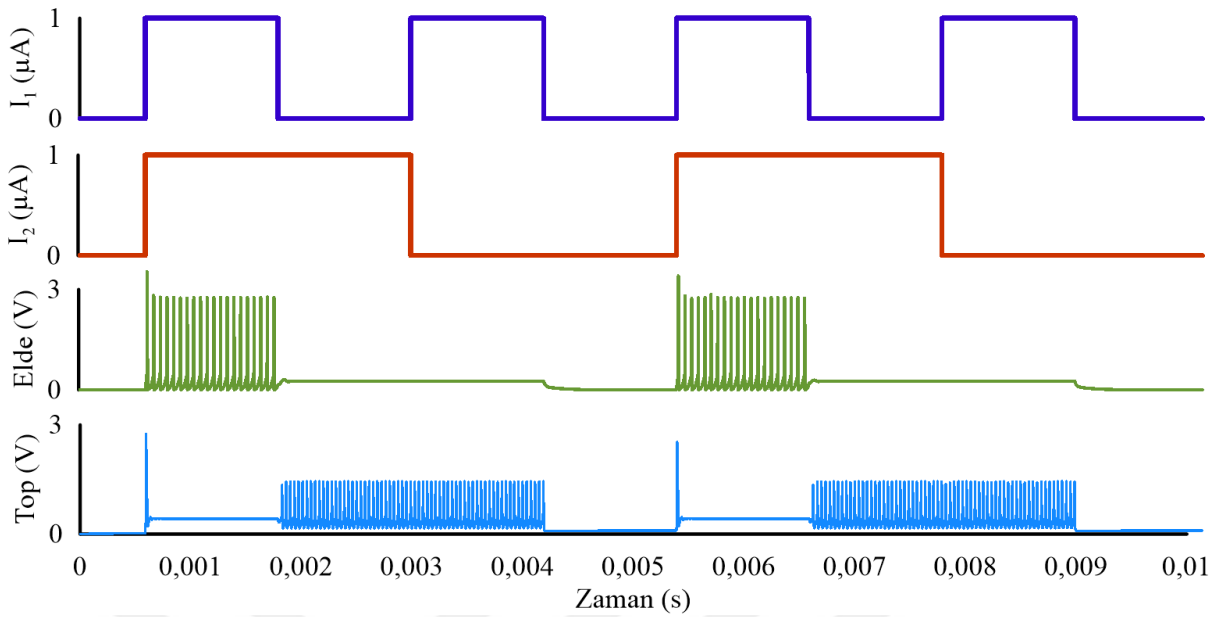
Tasarımlarda VE kapılarının çıkışlarında gerilim izleyici olarak OPAMP kullanılmıştır.

4.3.1. Nöron Temelli Yarım Toplayıcı (Half Adder)

Girişe gelen bitleri toplayarak, toplam bitini toplam (Sum) çıkışına, elde bitini elde (Carry) çıkışına yönlendiren yarım toplayıcının blok diyagramı Şekil 4.23' te ve simülasyon sonucu Şekil 4.24' te görülmektedir.



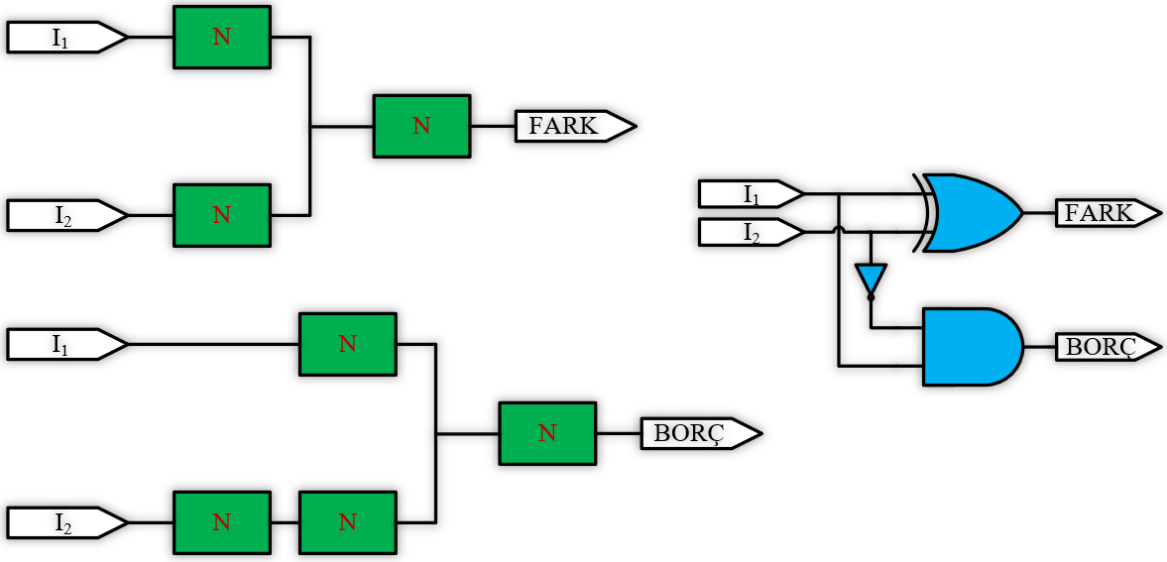
Şekil 4.23: Yarım toplayıcının blok diyagramı.



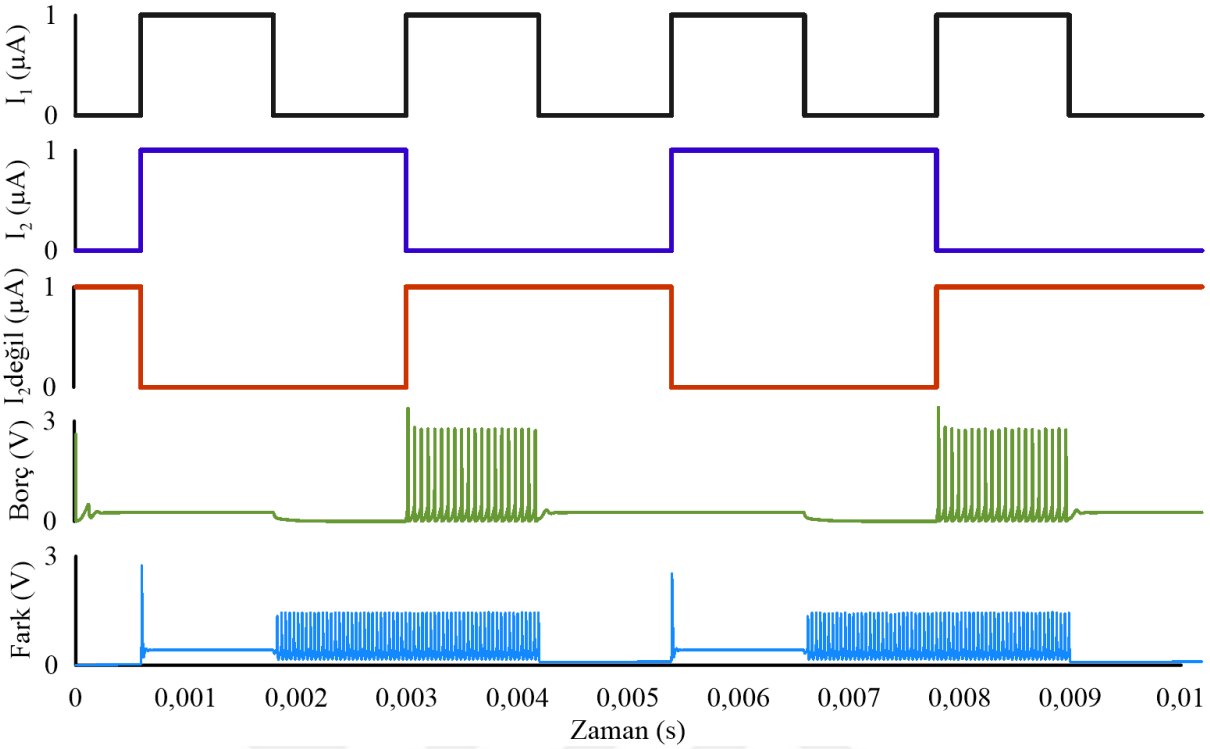
Şekil 4.24: Yarım toplayıcının simülasyon sonucu.

4.3.2. Nöron Temelli Yarım Çıkarıcı (Half Subtractor)

Girişe gelen bitlerin farkını alarak, fark bitini fark (Difference) çıkışına, borç bitini borç (Borrow) çıkışına yönlendiren yarım çıkarıcının blok diyagramı Şekil 4.25' te ve simülasyon sonucu Şekil 4.26' da görülmektedir.



Şekil 4.25: Yarım çıkarıcının blok diyagramı.



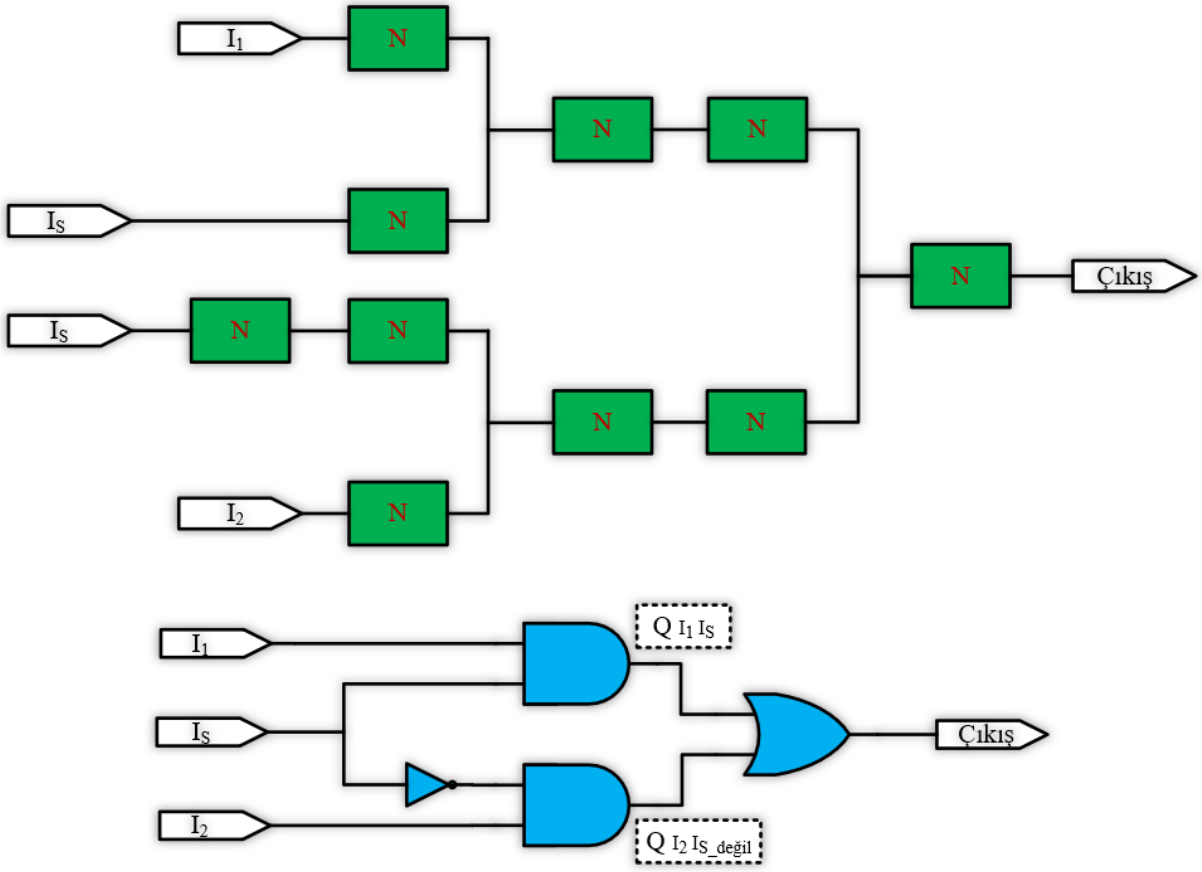
Şekil 4.26: Yarım çıkarıcının simülasyon sonuçları.

4.3.3. Nöron Temelli Veri Seçici (Multiplexer)

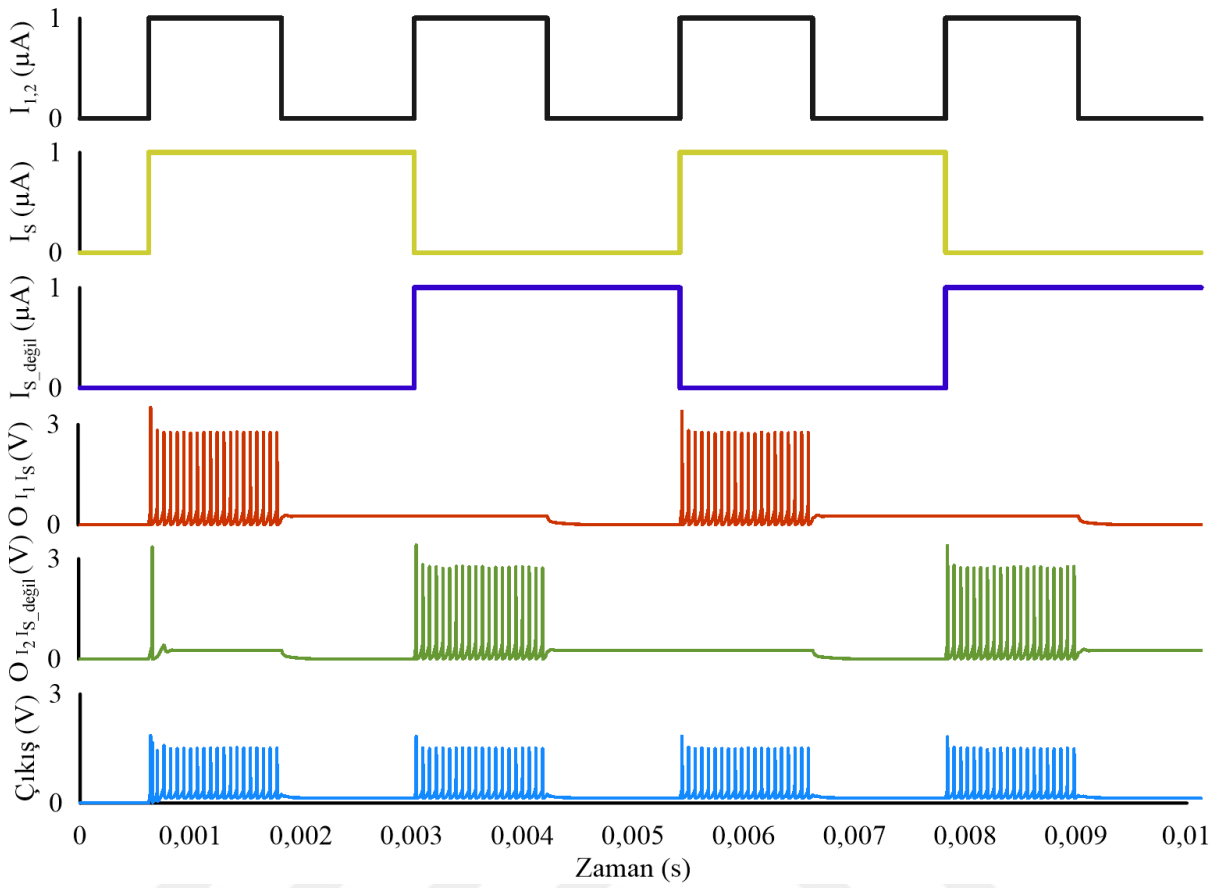
Veri seçici, girişlerine gelen sinyallerden birini, seçici girişe uygulanan sinyale göre seçerek tek çıkış hattına yönlendirmektedir. Şekil 4.27' de 2 giriş 1 çıkışlı veri seçicinin blok diyagramı ve Tablo 4.9' da doğruluk tablosu verilmiştir. Seçici girişe lojik 1 uygulandığında I_1 girişi, lojik 0 uygulandığında I_2 girişi çıkışa yönlendirilmektedir. 2x1 veri seçicinin simülasyon sonucu Şekil 4.28' de verilmektedir.

Tablo 4.9: 2x1 veri seçicinin doğruluk tablosu.

I_1	I_2	I_S	$V_{Çıkış}$
I_1	I_2	0	I_2
I_1	I_2	1	I_1



Şekil 4.27: 2x1 veri seçicinin blok diyagramı.



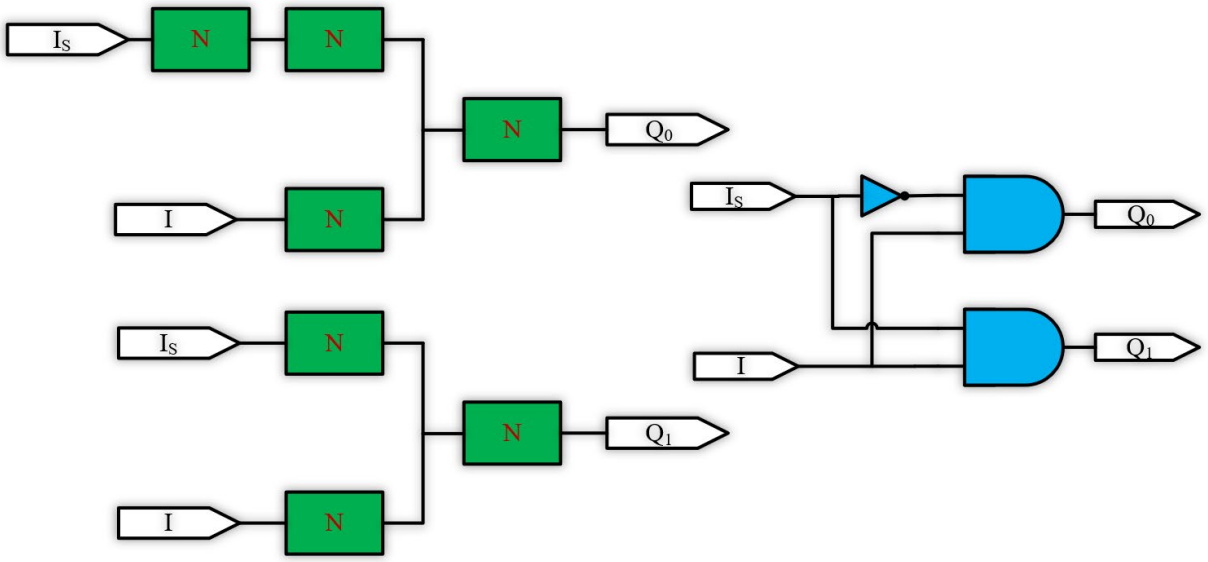
Şekil 4.28: 2x1 veri seçicinin simülasyon sonucu.

4.3.4. Nöron Temelli Veri Dağıtıcı (Demultiplexer)

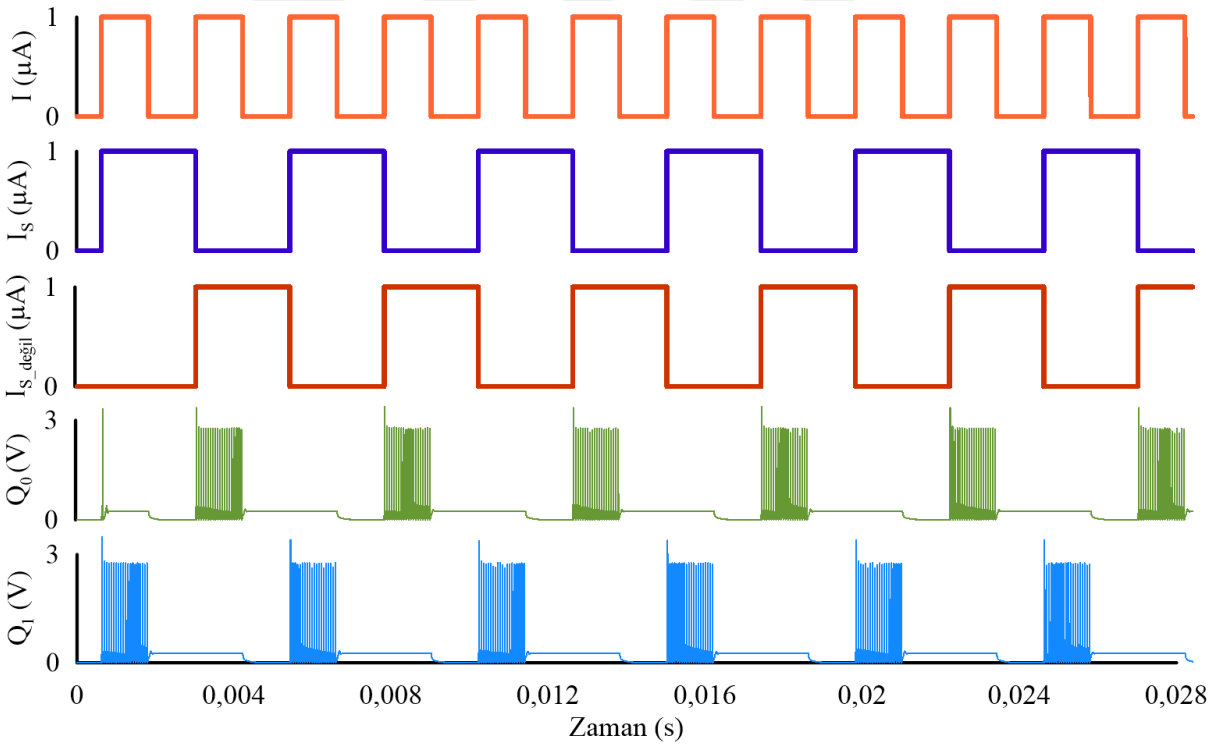
Veri dağıtıcı, girişine gelen tek sinyali, seçici girişin durumuna göre çıkış hatlarından birine yönlendirmektedir. Şekil 4.29' da 1 giriş 2 çıkışlı veri dağıtıcının blok diyagramı ve Tablo 4.10' da doğruluk tablosu verilmiştir. Giriş sinyali, seçici girişe lojik 0 uygulandığında Q_0 çıkışına, lojik 1 uygulandığında Q_1 çıkışına yönlendirilmektedir. Şekil 4.30' da veri dağıtıcının simülasyon sonucu görülmektedir. Bu veri dağıtıcı aynı zamanda 1x2 kod çözücü olarak da çalışmaktadır.

Tablo 4.10: 1x2 veri dağıtıcının doğruluk tablosu.

I	Is	Q_0	Q_1
I	0	I	0
I	1	0	I



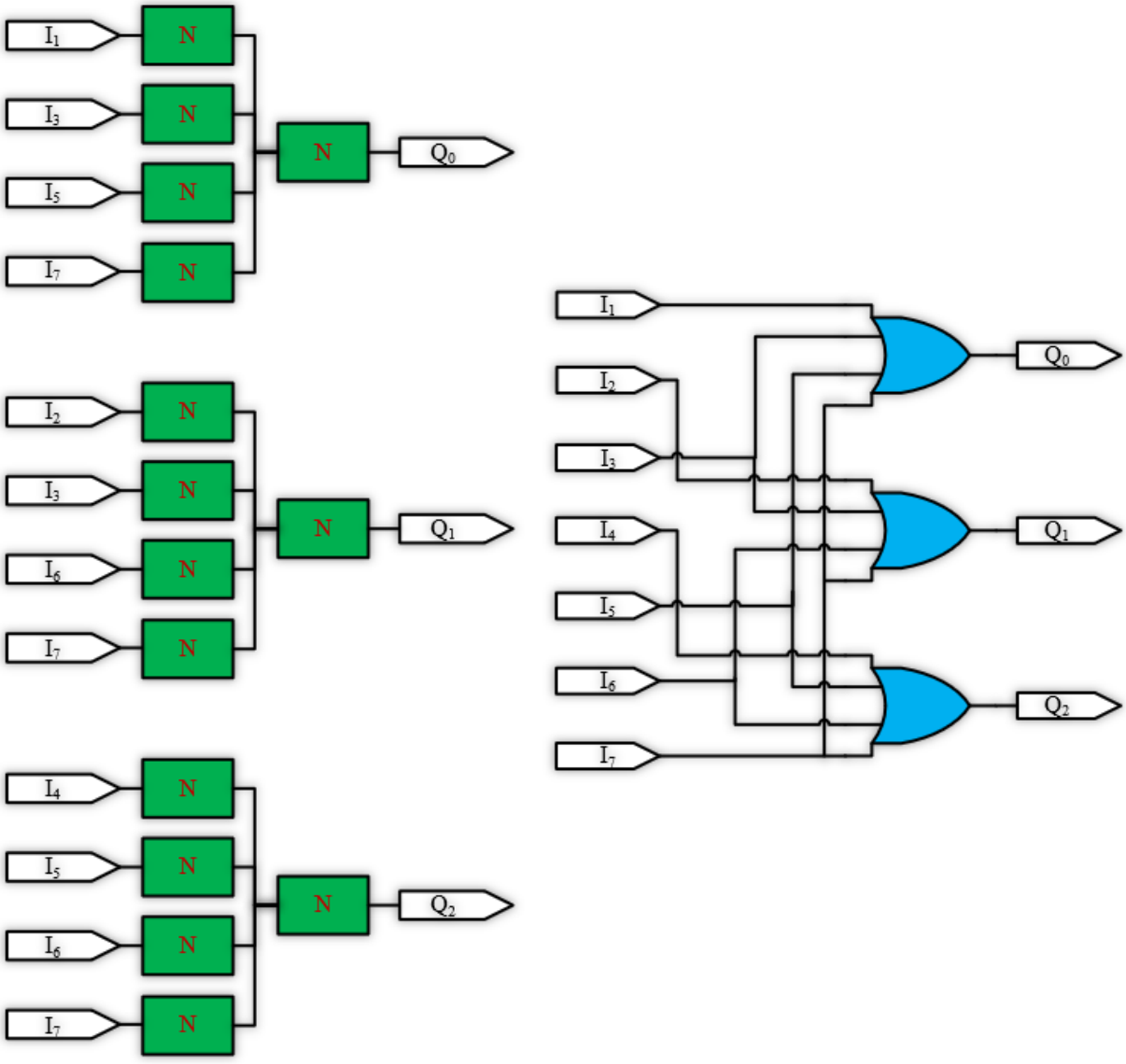
Şekil 4.29: 1x2 Veri dağıtıcının blok diyagramı.



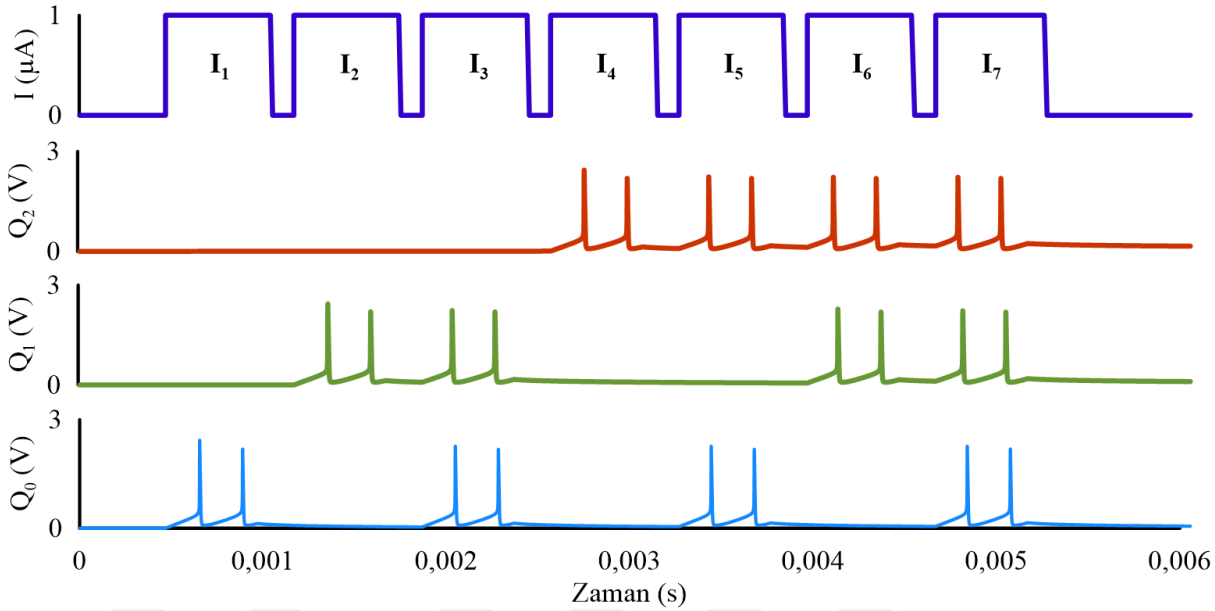
Şekil 4.30: 1x2 veri dağıtıcının simülasyon sonuçları.

4.3.5. Nöron Temelli Kodlayıcı (Encoder)

Kodlayıcı, girişlerine uygulanan sinyallere bağlı olarak çıkışında ikilik kod üreten bir kombinasyonel devredir. Şekil 4.31' de nöron temelli tasarımı yapılan 8x3 kodlayıcının blok diyagramı sunulmuştur. Bu devre, çıkışta 3 bitlik kod üretebilmektedir. Kodlayıcının simülasyon sonucu Şekil 4.32' de görülmektedir. Burada her giriş sinyali ayrı birer akım darbesi şeklinde uygulanmış, sonuç grafiğinde tek eksende çizdirilmiştir. Çıkışta üretilen kodun en yüksek değerli biti Q_2 ve en düşük değerli biti Q_0 olmak üzere, kod (Q_2 Q_1 Q_0) şeklindedir.



Şekil 4.31: 8x3 kodlayıcının blok diyagramı.



Şekil 4.32: 8x3 kodlayıcının simülasyon sonucu.

4.3.6. Nöron Temelli Kod Çözücü (Decoder)

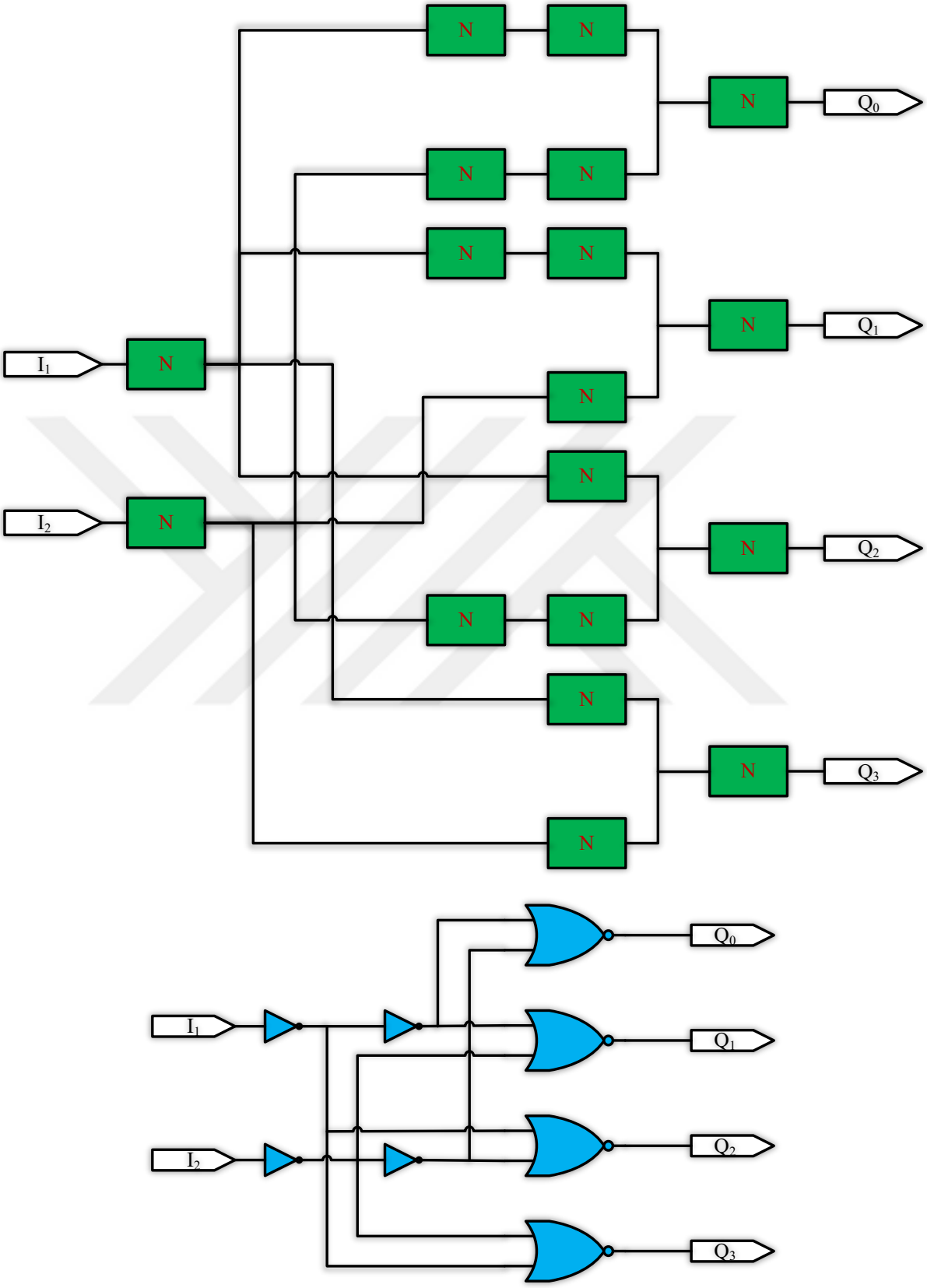
Kod çözücü, kodlayıcının yaptığı işlemin tersini yapmaktadır. Tez kapsamında tasarımı yapılan ve Şekil 4.33' te blok şeması görülen 2x4 kodlayıcı, girişlerine gelen ikilik (binary) koda göre çıkışlardan birinde spayk dizisi oluşturmaktadır. Bir fonksiyonun tersinin tersi kendisine eşittir önermesinden yola çıkarak yaygın modelin aksine, önerilen kod çözücü VE kapıları yerine VEYA-DEĞİL kapılarıyla gerçekleştirilmiştir.

$$A.B = \overline{\overline{A.B}} = \overline{\left(\overline{A} + \overline{B}\right)} \tag{4.13}$$

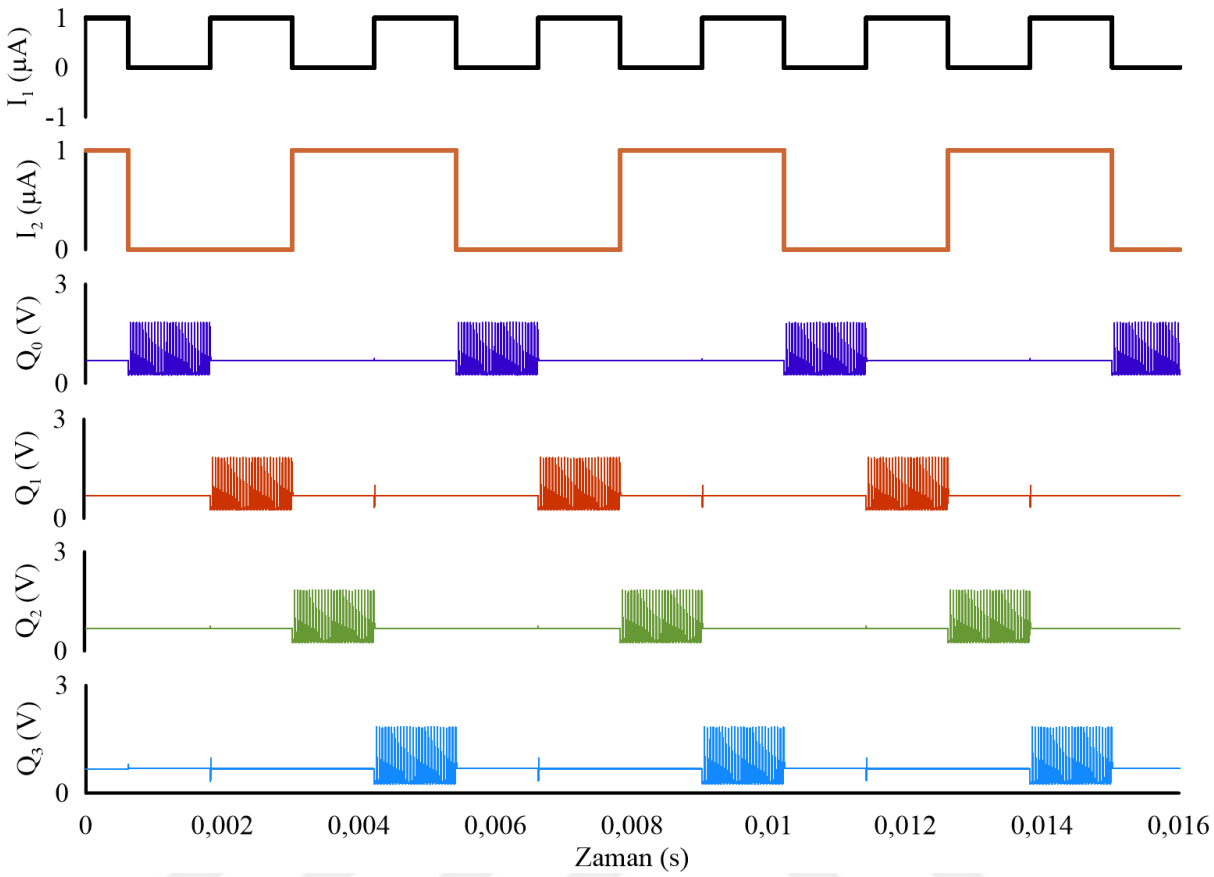
Kod çözücünün doğruluk tablosu Tablo 4.11' de, simülasyon sonucu ise Şekil 4.34' te sunulmaktadır.

Tablo 4.11: 2x4 kod çözücünün doğruluk tablosu.

I_2	I_1	Q_0	Q_1	Q_2	Q_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



Şekil 4.33: 2x4 kod çözücünün blok diyagramı.



Şekil 4.34: 2x4 kod çözücünün simülasyon sonucu.

5. TARTIŞMA VE SONUÇ

Sinir sisteminin avantajları göz önünde bulundurularak, çok karmaşık problemleri süratle çözebilen nöron temelli süper bilgisayarlar, sorunlara farklı çözümler getirebilmek amacıyla nöro-hesaplama yöntemleri ve az enerjiyle fazla iş yapma kabiliyeti olan biyolojik ilhamlı sistemler üzerine çalışmalar yapılmıştır. Sayısal devreler, nöronlarda da görülen ya hep ya hiç davranışı sebebiyle nöromorfik çalışmalar için oldukça uygun bir alan oluşturmaktadır. Ortalama bir sayısal devrede yüzbinlerce hatta milyonlarca mantık kapısı bulunmaktadır. Mantık kapılarının güç tüketimi azaltılır ve kabiliyeti artırılırsa, sayısal sistemlerin verimi artacaktır. Nöronların düşük güç tüketimi ve biyolojik sistemlerin yüksek kabiliyeti göz önüne alınarak mantık devrelerinin nöron temelli tasarımı düşünülmüştür.

Nöronlar da diğer biyolojik unsurlar gibi doğrusal olmayan karakterdedir. Bu sebeple, çalışma için doğrusal özellik göstermeyen memristör temelli bir nöristör tercih edilmiştir. Bu nöron devresinin tasarımında 1 adet memristör ve 3 adet MOSFET kullanılmıştır. Nöristör çok sayıda nöro-hesaplama özelliği gösterebilmektedir. Tez kapsamında, bu nöristör yapılarının seri ve paralel bağlantıları sonucu mantık kapıları elde edilmiştir. Elde edilen nöron temelli mantık kapıların bir araya getirilmesi ile de kombinasyonel mantık devreleri oluşturulmuştur. Tüm tasarım ve uygulamaların sayısal benzetimleri, SPICE programında TSMC 0.18 μm CMOS parametreleri kullanılarak yapılmıştır.

Kullanılan nöron devresi, tıpkı biyolojik nöronlar gibi tek terminalli (tek uçlu) yapıdadır. Post sinaptik giriş ve çıkış Multi-OTA' nın memristör çıkışı olan ucuna bağlıdır. Bu devre bir nöron hücresini oluşturmakta ve bu hücrelerden 3 tanesi kullanılarak, 2 giriş-1 çıkışlı mantık kapıları tasarlanabilmektedir. Çalışmanın sağladığı en büyük avantajlardan birisi, devre yapısında hiçbir değişiklik yapmadan yalnızca 4 parametrenin değiştirilmesiyle, farklı karakteristiklere sahip mantık kapılarının (VE, VEYA, VE-DEĞİL, VEYA-DEĞİL, ÖZEL-VEYA) elde edilebilmesidir. Bu parametreler V_B, C_1, C_2 ve gm' dir. Uygulanan giriş sinyali, kapasitörü, T_1 ve T_2 transistörlerini tetikleyebilecek kadar (T_1 ve T_2 transistörlerinin eşik gerilimini aşacak kadar) şarj ederse, çıkışta spayk oluşumu görülmektedir. Aksi durumda çıkışta işaret oluşmamaktadır. Bu davranış nöron devresinin, biyolojik nöronlarda görülen ya hep ya hiç özelliğini taşıdığını göstermektedir.

Bir nöron temelli mantık kapısında, C_1 kapasitörünün değeri, C_2 kapasitörüne göre azaltılırsa çıkışta, giriş işaretlerinin 00 olduğu kısım hariç (01, 10, 11), spayklama frekansı artmaktadır. Yani C_1 kapasitörü büyük ölçüde girişin 00 olduğu duruma denk gelen çıkış işaretine etki etmektedir. C_2 kapasitörü girişlerden birinin lojik 1 olduğu durumlara etki etmektedir. C_2 kapasitörünün değeri, C_1 kapasitörüne göre fazla azaltılırsa girişin 11 olduğu kısma denk gelen çıkış işaretinde spayklama görülmemektedir. V_B geriliminin artırılması VE kapı karakteristiği elde edilmesine müsaade etmemektedir. 0-20 mV aralığında VE kapı karakteristiği elde edilebilmekte, 20 mV değerini geçtikten sonra, giriş işaretlerinin 01 ve 10 olduğu durumlarda da spayk oluşmaktadır. gm OTA' ya ait bir parametredir. gm değeri arttıkça çıkışta oluşan spaykların genliği artmakta, gm azaldıkça çıkıştaki gerilimin genliği de azalmaktadır. Çalışma frekansı kondansatörlerin değeri ile değişmektedir. Kapıların çalışma frekansı yaklaşık olarak 100 Hz – 2 kHz aralığındadır.

Nöron temelli mantık kapıları oldukça az sayıda devre elemanı ile çalışmaktadır. Standart bir CMOS VE kapısında 6 adet transistör bulunmaktadır. Önerilen nöron temelli VE kapısında ise 3 adet memristör ve 6 adet MOSFET bulunmaktadır. İlk bakışta standart CMOS yapısı daha az eleman içeriyor gibi görünse de bu yapıyla her mantık kapısı için ayrı tasarımlar yapmak zorunluluğu bulunmaktadır. Bu durumda tüm mantık kapılarını içerebilen bir yapı oluşturmak için yaklaşık 40-50 transistör gerekmektedir. Ancak önerilen nöron temelli tasarımda 3 memristör, 6 MOSFET ile tek yapı üzerinden tüm kapı karakteristikleri elde edilebilmektedir. Ayrıca önerilen kapıların biyolojik benzerliği, düşük güç tüketimi gibi avantajları da bulunmaktadır.

Standart CMOS mantık kapılarının her biri ayrı ayrı entegreler halinde kullanılmaktadır. Bu durum, çok sayıda mantık kapısının kullanıldığı tasarımlarda boyut sıkıntılarına ve ek maliyetlere sebep olmaktadır. Önerilen nöron temelli mantık kapılarının hepsi aynı şematiğe sahip olduğu için tüm kapılar tek entegre üzerinden kullanılabilecektir. Çünkü devre, dışarıdan elektronik olarak kontrol edilebilir parametrelere sahiptir. Kapıların tasarımı yapılırken tümleştirmeye uygun olması amacıyla boyutların küçük tutulması için çaba harcanmıştır. Bir entegre üzerinde en fazla yer kaplayan devre elemanlarından biri kondansatördür. Kondansatörün çok küçük değerlerinin (1 µF, 1 nF gibi) bile yonga vs. üzerinde tutacağı yer,

binlerce hatta yüzbinlerce transistörün kapladığı alana tekabül etmektedir. Dolayısıyla kondansatör değerlerindeki en küçük değişiklikler bile büyük önem arz etmektedir. Bu durum göz önünde bulundurularak tasarım yapılırken dikkat edilmiş ve tüm kondansatör değerleri 1-20 pF aralığında tercih edilmiştir.

Sonuç olarak bu tez çalışmasında, tümleştirmeye uygun nöromorfik devreler tasarlanmış ve sayısal benzetimleri yapılmıştır. Mantık devrelerinin biyolojik yapılarla benzer özelliklere sahip olmasından esinlenilerek, nöron temelli mantık devreleri gerçekleştirilmiştir. İleride bu tasarımların üretimi gerçekleştirilebilir ve simülasyon sonuçları ile tutarlılığı incelenebilir. Daha az parametrenin değiştirilmesi ile elde edilebilecek mantık devreleri tasarlanabilir. Tek yapı üzerinden birden fazla kombinasyonel ve ardışık lojik devreler için çalışmalar yapılabilir.

6. KAYNAKLAR

[1] M. M. Mano and M. D. Ciletti, *Digital Desing with an Introduction to the Verilog HDL*. 2013.

[2] T. Shibata, K. Kotani, and T. Ohmi, "Real-Time reconfigurable logic circuits using neuron MOS transistors," in *Digest of Technical Papers - IEEE International Solid-State Circuits Conference*, 1993, vol. 39, no. 6, pp. 238–239.

[3] G. Indiveri *et al.*, "Neuromorphic silicon neuron circuits," *Front. Neurosci.*, vol. 5, no. MAY, pp. 1–23, 2011.

[4] L. Chua, "Memristor-The Misssing Circuit Element," *IEEE Trans. Circuit Theory*, vol. CT-18, no. 5, pp. 507–519, 1971.

[5] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found," *Nature*, vol. 453, no. 7191, pp. 80–83, 2008.

[6] J. Von Neumann and M. D. Godfrey, "First Draft of a Report on the EDVAC," *IEEE Ann. Hist. Comput.*, vol. 15, no. 4, pp. 27–75, 1993.

[7] R. A. Nawrocki, R. M. Voyles, and S. E. Shaheen, "A Mini Review of Neuromorphic Architectures and Implementations," *IEEE Trans. Electron Devices*, vol. 63, no. 10, pp. 3819–3829, 2016.

[8] C. Mead, "Neuromorphic Electronic Systems," *Proc. IEEE*, vol. 78, no. 10, pp. 1629–1636, 1990.

[9] "No Title." [Online]. Available: http://apps.webofknowledge.com/CitationReport.do?product=WOS&search_mode=CitationReport&SID=C3tRDYZ6tfRyUfCQzen&page=1&cr_pqid=1&viewType=summary.

[10] F. Rosenblatt, "The perceptron: A probabilistic model for information storage and organization in the brain," *Psychol. Rev.*, vol. 65, no. 6, pp. 386–408, 1958.

[11] K. Fukushima, Y. Yamaguchi, M. Yasuda, and S. Nagata, "An Electronic Model ot the Retina," in *Proceedings of the IEEE*, 1970, vol. 58, no. 9, pp. 1950–1951.

[12] T. Hey, "Richard Feynman and computation," *Contemp. Phys.*, vol. 40, no. 4, pp. 257–265, 1999.

[13] C. Mead, *Analog VLSI and Neural Systems*. 1989.

[14] R. Douglas, M. Mahowald, and C. Mead, "Neuromorphic Analogue VLSI," *Annu. Rev. Neurosci.*, vol. 18, no. 1, pp. 255–281, 1995.

[15] K. A. Boahen, "Neuromorphic Microchips," *Sci. Am.*, vol. 292, no. 5, pp. 56–63, 2005.

[16] R. Sarpeskar, “Borrowing From Biology Makes For Low,” *IEEE Spectr.*, vol. 43, no. 5, pp. 24–29, 2006.

[17] G. Indiveri and T. K. Horiuchi, “Frontiers in neuromorphic engineering,” *Front. Neurosci.*, vol. 5, no. OCT, pp. 1–2, 2011.

[18] A. L. Hodgkin and A. F. Huxley, “A Quantitive Description of Membrane Current and Its Application to Conduction and Excitation in Nerve,” *J Physiol*, vol. 117, no. 4, pp. 265–270, 1952.

[19] S. Renaud, J. Tomas, Y. Bornat, A. Daouzli, and S. Saïghi, “Neuromimetic ICs with analog cores: An alternative for simulating spiking neural networks,” in *Proceedings - IEEE International Symposium on Circuits and Systems*, 2007, pp. 3355–3358.

[20] R. T. Edwards and G. Cauwenberghs, “Synthesis of log-domain filters from first-order building blocks,” *Analog Integr. Circuits Signal Process.*, vol. 22, no. 2, pp. 177–186, 2000.

[21] J. V. Arthur and K. Boahen, “Recurrently connected silicon neurons with active dendrites for one-shot learning,” *IEEE Int. Conf. Neural Networks - Conf. Proc.*, vol. 3, pp. 1699–1704, 2004.

[22] C. Bartolozzi and G. Indiveri, “Synaptic dynamics in analog VLSI,” *Neural Comput.*, vol. 19, no. 10, pp. 2581–2603, 2007.

[23] A. Deshmukh, J. Morghade, A. Khera, and P. Bajaj, “Binary neural networks - A CMOS design approach,” *Lect. Notes Comput. Sci. (including Subser. Lect. Notes Artif. Intell. Lect. Notes Bioinformatics)*, vol. 3681 LNAI, pp. 1291–1296, 2005.

[24] B. V. Benjamin *et al.*, “Neurogrid: A Mixed-Analog-Digital Multichip System for Large-Scale Neural Simulations,” *Proc. IEEE*, vol. 102, no. 5, pp. 699–716, 2014.

[25] N. Qiao *et al.*, “A reconfigurable on-line learning spiking neuromorphic processor comprising 256 neurons and 128K synapses,” *Front. Neurosci.*, vol. 9, no. APR, pp. 1–17, 2015.

[26] T. Sharp, F. Galluppi, A. Rast, and S. Furber, “Power-efficient simulation of detailed cortical microcircuits on SpiNNaker,” *J. Neurosci. Methods*, vol. 210, no. 1, pp. 110–118, Sep. 2012.

[27] P. A. Merolla *et al.*, “A million spiking-neuron integrated circuit with a scalable communication network and interface,” *Science (80-.).*, vol. 345, no. 6197, pp. 668–673, 2014.

[28] B. F. Alibart *et al.*, “An Organic Nanoparticle transistor Behaving as a Biological Spiking Synapse,” *Adv. Funct. Mater.*, vol. 20, no. 2, pp. 330–337, 2010.

[29] V. Erokhin, G. D. Howard, and A. Adamatzky, “Organic memristor devices for logic elements with memory,” *Int. J. Bifurc. Chaos*, vol. 22, no. 11, pp. 1–15, 2012.

[30] D. Khodagholy *et al.*, “In vivo recordings of brain activity using organic transistors,” *Nat. Commun.*, vol. 4, no. 1575, 2013.

[31] K. Likharev, A. Mayr, I. Muckra, and Ö. Türel, “CrossNets: High-Performance Neuromorphic Architectures for CMOL Circuits,” *Ann. N. Y. Acad. Sci.*, vol. 1006, pp. 146–163, 2003.

[32] Ö. Türel, J. H. Lee, X. Ma, and K. K. Likharev, “Neuromorphic architectures for nanoelectronic circuits,” *Int. J. Circuit Theory Appl.*, vol. 32, no. 5, pp. 277–302, 2004.

[33] J. H. Lee and K. K. Likharev, “Defect-Tolerant Nanoelectronic Pattern Classifiers,” *Int. J. Circuit Theory Appl.*, vol. 35, no. 3, pp. 239–264, 2007.

[34] S. H. Jo, T. Chang, I. Ebong, B. B. Bhadviya, P. Mazumder, and W. Lu, “Nanoscale memristor device as synapse in neuromorphic systems,” *Nano Lett.*, vol. 10, no. 4, pp. 1297–1301, 2010.

[35] K. H. Kim *et al.*, “A functional hybrid memristor crossbar-array/CMOS system for data storage and neuromorphic applications,” *Nano Lett.*, vol. 12, no. 1, pp. 389–395, 2012.

[36] S. Gaba, P. Sheridan, J. Zhou, S. Choi, and W. Lu, “Stochastic memristive devices for computing and neuromorphic applications,” *Nanoscale*, vol. 5, no. 13, pp. 5872–5878, 2013.

[37] M. D. Pickett, G. Medeiros-Ribeiro, and R. S. Williams, “A scalable neuristor built with Mott memristors,” *Nat. Mater.*, vol. 12, no. 2, pp. 114–117, 2013.

[38] M. D. Pickett and R. Stanley Williams, “Phase transitions enable computational universality in neuristor-based cellular automata,” *Nanotechnology*, vol. 24, no. 38, 2013.

[39] Y. Babacan, F. Kaçar, and K. Gürkan, “A spiking and bursting neuron circuit based on memristor,” *Neurocomputing*, vol. 203, pp. 86–91, Aug. 2016.

[40] Ş. M. Çapraz, “Sayısal Devrelerin Lineer Olmayan Devre Elemanları İle Gerçekleştirilmesi,” T.C. İSTANBUL ÜNİVERSİTESİ, 2018.

[41] D. P. Clark, N. J. Pazdernik, and M. R. McGehee, *Molecular Biology*. 2019.

[42] et al. Lodish H, Berk A, Zipursky SL, *Molecular Cell Biology*. 2016.

[43] W. R. Davies and B. J. Morris, *Molecular Biology of the Neuron*. 2004.

[44] B. P. Bean, “The action potential in mammalian central neurons,” *Nat. Rev. Neurosci.*, vol. 8, no. 6, pp. 451–465, 2007.

[45] M. D. Bevan and C. J. Wilson, “Mechanisms underlying spontaneous oscillation and rhythmic firing in rat subthalamic neurons,” *J. Neurosci.*, vol. 19, no. 17, pp. 7617–7628, 1999.

[46] D. A. McCormick, B. W. Connors, J. W. Lighthall, and D. A. Prince, “Comparative

electrophysiology of pyramidal and sparsely spiny stellate neurons of the neocortex," *J. Neurophysiol.*, vol. 54, no. 4, pp. 782–806, 1985.

[47] D. Mishra, A. Yadav, and others, "Exploring Biological Neuron Models," *Dir. Res. Mag. IIT Kanpur*, vol. 7, no. 3, pp. 13–22, 2006.

[48] W. Gerstner and W. M. Kistler, *Spiking Neuron Models: Single Neuron, Populations, Plasticity*. 2002.

[49] R. FitzHugh, "Mathematical Models of Threshold Phenomena in the Nerve Membrane," *Bull. Math. Biophys.*, vol. 17, no. 4, pp. 257–278, 1955.

[50] R. FitzHugh, "Mathematical Models for Excitation and Propagation in Nerve," *Biol. Eng.*, pp. 1–85, 1969.

[51] J. Nagumo, S. Arimoto, and S. Yoshizawa, "An Active Pulse Transmission Line Simulating Nerve Axon*," in *Proceedings of the IRE*, 1962, vol. 50, no. 10, pp. 2061–2070.

[52] C. Morris and H. Lecar, "Voltage Oscillations in the Barnacle Giant Muscle Fiber," *Biophys. J.*, vol. 35, no. 1, pp. 193–213, 1981.

[53] H. R. Wilson, "Simplified dynamics of human and mammalian neocortical neurons," *J. Theor. Biol.*, vol. 200, no. 4, pp. 375–388, 1999.

[54] E. M. Izhikevich, "Simple model of spiking neurons," *IEEE Trans. Neural Networks*, vol. 14, no. 6, pp. 1569–1572, 2003.

[55] J. L. Hindmarsh and R. M. Rose, "A Model Of Neuronal Bursting Using Three Coupled First Order Differential Equations," *Proc. R. Soc. London*, vol. 102, pp. 87–102, 1984.

[56] E. M. Izhikevich, "Which Model to Use for Cortical Spiking Neurons?," *IEEE Trans. Neural Networks*, vol. 15, no. 5, pp. 1063–1070, 2004.

[57] G. N. Patel and S. P. DeWeerth, "Analogue VLSI Morris-Lecar Neuron," *Electron. Lett.*, vol. 33, no. 12, pp. 997–998, 1997.

[58] G. Indiveri, "A Low-Power Adaptıve Integrate-And-Fıre Neuron Cırcuıt," in *Proceedings of the 2003 International Symposium on Circuits and Systems*, 2003, pp. 820–823.

[59] J. H. B. Wijekoon and P. Dudek, "Compact silicon neuron circuit with spiking and bursting behaviour," *Neural Networks*, vol. 21, no. 2–3, pp. 524–534, Mar. 2008.

[60] Y. J. Lee *et al.*, "Low power real time electronic neuron VLSI design using subthreshold technique," *Proc. - IEEE Int. Symp. Circuits Syst.*, vol. 4, no. 1, pp. IV–744, 2004.

[61] L. O. Chua and S. M. Kang, "Memristive Devices and Systems," in *Proceedings of the IEEE*, 1976, vol. 64, no. 2, pp. 209–223.

[62] R. S. Williams, "How We Found the Missing Memristor," *Chaos, CNN, Memristors and*

Beyond: A Festschrift for Leon Chua With DVD-ROM, Eleonora Bilotta, pp. 483–489, 2013.

[63] M. YIıldırım, "Nöromorfik Devre Tasarımı ve Yeni Uygulamaları," T.C. İstanbul Üniversitesi, 2018.

[64] A. Yeşil, Y. Babacan, and F. Kaçar, "A new DDCC based memristor emulator circuit and its applications," *Microelectronics J.*, vol. 45, no. 3, pp. 282–287, Mar. 2014.

[65] M. Z. Hoşbaş, "Lineer Olmayan Hafızalı Elemanların Tasarımı," 2019.

[66] A. S. Sedra and K. C. Smith, *Microelectronic Circiuts*. 2015.

[67] Z. Biolek, D. Biolek, and V. Biolková, "SPICE Model of Memristor with Nonlinear Dopant Drift," *Radioengineering*, vol. 18, no. 2, pp. 210–214, 2009.

[68] D. Biolek, Z. Biolek, and V. Biolkova, "SPICE Modeling of Memristive, Memcapacitative and Meminductive Systems," *ECCTD 2009 - Eur. Conf. Circuit Theory Des. Conf. Progr.*, no. Vc, pp. 249–252, 2009.

[69] S. Shin, L. Zheng, G. Weickhardt, S. Cho, and S. M. S. Kang, "Compact circuit model and hardware emulation for floating memristor devices," *IEEE Circuits Syst. Mag.*, vol. 13, no. 2, pp. 42–55, 2013.

[70] J. J. Yang, D. B. Strukov, and D. R. Stewart, "Memristive devices for computing," *Nat. Nanotechnol.*, vol. 8, no. 1, pp. 13–24, 2013.

7. ÖZGEÇMİŞ

Kişisel Bilgiler	
Adı Soyadı	Ömer Faruk TOZLU
Doğum Yeri	Van
Doğum Tarihi	04.01.1994
Uyruğu	☑ T.C. ❒ Diğer:
Telefon	+905312547679
E-Posta Adresi	oftozlu@gmail.com
Web Adresi	



Eğitim Bilgileri	
Lisans	
Üniversite	T.C. İstanbul Üniversitesi
Fakülte	Mühendislik Fakültesi
Bölümü	Elektrik-Elektronik Mühendisliği Bölümü
Mezuniyet Yılı	2017

Yüksek Lisans	
Üniversite	İstanbul Üniversitesi-Cerrahpaşa
Enstitü Adı	Lisansüstü Eğitim Enstitüsü
Anabilim Dalı	Elektrik-Elektronik Mühendisliği Anabilim Dalı
Programı	Elektrik-Elektronik Mühendisliği Tezli Yüksek Lisans Programı

Makale ve Bildiriler