T.C.
İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

DOKTORA TEZİ

YÜKSEK DERECEDEN LİNEER OLMAYAN DEVRE ELEMANLARININ MODELLENMESİ

Mustafa KONAL

DANIŞMAN
Prof. Dr. Fırat KAÇAR

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği Programı

İSTANBUL-2021

Bu çalışma, 29.07.2021 tarihinde aşağıdaki jüri tarafından Elektrik-Elektronik Mühendisliği Anabilim Dalı, Elektrik-Elektronik Mühendisliği Programında Doktora tezi olarak kabul edilmiştir.

Tez Jürisi

Prof. Dr. Fırat KAÇAR(Danışman)
İstanbul Üniversitesi-Cerrahpaşa
Mühendislik Fakültesi

Prof. Dr. Aydın AKAN
İzmir Ekonomi Üniversitesi
Mühendislik Fakültesi

Doç. Dr. Yasin ÖZÇELEP
İstanbul Üniversitesi-Cerrahpaşa
Mühendislik Fakültesi

Doç. Dr. Muhammed Emin BAŞAK
Yıldız Teknik Üniversitesi
Gemi İnşaatı ve Denizcilik Fakültesi

Doç. Dr. Cengiz Polat UZUNOĞLU
İstanbul Üniversitesi-Cerrahpaşa
Mühendislik Fakültesi

20.04.2016 tarihli Resmi Gazete'de yayımlanan Lisansüstü Eğitim ve Öğretim Yönetmeliğinin 9/2 ve 22/2 maddeleri gereğince; Bu Lisansüstü teze, İstanbul Üniversitesi-Cerrahpaşa'nın abonesi olduğu intihal yazılım programı kullanılarak Lisansüstü Eğitim Enstitüsü'nün belirlemiş olduğu ölçütlere uygun rapor alınmıştır.

ÖNSÖZ

Doktora eğitimim sürecinde ilgi ve desteğini benden esirgemeyen, tez çalışmamın her aşamasında bana sıkça vakit ayırarak bilgi, görüş ve bilimsel tecrübeleriyle beni yönlendiren değerli hocam Prof. Dr. Fırat KAÇAR'a emeklerinden dolayı sonsuz teşekkürlerimi sunarım.

Tez çalışmam sürecinde yardımlarını benden esirgemeyen değerli hocalarım Doç. Dr. Yunus BABACAN ve Doç. Dr. Abdullah YEŞİL'e en içten duygularımla teşekkürü bir borç bilirim.

Hayatımın her evresinde bana destek olan aileme ve çalışmam süresince tüm zorlukları benimle göğüsleyen, sevgi ve desteğini hiçbir zaman esirgemeyen sevgili eşim Dilara KONAL'a minnettarım.

Temmuz 2021 Mustafa KONAL

İÇİNDEKİLER

Sayfa No

ÖNSÖZ ..... **iv**
İÇİNDEKİLER ..... **v**
ŞEKİL LİSTESİ ..... **vii**
TABLO LİSTESİ ..... **xi**
SİMGE VE KISALTMA LİSTESİ ..... **xii**
ÖZET ..... **xiv**
SUMMARY ..... **xvi**
1. GİRİŞ **1**
2. GENEL KISIMLAR **3**
2.1 MEMKAPASİTİF SİSTEMLER 3
2.2 MEMİNDÜKTİF SİSTEMLER 6
2.3 MEMRİSTİF, MEMKAPASİTİF VE MEMİNDÜKTİF SİSTEMLERİN SPICE MODELLERİ 8
2.3.1 Memkapasitör SPICE Modeli 12
2.3.2 Memindüktör SPICE Modeli 16
2.4 MEMKAPASİTÖR VE MEMİNDÜKTÖR MUTATOR YAPILARI 19
2.4.1 Biolek Modeli 20
2.4.1.1 Biolek Mutator - I *20*
2.4.1.2 Biolek Mutator - II *21*
2.4.2 Kim Modeli 23
2.4.2.1 Kim Mutator – I *24*
2.4.2.2 Kim Mutator – II *25*
2.4.2.3 Kim Mutator – III *27*
2.4.3 Yu Modeli 29
2.4.3.1 Yu Mutator – I *29*
2.4.3.2 Yu Mutator – II *32*
2.4.3.3 Yu Mutator – III *36*
3. MALZEME VE YÖNTEM **40**
3.1 CMOS TABANLI AKTİF DEVRE ELEMANLARI 40
3.1.1 OTA – İşlemsel Geçiş İletkenliği Yükselteci 40

3.1.2 VDCC – Gerilim Farkı Alan Akım Taşıyıcı 42
3.2 DENEYSEL TASARIMLARDA KULLANILAN ENTEGRELER 44
3.2.1 OPA860 Entegresi 44
3.2.2 LM13700 Entegresi 45
3.2.3 AD844 Entegresi 46
3.3 MEMRİSTÖR→MEMKAPASİTÖR VE MEMRİSTÖR→MEMİNDÜKTÖR DÖNÜŞÜMLERİ 47
4. BULGULAR 49
4.1 ÖNERİLEN MEMKAPASİTÖR TAKLİT DEVRELERİ 49
4.1.1 Memkapasitör Taklit Devresi – I 49
4.1.2 Memkapasitör Taklit Devresi – II 55
4.2 ÖNERİLEN MEMİNDÜKTÖR TAKLİT DEVRELERİ 65
4.2.1 Memindüktör Taklit Devresi – I 65
5. TARTIŞMA VE SONUÇ 82
KAYNAKLAR 85
ÖZGEÇMİŞ 91

ŞEKİL LİSTESİ

Sayfa No

Şekil 2.1: Hafızalı elemanların devre sembolleri (a) memristör (b) memkapasitör (c) memindüktör [4]. 3

Şekil 2.2: Memkapasitif bir sistemin histerezis döngüsünün şeması [4]. 5

Şekil 2.3: Devre elemanları için periyodik tablo [45]. 10

Şekil 2.4: Chua'nın temel devre elemanları tablosu [46]. 11

Şekil 2.5: Hafızasız ve hafızalı temel elemanlar sistemi [13]. 12

Şekil 2.6: Yük kontrollü memkapasitör SPICE modelinin blok diyagramı [9]. 13

Şekil 2.7: Memkapasitörün SPICE modelinin analiz sonuçları (a) akı-yük integrali (b) yük-gerilim (c) gerilim, akım, yük-zaman [9]. 13

Şekil 2.8: İdeal memkapasitör SPICE modeli [8]. 15

Şekil 2.9: Memkapasitör SPICE modelinin benzetim sonuçları: histerezis eğrisi, memkapasitans ve terminal akımı, terminal gerilimi ve yük eğrileri [8]. 15

Şekil 2.10: Memindüktörün SPICE modelinin blok diyagramları (a) akım kontrollü (b) akı kontrollü [10]. 16

Şekil 2.11: Memindüktör SPICE modelinin benzetim sonuçları [10]. 17

Şekil 2.12: İdeal memindüktör SPICE modeli [8]. 18

Şekil 2.13: Memindüktör SPICE modelinin benzetim sonuçları: histerezis eğrisi, memindüktans ve terminal gerilimi, terminal akımı ve akı eğrileri [8]. 19

Şekil 2.14: CCII+ ve OTA içeren MC←MR mutator yapısı [16]. 20

Şekil 2.15: Biolek tarafından önerilen memkapasitör mutator yapısının benzetim sonuçları (gerilim-yük eğrisi ve zaman analizi) [16]. 21

Şekil 2.16: MC←MR mutator Biolek modeli [14]. 22

Şekil 2.17: Biolek mutator modeli SPICE analiz sonuçları (gerilim-yük eğrisi ve zaman analizi) [14]. 23

Şekil 2.18: H. Kim tarafından önerilen genişletilebilir memristör [48]. 24

Şekil 2.19: CFOA tabanlı memkapasitör mutator [18]. 24

Şekil 2.20: H. Kim'e ait memkapasitör mutator yapısının farklı frekanslar için PSPICE benzetim sonuçları (yük-gerilim eğrisi) [18]. 25

Şekil 2.21: (a) H. Kim tarafından önerilen memindükör mutator yapısı (b) ayrık devre elemanları kullanılarak gerçekleştirilmesi [19]. 26

Şekil 2.22: Memindüktör mutator yapısına ait deneysel sonuçlar (a) akı ve giriş akımı dalgaları (b) akı-akım histerezis eğrisi [19]. 27

Şekil 2.23: Akım taşıyıcılar ve memristör kullanılarak elde edilen memindüktör mutator yapısı [20]. 28

Şekil 2.24: Memindüktör mutator yapısına ait benzetim sonuçları (a) zaman cevabı (akım, akı ve memindüktans) (b) akı-akım ve memindüktans-akım eğrileri [20]. 28

Şekil 2.25: Hafızalı elemanların birbirine dönüştürüldüğü mutator yapısı [6]. 29

Şekil 2.26: MR→MC mutator yapısı [6]. 31

Şekil 2.27: Mutator yapısında kullanılan memristör devresi [6]. 31

Şekil 2.28: MR→MC mutatora ait deney sonuçları (yük-gerilim eğrisi) [6]. 32

Şekil 2.29: D. Yu tarafından önerilen mutator modeli [15]. 33

Şekil 2.30: D. Yu tarafından önerilen memkapasitöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [15]. 34

Şekil 2.31: D. Yu tarafından önerilen memindüktöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [15]. 35

Şekil 2.32: Hafızalı devre elemanları elde etmek için kullanılan mutator yapısı [17]. 36

Şekil 2.33: Mutatordan elde edilen memkapasitör devresi [17]. 37

Şekil 2.34: Memkapasitöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [17]. 37

Şekil 2.35: Mutatordan elde edilen memindüktör devresi [17]. 38

Şekil 2.36: Memkapasitöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [17]. 39

Şekil 3.1: OTA'nın (a) elektriksel sembolü (b) CMOS transistörler ile gerçekleştirilmiş hali. 41

Şekil 3.2: VDCC'nin (a) elektriksel sembolü (b) davranışsal modeli (c) CMOS transistörler ile gerçekleştirilmiş hali. 43

Şekil 3.3: OPA860 entegresine ait pin diyagramı. 44

Şekil 3.4: OPA860 entegreleri ile çok çıkışlı OTA tasarımı. 45

Şekil 3.5: LM13700 entegresine ait pin diyagramı. 46

Şekil 3.6: AD844 entegresine ait pin diyagramı. 46

Şekil 3.7: AD844 entegreleri ile negatif çıkışlı akım taşıyıcı tasarımı. 47

Şekil 4.1: OTA tabanlı memkapasitör taklit devresi. 50

Şekil 4.2: Memkapasitör taklit devresinin (a) giriş gerilimi-yük eğrisi (b) zaman cevabı. 51

Şekil 4.3: Memkapasitörün giriş gerilimi-yük eğrileri (a) OTA'nın farklı bayaslama akımları için (b) Giriş işaretinin farklı frekansları için (c) Giriş işaretinin farklı genlikleri için. 53

Şekil 4.4: Pozitif ve negatif kare dalgalar için memkapasitör taklit devresinin yük grafikleri. 54

Şekil 4.5: Paralel bağlı memkapasitörlerin giriş gerilimi-yük eğrileri. 55

Şekil 4.6: VDCC tabanlı memkapasitör taklit devresi. 56

Şekil 4.7: Memkapasitör taklit devresinin (a) giriş gerilimi-yük eğrisi (b) zaman cevabı. 58

Şekil 4.8: Memkapasitör taklit devresinin farklı frekanslar için giriş gerilimi-yük eğrileri. 59

Şekil 4.9: V_{S_B1} geriliminin farklı değerleri için memkapasitörün giriş gerilimi-yük eğrileri. 60

Şekil 4.10: Tek, iki adet ve üç adet paralel bağlı memkapasitörün giriş gerilimi-yük eğrileri. 61

Şekil 4.11: Kare dalga darbeleri uygulandığında memkapasitörün yük değişimi. 61

Şekil 4.12: (a) R-C ve R_m-C_m filtre devreleri (b) frekans cevabı. 62

Şekil 4.13: Memkapasitörün giriş gerilimi-yük eğrilerinin osiloskop görüntüleri (a) f=1 kHz (b) f=1.5 kHz. 64

Şekil 4.14: OTA tabanlı memindüktör taklit devresi. 66

Şekil 4.15: Memindüktör taklit devresinin (a) zaman cevabı (b) giriş akımı-akı eğrisi (c) farklı genliklerdeki giriş akımları için giriş akımı-akı eğrileri. 69

Şekil 4.16: (a) CMOS çarpma devresi (b) Çarpma devresi tabanlı memindüktör taklit devresinin giriş akımı-akı eğrisi. 70

Şekil 4.17: Negatif darbeler sonucunda memindüktörün akı değişimi. 71

Şekil 4.18: OTA'nın farklı bayaslama akımları için memindüktörün giriş akımı-akı eğrileri. 72

Şekil 4.19: Memindüktör giriş akımı-akı eğrileri (a) C_2=400 nF (b) C_2=400 pF ve (c) giriş akımının farklı frekansları için devrenin zaman cevabı. 74

Şekil 4.20: Tek, iki adet ve üç adet paralel bağlı memindüktör taklit devresinin giriş akımı-akı eğrileri. 75

Şekil 4.21: Seri RLC devresi ve direnç, kapasitör ve memindüktörün farklı frekanslar için gerilimleri (b) 50 Hz (c) 100 Hz. 77

Şekil 4.22: Memindüktör taklit devresinin devre elemanları ile gerçekleştirilmesi. 78

Şekil 4.23: Memindüktör devresinin farklı frekanslardaki giriş sinyalleri için histerezis eğrileri (a) 100 Hz (C_2=330 nF) (b) 1 kHz (C_2=33 nF) (c) 5 kHz (C_2=3.3 nF) (d) 10 kHz (C_2=3.3 nF). 80

TABLO LİSTESİ

Sayfa No

Tablo 2.1: Hafızalı sistemlerin tanım denklemleri [13].....9

Tablo 2.2: Hafızalı sistemlerin tanım denklemleri [13].....9

Tablo 2.3: Mutator yapısından elde edilen hafızalı elemanların birbirine tek taraflı dönüşümü için bağlantı kombinasyonları [6]. 30

Tablo 2.4: Mutator yapısından elde edilen hafızalı elemanların birbirine çift taraflı dönüşümü için bağlantı kombinasyonları [6]. 30

Tablo 2.5: Mutator yapısına ait bağlantı kombinasyonları ve memkondüktans değerleri [15]. 33

Tablo 3.1: Benzetimlerde kullanılan TSMC 0.18 CMOS parametreleri. 43

Tablo 3.2: MC←MR ve ML←MR dönüşümleri için mutator yapıları [16]. 48

Tablo 4.1: Tasarlanan memkapasitör devresinin diğer çalışmalarla karşılaştırılması. 64

Tablo 4.2: Tasarlanan memindüktör devresinin diğer çalışmalarla karşılaştırılması. 81

SİMGE VE KISALTMA LİSTESİ

Simgeler	Açıklama
C	: Kapasitör
C_M	: Memkapasitans
C_{OX}	: Oksit kapasitesi
D_M	: Memkapasitansın tersi
g_m	: OTA'nın geçiş iletkenliği
G_M	: Memdüktans
I	: Akım
I_B	: Kutuplama akımı
L	: Bobin
L	: MOS transistör uzunluğu
L_M	: Memindüktans
MC	: Memkapasitör
MI	: Memindüktör
MR	: Memristör
Q, q	: Yük
R	: Direnç
R_M	: Memristans
U	: Enerji
V	: Gerilim
V_{DD}	: Pozitif besleme gerilimi
V_{SS}	: Negatif besleme gerilimi
W	: MOS transistör genişliği
Λ_M	: Memindüktansın tersi
μ_n	: Elektron mobilitesi
ρ	: Akının integrali
σ	: Yükün integrali
Φ	: Akı

Kısaltmalar	Açıklama
CCII-	: Negative Type Second Generation Current Conveyor
CCII+	: Positive Type Second Generation Current Conveyor
CMOS	: Complementary Metal Oxide Semiconductor
DO-CCII	: Dual Output Second Generation Current Conveyor
MOS	: Metal Oxide Semiconductor
MO-OTA	: Multi Output Operational Transconductance Amplifier
NMOS	: N-Type Metal Oxide Semiconductor
OTA	: Operational Transconductance Amplifier
PMOS	: P-Type Metal Oxide Semiconductor
VDCC	: Voltage Differencing Current Conveyor

ÖZET

DOKTORA TEZİ

YÜKSEK DERECEDEN LİNEER OLMAYAN DEVRE ELEMANLARININ MODELLENMESİ

Mustafa KONAL

İstanbul Üniversitesi-Cerrahpaşa

Lisansüstü Eğitim Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman : Prof. Dr. Fırat KAÇAR

Bu tez çalışması memkapasitör ve memindüktör gibi yüksek dereceden lineer olmayan devre elemanlarının tasarımlarını ve uygulamalarını içermektedir. Tez kapsamında aktif ve pasif devre elemanları kullanılarak gerçekleştirilmiş farklı memkapasitör ve memindüktör taklit devreleri önerilmiştir. Çalışmanın ilk kısmında işlemsel geçiş iletkenliği yükselteçleri (OTA) ve pasif devre elemanları kullanılarak bir memkapasitör devresi tasarlanmıştır. İkinci olarak, gerilim farkı alan akım taşıyıcılar (VDCC) tabanlı bir memkapasitör taklit devresi tasarlanmıştır. Bu devrede de çok az sayıda aktif ve pasif devre elemanı kullanılmıştır. Akım modlu yapılar avantajlı özelliklerinden dolayı devre tasarımlarında önemli bir yere sahiptirler. Son olarak, yine OTA aktif elemanları ve az sayıda pasif devre elemanları kullanılarak bir memindüktör taklit devresi tasarlanmıştır. OTA, basit yapısı sayesinde önerildiği ilk günden bugüne kadar devre tasarımlarında sıkça tercih edilen bir elemandır. Bu nedenle hafızalı devre elemanlarının tasarımları için de oldukça uygundur.

Önerilen tüm yapılarda aynı aktif devre elemanının kullanılması analog tümdevre tasarımları için önemlidir. Memkapasitör ve memindüktör taklit devreleri çeşitli uygulamalarda kullanılarak performansları ve hafıza özellikleri test edilmiştir. Tasarlanan bu devrelerin hem benzetimleri hem de deneysel olarak analizleri yapılmıştır ve tüm sonuçlar beklenen sonuçlar ile uyumlu olarak başarılı bir şekilde elde edilmiştir.

Temmuz 2021, 111 sayfa.

Anahtar kelimeler: Memkapasitör, Memindüktör, Analog tümdevre, Taklit devresi.

SUMMARY

Ph.D. THESIS

MODELING OF HIGHER ORDER NON-LINEAR CIRCUIT ELEMENTS

Mustafa KONAL

Istanbul University-Cerrahpasa

Institute of Graduate Studies

Department of Electrical and Electronic Engineering

Supervisor : Prof. Dr. Fırat KAÇAR

This thesis includes the designs and applications of higher order non-linear circuit elements such as memcapacitors and meminductors. Within the scope of the thesis, different memcapacitor and meminductor emulator circuits are proposed using active and passive circuit elements. In the first part of the study, a memcapacitor circuit is designed using operational transconductance amplifiers (OTA) and passive circuit elements. Secondly, a memcapacitor emulator circuit based on voltage differencing current conveyors (VDCC) is designed. A few number of active and passive circuit elements are also used in this circuit. Current mode structures have an important place in circuit designs due to their advantageous properties. Finally, a meminductor emulator circuit is designed by using OTA active elements and a small number of passive circuit elements. Thanks to its simple structure, OTA has been a frequently preferred element in circuit designs since it was proposed. For this reason, it is also quite suitable for the design of memory circuit elements.

It is important for analog integrated circuit designs to use the same active circuit element in all proposed structures. Memcapacitor and meminductor emulator circuits are used in various applications to test their performance and memory properties. Both simulation and

experimental analyzes of these designed circuits are implemented and all results are successfully obtained in accordance with the expected results.

July 2021, 111 pages.

Keywords: Memcapacitor, Meminductor, Analog integrated circuit, Emulator circuit.

1. GİRİŞ

1971 ve 1976 yıllarında yayınladığı çalışmalarında L. Chua, temel devre elemanları olan direnç, kapasitör ve bobini, dördüncü bir devre elemanı olan, hafızalı direnç anlamına gelen memristör (memory+resistor) ile genişletmiştir [1], [2]. 1980 yılında L. Chua yüksek dereceden elemanlar adıyla komple bir sistemi sunmuştur [3]. Daha sonra benzer şekilde klasik kapasitör ve bobinin de hafızalı versiyonları olan memkapasitör ve memindüktör tanıtılmıştır.

Akım ile gerilim arasındaki ilişkiyi direnç, gerilim ile yük arasındaki ilişkiyi kondansatör, akım ile akı arasındaki ilişkiyi bobin ifade eder iken; akı ile yük arasındaki boşluğu doldurması gereken fiziksel eleman hafızalı direnç anlamına gelen (memory+resistor) memristördür. 2009 yılında M. Di Ventra, Y. V. Pershin ve L. Chua hafızalı eleman kavramının dirençle sınırlı olmadığını, kapasitif ve endüktif sistemlere de uygulanabileceğini göstermişlerdir [4]. Memristif, memkapasitif ve memindüktif sistemler adını alan hafızalı devre elemanları, bilim ve teknolojinin farklı alanlarında kullanımları nedeniyle ilgi görmektedir. Bir güç kaynağına ihtiyaç duymadan bilgiyi saklayan devre elemanları ile gerçekleştirilen devreler, geleneksel cihazlara kıyasla düşük güç, depolama vs. gibi önemli avantajlar sunmaktadır.

Temel devre elemanları, elektronik devreler ve cihazlar için çok önemli bir yere sahiptir. Kayıp devre elemanı olarak ortaya atılan memristör, 2008 yılında HP laboratuvarlarında nano ölçekli titanyum dioksit filmler kullanılarak fiziksel olarak gerçekleştirildikten sonra [5], dördüncü temel eleman olarak kabul görmüş ve hafızalı bir eleman olması özelliği ile bu alanda ihtiyaç duyulan devreler için çok yararlı olmuştur. Memristörün kapasitif ve endüktif sistemlere uygulanmasıyla memkapasitör ve memindüktör elemanları elde edilmiştir ve yüksek dereceden lineer olmayan özelliğe sahip tüm bu devre elemanları elektronik devreler ve uygulamaları için bir çığır açmıştır.

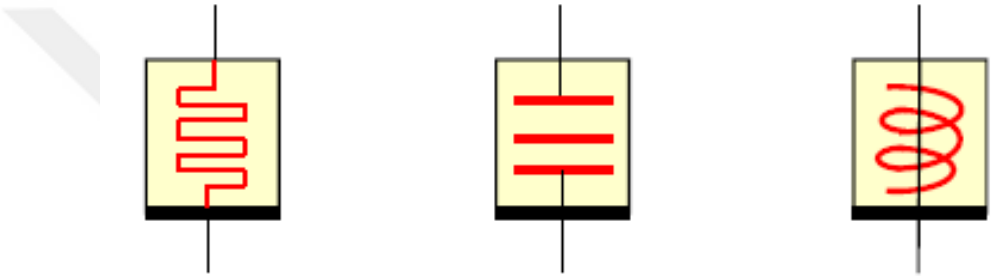
Teknolojideki sürekli boyutsal değişimin getirdiği zorluklar nedeniyle, CMOS ile uyumlu ve nano ölçekli boyutlarda yüksek performans sağlayabilen, birçok uygulama için yüksek veri depolama gerekliliği nedeniyle özellikle belleklerin alternatiflerini araştırmaya ihtiyaç duyulmuştur. Memristör tabanlı teknoloji, modern elektronik sistemlerde ve çip üzeri sistemlerde, yeniden yapılandırılabilir analog modüller ve CMOS bellekler için uygun çözümler sunar. Memkapasitör ve memindüktör, memristör kavramına dayanan iki yeni

genelleştirilmiş enerji depolama elemanıdır. Güç kaynağına gerek olmadan bilgiyi işleme ve saklama yetenekleri, gelecekteki devre araştırmaları ve kalıcı bellekler, düşük güçte hesaplama, nöromorfik ve biyolojik sistemler, uzaktan algılama, osilatörler ve filtreler de dahil olmak üzere çeşitli alanlarda uygulamalar için yeni alanlar açacaktır [6]. Memristör, memkapasitör ve memindüktör gibi mem-elemanlar, diğer geleneksel elemanlar kullanılarak elde edilemeyen özgün davranışları nedeniyle, birçok uygulamada çok önemli birer parça haline gelmiştir ve bu nedenle bu elemanların modellenmesi gerekli hale gelmiştir [7]. Son yıllarda araştırmacılar tarafından memkapasitör ve memindüktör yapılarının SPICE modelleri ve aynı topolojide farklı devre elemanları kullanılarak memkapasitör ve memindüktör elde edilen mutator yapıları sunulmuştur. Ek olarak, aktif ve pasif devre elemanları kullanılarak çeşitli memkapasitör ve memindüktör taklit devreleri önerilmiştir. Tüm bu devrelerin bazıları memristör tabanlı iken, bazıları ise bir memristöre ihtiyaç duymadan gerçekleştirilmiştir.

Bu tez kapsamında, hafızalı devre elemanları olan memkapasitör ve memindüktörün taklit devreleri tasarlanmıştır. Tasarlanan memkapasitör ve memindüktör taklit devreleri memristör tabanlıdır. Aktif devre elemanları kullanılarak gerçekleştirilen memristör yapıları, aynı aktif devre elemanları kullanılarak memkapasiör ve memindüktör devrelerine dönüştürülmüştür. Dönüştürülen devrelerde, memristör yapılarında kullanılan aktif elemanların kullanılması, gerçekleştirilen devrelerin basit bir yapıya sahip olması ve analog tümdevre tasarımlarına uygun olması açısından önemlidir. İki adet memkapasitör taklit devresi ve bir adet memindüktör taklit devresi önerilmiştir. Önerilen üç devrede de iki adet aktif elemanın yanı sıra birkaç tane pasif devre elemanı kullanılmıştır. Memkapasitör yapılarından bir tanesinde ve memindüktör yapısında lineer olmayan karakteristiği sağlamak amacıyla analog çarpma devresi kullanılırken, diğer memkapasitör yapısı çarpma devresi kullanılmadan gerçekleştirilmiştir. Çarpma devresi kullanılması bu yapıların ekstra güç harcamasına ve çip alanında daha fazla yer kaplamasına neden olmaktadır. Tasarlanan tüm devreler elektronik olarak ayarlanabilir özelliğe sahiptir, böylelikle memkapasitörlerin yük değerleri ve memindüktörün akı değeri devrelerde kullanılan aktif elemanlar aracılığıyla değiştirilebilir. Ayrıca gerçekleştirilen devrelerin devre analizleri yapılmış ve çeşitli uygulamalarda kullanılarak performansları test edilmiştir. Yüksek dereceden lineer olmayan tüm bu hafızalı devre elemanları ve uygulama devrelerinin LTSpice programı aracılığıyla benzetimleri yapılmıştır. Bununla birlikte memindüktör taklit devresi ayrık devre elemanları kullanılarak deneysel olarak da gerçekleştirilmiştir.

2. GENEL KISIMLAR

Memristif sistemlerin kapasitif ve endüktif sistemlere de uygulanmasıyla memkapasitor ve memindüktör elemanları elde edilmiştir [4]. Memkapasitör ve memindüktörün fiziksel olarak bulunamaması nedeniyle araştırmacılar bu elemanların taklit devrelerine yönelmişleridir. Memristör, memkapasitör ve memindüktör gibi hafızalı elemanlar, diğer geleneksel elemanlar kullanılarak elde edilemeyen özgün davranışları nedeniyle, birçok uygulamada önemli birer parça haline gelmiştir ve bu nedenle bu elemanların modellenmesi gerekli hale gelmiştir. Memristör, memkapasitör ve memindüktörün sembolleri Şekil 2.1'de gösterilmiştir.



Şekil 2.1: Hafızalı elemanların devre sembolleri (a) memristör (b) memkapasitör (c) memindüktör [4].

Genel olarak, eğer *x*, sistemin iç durumunu tanımlayan bir *n* adet durum değişken seti ile ifade edilirse, *u(t)* ve *y(t)*, sistemin giriş ve çıkışını gösteren iki tamamlayıcı yapısal değişkendir ve *n*. dereceden *u*-kontrollü hafıza elemanları genel bir sınıf olarak aşağıdaki şekilde tanımlanabilir:

$$y(t) = g(x, u, t)u(t) \tag{2.1}$$

$$\dot{x} = f(x, u, t) \tag{2.2}$$

burada *f* sürekli *n*-boyutlu bir vektör fonksiyonudur [4].

2.1 MEMKAPASİTİF SİSTEMLER

M. Di Ventra, Y. V. Pershin ve L. Chua, *n*. dereceden gerilim kontrollü memkapasitif sistemleri aşağıdaki gibi tanımlamışlardır [4]:

$$q(t) = C(x, V_C, t)V_C(t) \tag{2.3}$$

$$\dot{x} = f(x, V_C, t) \tag{2.4}$$

burada *q(t)*, *t* anında kapasitör üzerindeki yük, $V_C(t)$ buna karşılık gelen gerilim ve *C* ise sistemin durumuna bağlı olan memkapasitanstır. Benzer şekilde *n*. dereceden yük kontrollü memkapasitif sistemleri de aşağıdaki gibi ifade emişlerdir:

$$V_C(t) = C^{-1}(x, q, t)q(t) \tag{2.5}$$

$$\dot{x} = f(x, q, t) \tag{2.6}$$

burada C^{-1} memkapasitansın tersidir. Ek olarak, Eşitlik (2.3) ve (2.4) düzenlendiğinde, gerilim kontrollü memkapasitörün yük değerini Eşitlik (2.7)'deki gibi ve Eşitlik (2.5) ile (2.6) düzenlendiğinde ise yük kontrollü memkapasitörün gerilim değerini Eşitlik (2.8)'deki gibi elde etmişlerdir.

$$q(t) = C\left[\int_{t_0}^{t} V_C(\tau)\, d\tau\right] V_C(t) \tag{2.7}$$

$$V_C(t) = C^{-1}\left[\int_{t_0}^{t} q(\tau)\, d\tau\right] q(t) \tag{2.8}$$

Yukarıdaki eşitliklerde integralin alt indisi (ilk anda) -∞, ya da sırasıyla $\int_{-\infty}^{0} V_C(\tau)d\tau = 0$ ve $\int_{-\infty}^{0} q(\tau)d\tau = 0$ ise 0 seçilebilir.

Eşitlik (2.3) incelendiğinde gerilim sıfır olduğunda yük de sıfır olur. Bununla birlikte, akımın sıfır olması yükün de sıfır olduğu anlamına gelmez ve bu nedenle memkapasitörün enerji depolayabileceği söylenebilir. Sistemde yapısal bir değişiklik nedeniyle veya kapasitörü oluşturan malzemelerin bağlı yükleri ve taşıyıcıların kuantum mekanik özelliklerinde ya da her iki durumda kapasitansta bir değişim meydana gelebilir. Her iki durumda da, harici kontrol parametresinin uygulanması üzerine sistemin kapasitansının değiştirilmesinde esnek olmayan etkiler ilişkili olabilir. Bu işlemler, kondansatörü oluşturan malzemelerin ısınması şeklinde enerji açığa çıkarır. Bununla birlikte, bu ısı, kapasitör ile seri bir direnç olarak basitçe açıklanmayabilir.

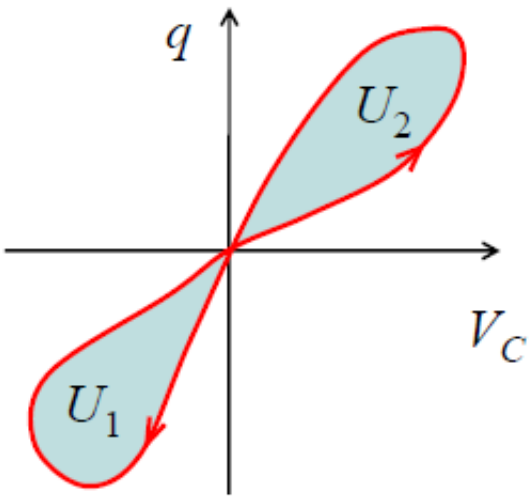
Benzer şekilde, sistemin kapasitansını değiştirmek için kontrol parametresinden değil, durum değişkeni için hareket denklemini kontrol eden kaynaklardan gelen enerjinin gerekli olduğu durumlar olabilir. Bu enerji daha sonra devrede serbest bırakılarak akımı yükseltebilir. Bu

nedenle, memkapasitif sistemler için verilen Eşitlik (2.3) ve (2.4), prensipte hem aktif hem de pasif cihazları tanımlayabilir. Bununla birlikte, tamamen boşalmış bir durumdan başlayarak, pasif memkapasitif bir sistemden çıkarılan enerji miktarı, önceden eklenen enerji miktarını aşamaz. Matematiksel olarak bu özellik şu şekilde yazılabilir ($t = t_0$'da sistemde enerji depolanmaması koşuluyla):

$$U_C(t) = \int_{t_0}^{t} V_C(\tau)\, I(\tau) d\tau \geq 0 \tag{2.9}$$

Eşitlik (2.9), pasif memkapasitif sisteme uygulanan gerilim $V_C(t)$ gibi kontrol parametresinin herhangi bir biçimi için geçerli olmalıdır. Ayrıca, enerji tüketen süreçlere sahip memkapasitif sistemlerde, $t > t_0$ için Eşitlik (2.9)'da eşitlik işareti gerçekleştirilmez ($V_C(t) \neq 0$ varsayılarak).

Şekil 2.2 orijinden geçen şematik bir memkapasitif sistem histeresiz döngüsünü göstermektedir. Taralı alanlar sisteme eklenen/sistemden çıkarılan enerji U_i'yi verir. Bu enerji, kondüktanstaki değişikliğe eşlik eden bazı fiziksel esnek veya esnek olmayan süreçlerle ilgilidir. Sistem, $U_1 + U_2 = 0$ ise pasif, $U_1 + U_2 > 0$ ise enerji tüketen ve $U_1 + U_2 < 0$ ise aktiftir.



Şekil 2.2: Memkapasitif bir sistemin histerezis döngüsünün şeması [4].

Son olarak, durum denklemi Eşitlik (2.4) herhangi bir verilen $t > t_0$ zamanında sadece benzersiz bir çözüme sahip olduğundan (varsayıma göre), $V_C(t)$ ω frekansı ile periyodik ise, yani $V_C(t) = V_0 \cos(2\pi\omega t)$, o zaman q-V_C eğrisi orijinden geçen basit bir döngüdür. Yani, gerilim kontrollü bir sistemde belirli bir V_C gerilimi için q yükünün en fazla iki değeri ya da bir

yük kontrollü sistemde belirli bir q yükü için V_C geriliminin iki değeri olabilir. Bu döngü aynı zamanda, Eşitlik (2.3) ve (2.4)'te, $C(x, V_C, t) = C(x, -V_C, t)$ ve $f(x, V_C, t) = f(x, -V_C, t)$ olması durumunda, orijine göre anti-simetriktir.

Memristif sistemlerde olduğu gibi, memkapasitif bir sistem, Eşitlik (2.4) ve (2.6)'nın kararlı durum çözümünü kabul ettiğini varsayarsak, sonsuz frekans sınırında doğrusal bir kapasitör olarak ve sıfır frekans sınırında doğrusal olmayan bir kapasitör olarak davranır. Bu davranışın kaynağı yine sistemin bayastaki yavaş bir değişime (düşük frekanslar için) ve tersine, aşırı yüksek frekanslı salınımlara yanıt verememesine uyum sağlama becerisine dayanmaktadır.

2.2 MEMİNDÜKTİF SİSTEMLER

M. Di Ventra, Y. V. Pershin ve L. Chua, *n*. dereceden akım kontrollü memindüktif sistemleri Eşitlik (2.10) ve (2.11)'deki gibi tanımlamışlardır:

$$\varphi(t) = L(x, I, t)I(t) \tag{2.10}$$

$$\dot{x} = f(x, I, t) \tag{2.11}$$

burada L memindüktanstır ve *n*. dereceden akı kontrollü memindüktif sistemleri de aşağıdaki gibi ifade etmişlerdir:

$$I(t) = L^{-1}(x, \varphi, t)\varphi(t) \tag{2.12}$$

$$\dot{x} = f(x, \varphi, t) \tag{2.13}$$

burada L^{-1} memindüktansın tersidir.

Eşitlik (2.10) ve (2.11)'e göre akım kontrollü memindüktörler Eşitlik (2.14)'teki gibi ve Eşitlik (2.12) ve (2.13)'e göre de akı kontrollü memindüktörler Eşitlik (2.15)'teki gibi tanımlanır.

$$\varphi(t) = L\left[\int_{t_0}^{t} I(\tau)\, d\tau\right] I(t) \tag{2.14}$$

$$I(t) = L^{-1}\left[\int_{t_0}^{t} \varphi(\tau)\, d\tau\right] \varphi(t) \tag{2.15}$$

Yukarıdaki eşitliklerde integralin alt indisi -∞, ya da sırasıyla $\int_{-\infty}^{0} I(\tau)d\tau = 0$ ve $\int_{-\infty}^{0} \varphi(\tau)d\tau = 0$ ise 0 seçilebilir.

Akım kontrollü memindüktif sistemleri ele alırsak Eşitlik (2.10)'un her iki tarafının zaman türevi alındığında elde edilen denklem aşağıdaki gibidir.

$$V_L = \frac{d\varphi}{dt} = L\frac{dI}{dt} + I\frac{dL}{dt} \tag{2.16}$$

Yukarıdaki denklemin sağ tarafındaki ikinci terim, zamana bağlı bir L nedeniyle indüklenen gerilime ek bir katkıdır. Akım kontrollü memindüktif sistemde depolanan enerji aşağıdaki şekilde hesaplanabilir:

$$U_L(t) = \int_{t_0}^{t} V_L(\tau) I(\tau) d\tau = \int_{t_0}^{t} \left[L\frac{dI}{dt} + I\frac{dL}{dt}\right] I(\tau)\, d\tau \tag{2.17}$$

L sabit olduğunda, enerji için iyi bilinen $U_L = LI^2/2$ ifadesi kolayca elde edilir. Genellikle bu U_L, akım tarafından üretilen manyetik alanın enerjisi olarak yorumlanır. Memkapasitif sistemlerin pasiflik kriterine benzer şekilde, Eşitlik (2.17), eğer $t = t_0$'da denklemin ikinci kısmı minimum enerji durumunda ve $U_L(t) \geq 0$ ise, memindüktif sistemin pasiflik kriterini sağlar.

Son olarak, memkapasitif sistemlerde olduğu gibi, harici kontrol parametresi, ω frekansına sahip periyodik bir zaman fonksiyonu olduğunda, yani $I(t) = I_0 \cos(2\pi\omega t)$, $\varphi - I$ eğrisinin orijinden geçen basit bir döngü olması beklenir, yani belirli bir I akımı için φ akısının en fazla iki değeri olabilir. Bu döngü aynı zamanda, Eşitlik (2.10) ve (2.11)'de, $L(x, I, t) = L(x, -I, t)$ ve $f(x, I, t) = f(x, -I, t)$ olması durumunda, orijine göre anti-simetriktir. Ayrıca, manyetik geçirgenlik akımın yavaş periyodik değişimlerine ayarlanabilir, bu yüksek frekanslarda olmaz, böylece bu cihaz düşük frekanslarda doğrusal olmayan bir indüktör (Eşitlik (2.11) ve (2.13)'ün kararlı durum çözümünü kabul ettiğini varsayarak) ve yüksek frekanslarda doğrusal bir indüktör olarak davranır.

Yüksek dereceden hafızalı elemanlar ele alındığında, literatürde memkapasitör ve memindüktör devrelerinin çeşitli SPICE modellerinin yer aldığı görülmektedir [8]–[13]. Aynı devre üzerinde farklı devre elemanları kullanılarak ya da elemanların yerleri değiştirilerek, memkapasitör [6], [14]–[18] ve memindüktör [6], [11], [15]–[17], [19], [20] devrelerinin elde edildiği çeşitli mutator yapıları da gerçekleştirilmiştir. Benzer şekilde, aynı topolojiye bağlı kalmadan, aktif ve pasif devre elemanları kullanılarak gerçekleştirilmiş çeşitli memkapasitör [21]–[35] ve memindüktör [23], [27], [32]–[44] taklit devreleri de araştırmacılar tarafından önerilmiştir.

2.3 MEMRİSTİF, MEMKAPASİTİF VE MEMİNDÜKTİF SİSTEMLERİN SPICE MODELLERİ

D. Biolek, Z. Biolek ve V. Biolkova, [4]'te verilen matematiksel ifadelerine dayalı olarak genel memristif, memkapasitif ve memindüktif sistemlerin SPICE modellemesinin bir yöntembilimini uygulamışlardır. 2008 yılında Kaliforniya'da yapılan "Memristor and Memristive Systems Symposium" Sempozyumu'nda t_0'dan t'ye zamanda integral alarak, gerilim ve akımdan türetilen yük q, akı φ, yükün integrali σ ve akının integrali ρ ifadeleri aşağıdaki gibi ifade edilmiştir:

$$q = \int_{t_0}^{t} i(\tau)d\tau, \quad \varphi = \int_{t_0}^{t} v(\tau)d\tau, \quad \sigma = \int_{t_0}^{t} q(\tau)d\tau, \quad \rho = \int_{t_0}^{t} \varphi(\tau)d\tau \tag{2.18}$$

Referans [4]'teki tanımların genelleştirilmesi ile elde edilen, akım kontrollü, gerilim kontrollü, yük kontrollü ve akı kontrollü memristif, memkapasitif ve memindüktif sistemlerin port ve durum denklemleri Tablo 2.1'de verilmiştir [13]. [4]'e göre, n. dereceden sistemlerde, x, n durum değişkeni içeren bir vektördür, yani $x = [x_1, x_2, \cdots, x_n]$. R_M, G_M, C_M, D_M, L_M ve Λ_M nicelikleri sırasıyla memristans, memdüktans, memkapasitans, memkapasitansın tersi, memindüktans ve memindüktansın tersini ifade eder. Bunlara karşılık gelen fiziksel birimleri sırasıyla Ohm, Siemens, Farad, Farad^{-1}, Henry ve Henry^{-1}'dir. Sistem kontrolünün tipi, sistem durumunun zaman türevini kontrol eden konudan türetilir. Örneğin, Akım Kontrollü Memristif Sistemin durumunun zaman türevi, memristif porttan geçen akımdan türetilmiştir.

Tablo 2.2'de akım, gerilim, akı ve yük kontrollü, memristör, memkapasitör ve memindüktörün tanım denklemleri özetlenmiştir. Bu hafızalı sistemlerde durum değişkenleri memristör için yük ve akı, memkapasitör için akı ve yükün integrali ve memindüktör için yük ve akının integralidir. Örneğin Tablo 2.2'de; yük, elektrik akımı ile kontrol edildiğinden, memristör akım kontrollü olarak ifade edilmiştir. Ancak, böyle bir memristör referans [4]'te yük kontrollü olarak belirtilmiştir.

Tablo 2.1: Hafızalı sistemlerin tanım denklemleri [13].

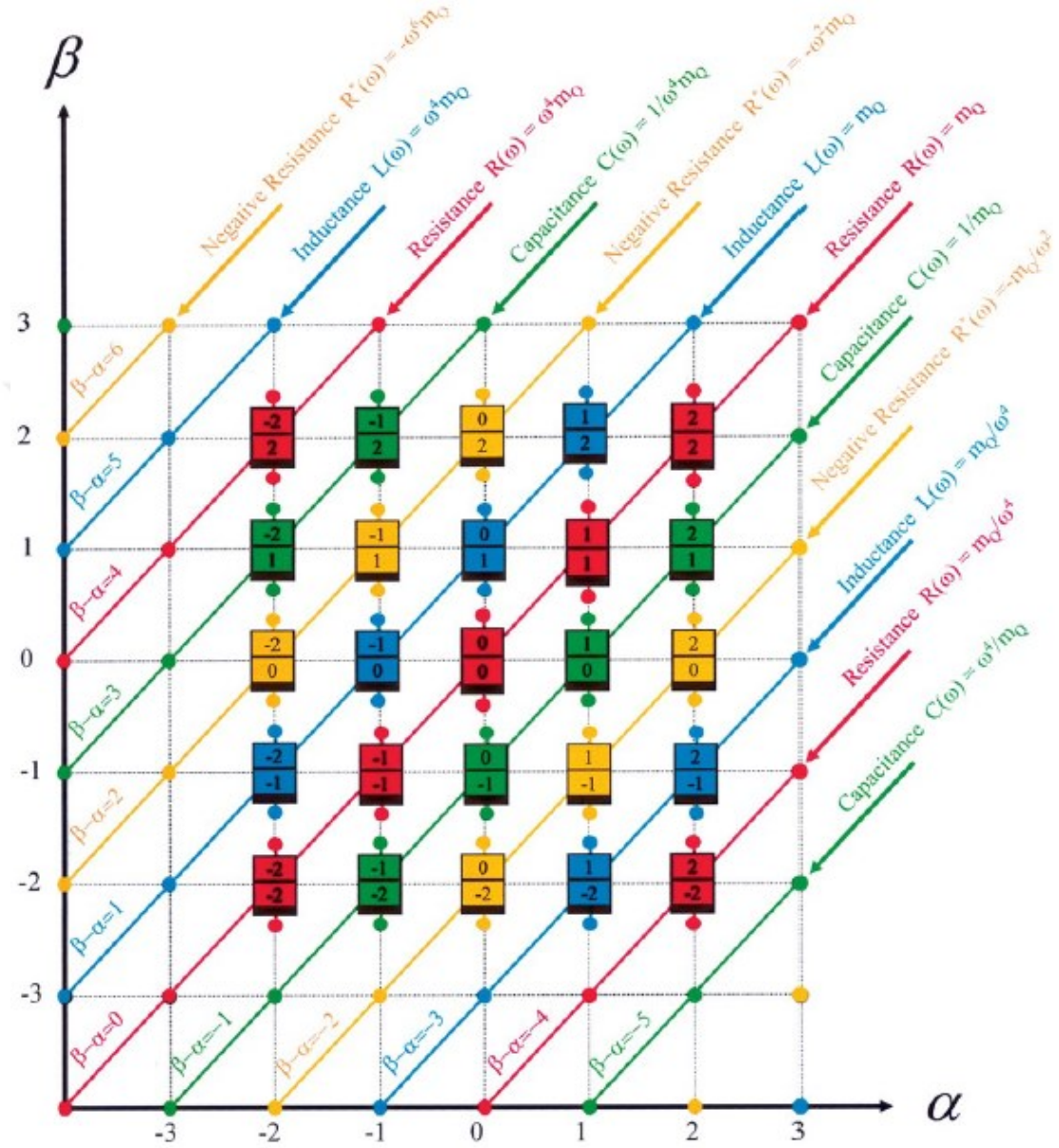
Sistem tipi	**Port denklemleri**	**Durum denklemleri**
Akım Kontrollü Memristif Sistem	$v = R_M(x,i,t)i$	$\dot{x} = f(x,i,t)$
Gerilim Kontrollü Memristif Sistem	$i = G_M(x,v,t)v$	$\dot{x} = f(x,v,t)$
Gerilim Kontrollü Memkapasitif Sistem	$q = C_M(x,v,t)v$	$\dot{x} = f(x,v,t)$
Yük Kontrollü Memkapasitif Sistem	$v = D_M(x,q,t)q$	$\dot{x} = f(x,q,t)$
Akım Kontrollü Memindüktif Sistem	$\varphi = L_M(x,i,t)i$	$\dot{x} = f(x,i,t)$
Akı Kontrollü Memindüktif Sistem	$i = \Lambda_M(x,\varphi,t)\varphi$	$\dot{x} = f(x,\varphi,t)$

Tablo 2.2: Hafızalı sistemlerin tanım denklemleri [13].

Sistem tipi	**Port denklemleri**	**Temel denklemler**
Akım Kontrollü Memristif Sistem	$v = R_M(q)i$	$\varphi = \varphi(q), R_M(q) = \frac{d\varphi}{dq}$
Gerilim Kontrollü Memristif Sistem	$i = G_M(\varphi)v$	$q = q(\varphi), G_M(\varphi) = \frac{dq}{d\varphi}$
Gerilim Kontrollü Memkapasitif Sistem	$q = C_M(\varphi)v$	$\sigma = \sigma(\varphi), C_M(\varphi) = \frac{d\sigma}{d\varphi}$
Yük Kontrollü Memkapasitif Sistem	$v = D_M(\sigma)q$	$\varphi = \varphi(\sigma), D_M(\sigma) = \frac{d\varphi}{d\sigma}$
Akım Kontrollü Memindüktif Sistem	$\varphi = L_M(q)i$	$\rho = \rho(q), L_M(q) = \frac{d\rho}{dq}$
Akı Kontrollü Memindüktif Sistem	$i = \Lambda_M(\rho)\varphi$	$q = q(\rho), \Lambda_M(\rho) = \frac{dq}{d\rho}$

Referans [45]'te, kimyasal periyodik tabloya benzer şekilde, yüksek veya düşük dereceden devre elemanları için periyodik bir tablo verilmiştir. Şekil 2.3'te verilen bu tabloda bütün devre elemanları, tüm frekanslar için gerilim ve akım dalga formları şeklinde tanımlanmıştır. Burada

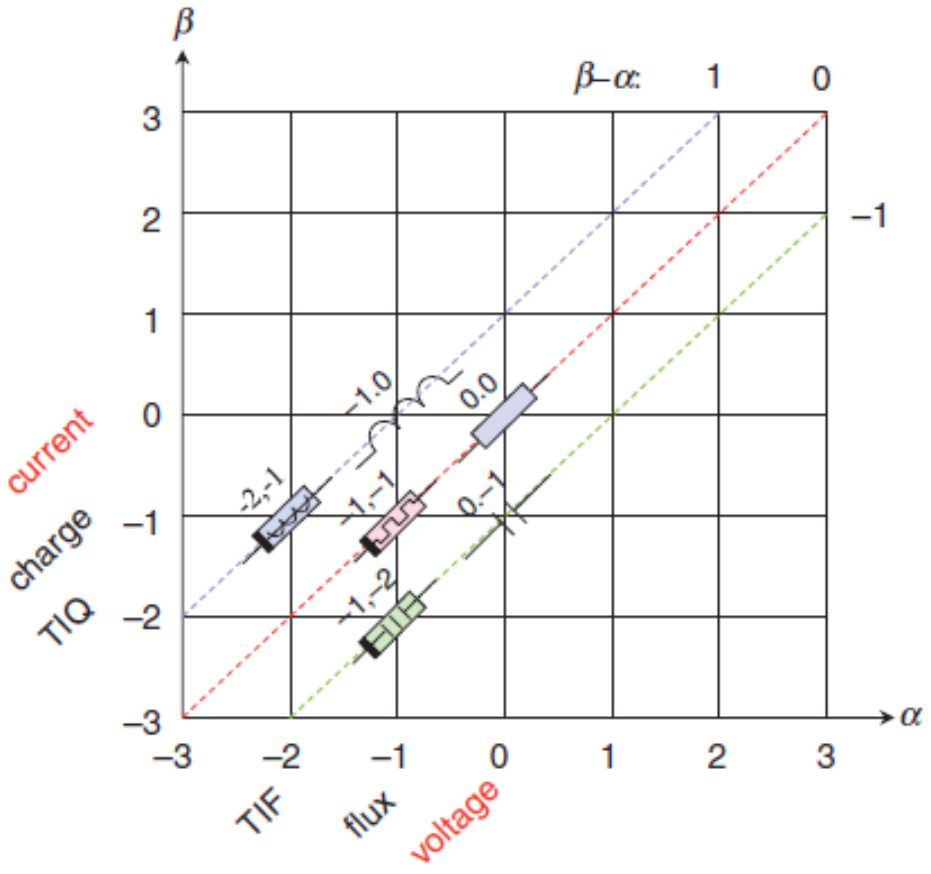
elemanların gerilim ve akım arasındaki ilişkinin türev ya da integral dereceleri (α, β) ile belirtilmiştir.



Şekil 2.3: Devre elemanları için periyodik tablo [45].

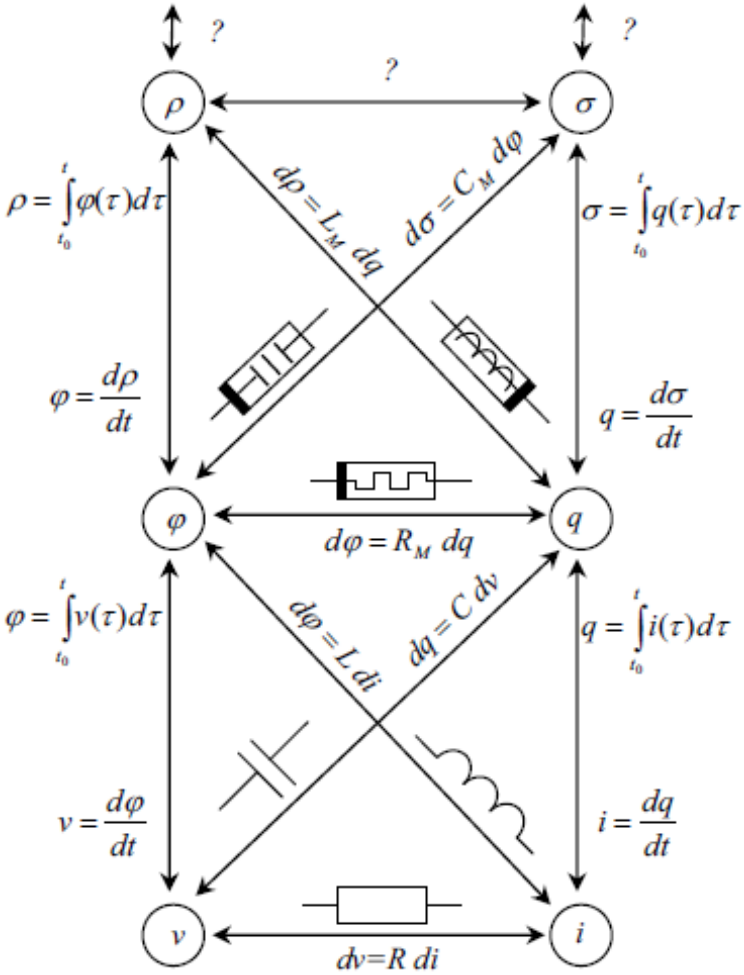
Bu tabloya göre düzenlenen ve bir kısmı Şekil 2.4'te gösterilen (α, β) veya yüksek dereceden elemanlar, doğrusal olmayan sistemlerin modellenmesi için temel yapı taşlarıdır [46].(α, β) elemanı, $v^{(\alpha)}$ ve $i^{(\beta)}$ sembolleriyle gösterilen devre değişkenleri arasında genellikle doğrusal olmayan yapıcı bir ilişki ile tanımlanır. Değişkenler, gerilim ve akımın çoklu zaman domaininde türevlerini (pozitif tamsayılar için) veya integrallerini (negatif tamsayılar için) temsil eder. Tabloda gösterilen (α, β) elemanları için $(0,0)$ direnci, $(0,-1)$ kapasitörü, $(-1,0)$

indüktörü, $(-1,-1)$ memristorü, $(-1,-2)$ memkapasitörü ve $(-2,-1)$ memindüktörü belirtmektedir [46].



Şekil 2.4: Chua'nın temel devre elemanları tablosu [46].

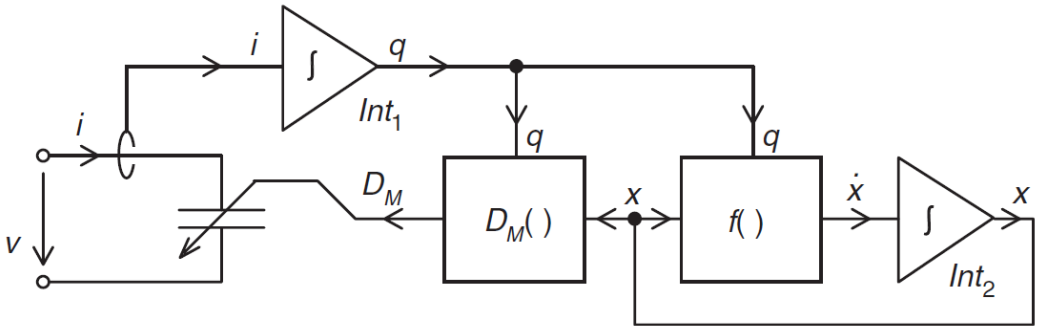
Yukarıda verilenlerin ışığında, Şekil 2.5, pasif devre elemanları direnç, indüktör ve kapasitör öğeleri ile bunların hafızalı versiyonları memristör, memindüktör ve memkapasitör arasındaki ilişkiye dair başka bir görünüm sunar. Bu şekil iki katlı bir eve benzetilirse; pasif hafızasız R, C ve L öğeleri evin zemini ve R_M, C_M ve L_M içeren hafızalı öğeler ise evin üst katını oluşturur [13].



Şekil 2.5: Hafızasız ve hafızalı temel elemanlar sistemi [13].

2.3.1 Memkapasitör SPICE Modeli

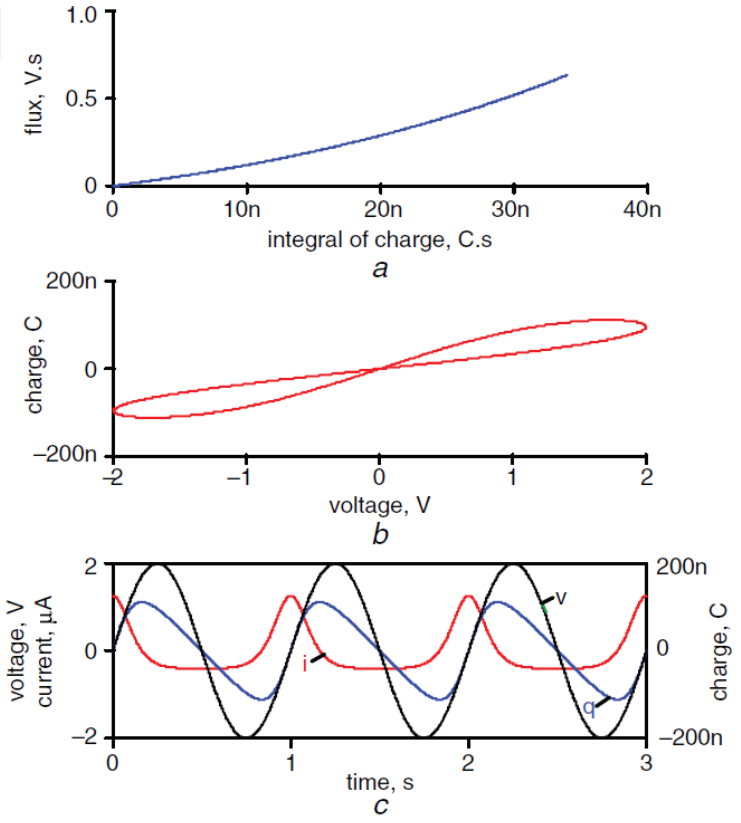
D. Biolek, Z. Biolek ve V. Biolkova 2010 yılında bir memkapasitör SPICE modeli sunmuşlardır. Bu model, cihazın somut fiziksel uygulamasına bağlı olan hafıza etkisini temsil eden durum-uzay sisteminin ve kapasitansı sistem durumu tarafından kontrol edilen bir kapasitörün alt modeli ile birleştirilmiştir. Bu model yük kontrollü bir memkapasitör örneği üzerinden gerçekleştirilmiştir. Bu modelin temel şeması Şekil 2.6'da verilmiştir [9].



Şekil 2.6: Yük kontrollü memkapasitör SPICE modelinin blok diyagramı [9].

Lineer olmayan D_M fonksiyonuna göre kapasitansı durum *x* ve elektrik yükü ile kontrol edilen bir kapasitör modelin çekirdeğidir. Yük Int_1 bloğundaki akımın zaman domainindeki integrali ile hesaplanır. Durum denklemi $\dot{x}$ birbirine bağlı $f(\,)$ ve Int_2 blokları ile modellenir.

Memkapasitör SPICE modeline iç direnci 1 mΩ, genliği 2 V ve frekansı 1 Hz olan bir sinüzoidal sinyal uygulandığında elde edilen sonuçlar Şekil 2.7'de verilmiştir.



Şekil 2.7: Memkapasitörün SPICE modelinin analiz sonuçları (a) akı-yük integrali (b) yük-gerilim (c) gerilim, akım, yük-zaman [9].

Burada tarif edilen yöntembilim, devre benzetimi için SPICE programlarında çeşitli fiziksel doğalara ait yük kontrollü memkapasitif sistemlerin etkin modellenmesini kolaylaştırır. Gerilim kontrollü memkapasitif sistemlerin modellenmesi daha da kolaydır, çünkü durum denkleminin modellenmesi için elektrik yükü gerekli değildir ve bu nedenle akımın integralini alma yoluyla hesaplamaya gerek yoktur [9].

D. Biolek, M. Di Ventra ve Y. V. Pershin, referans [4]'te gerilim kontrollü memkapasitörün yük değeri için verilen Denklem (2.7)'den yararlanarak, iki sınırlayıcı memkapasitans değeri arasında geçiş yapan bir ideal memkapasitör SPICE modeli önermişlerdir [8]. Memristör modeline benzeyen bu modeli Eşitlik (2.19)'daki gibi elde etmişlerdir:

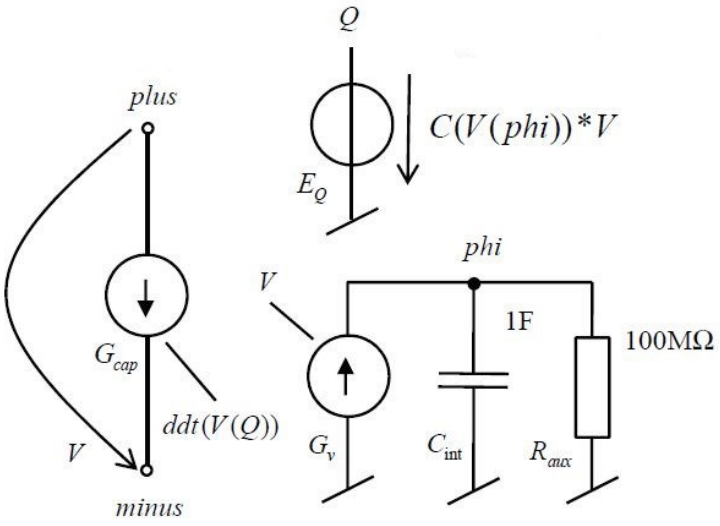
$$C\big(\varphi(t)\big) = C_{low} + \frac{C_{high}-C_{low}}{e^{-4k(\varphi(t)+\varphi_0)}+1} \tag{2.19}$$

burada C_{low} ve C_{high} memkapasitansın sınırlayıcı değerleri ($C_{low} < C_{high}$), k bir sabit ve φ_0 ise kapasitansın başlangıç değerini tanımlayan bir sabittir $C_{ini}=C(\varphi=0)$. Kapasitansın başlangıç değeri açısından eşitlik (2.19) tekrar yazılırsa:

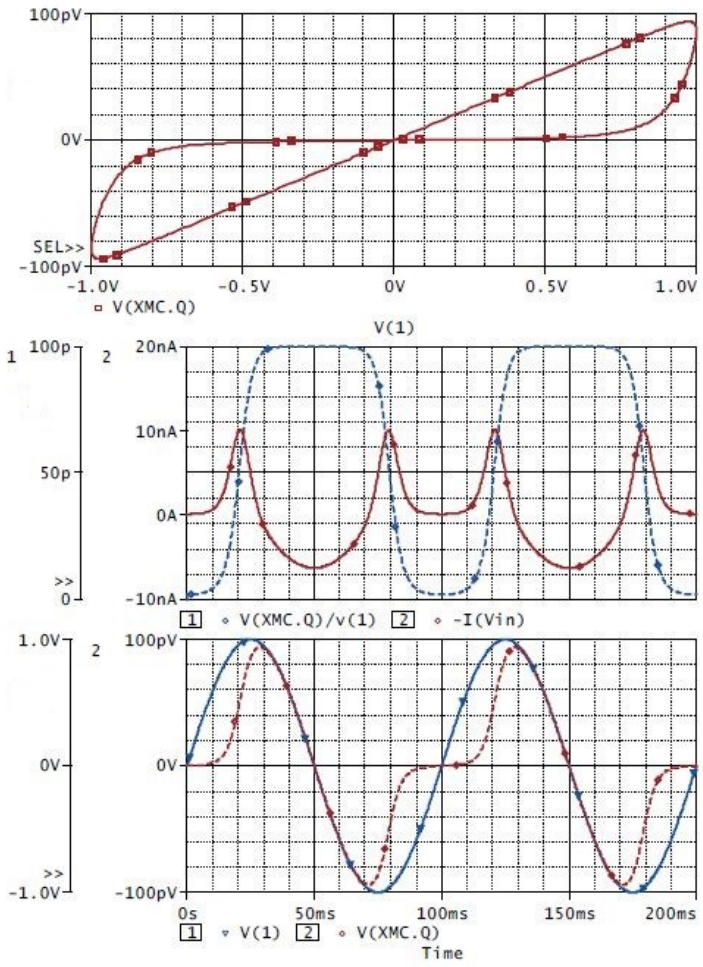
$$C\big(\varphi(t)\big) = C_{low} + \frac{C_{high}-C_{low}}{\alpha e^{-4k\varphi(t)}+1}, \alpha = \frac{C_{high}-C_{ini}}{C_{ini}-C_{low}} \tag{2.20}$$

Memkapasitör modelini Şekil 2.8'deki gibi vermişlerdir [8]. Akı, V geriliminin integrali olarak hesaplanır. G_v kaynağının akımı, V geriliminin şarj ettiği C_{int} kapasitörünün yüküne eşittir, dolayısıyla *phi* düğümündeki gerilim de akıya eşittir. Bu akı, Eşitlik (2.20)'ye göre memkapasitansı hesaplamada kullanılır. Yük, kontrollü gerilim kaynağı E_Q'nun Q düğümünün gerilimi olarak elde edilir. Yük, daha sonra zamanda türevinin alınması yoluyla terminal akımını elde etmek için kullanılır (G_{cap} kaynağı).

Şekil 2.8'deki modele dayalı olarak, genliği 1 V, frekansı 1 Hz olan sinüzoidal sinyal uygulandığında memkapasitör SPICE modelinin benzetim sonuçları Şekil 2.9'da verilmiştir [8].



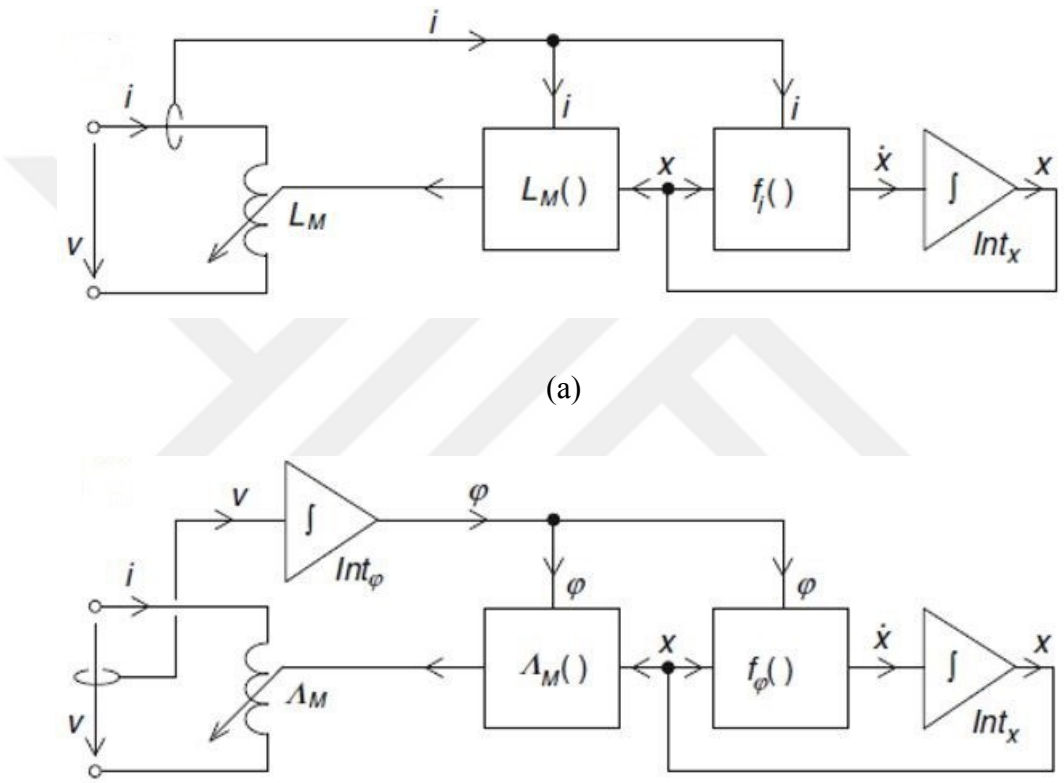
Şekil 2.8: İdeal memkapasitör SPICE modeli [8].



Şekil 2.9: Memkapasitör SPICE modelinin benzetim sonuçları: histerezis eğrisi, memkapasitans ve terminal akımı, terminal gerilimi ve yük eğrileri [8].

2.3.2 Memindüktör SPICE Modeli

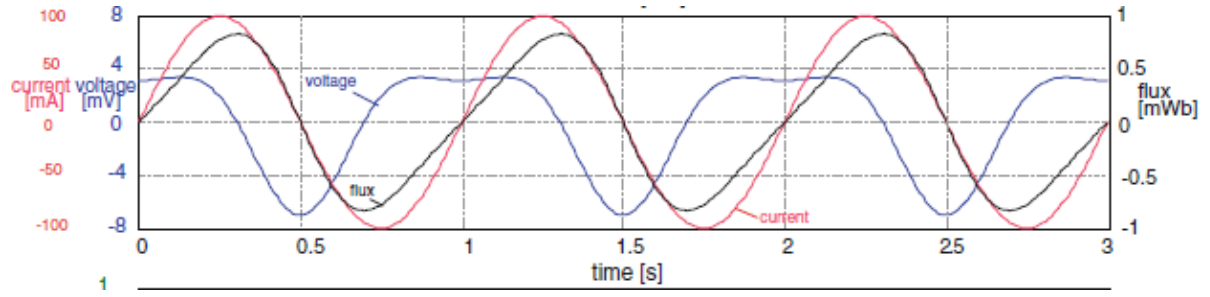
D. Biolek, Z. Biolek ve V. Biolkova 2010 yılında hem akım kontrollü hem de akı kontrollü memindüktör yapısı için bir SPICE modeli önermişlerdir. Bu model, birisi cihazın hafıza etkisinin durum-uzay tanımını gösteren ve diğeri de endüktansı sistem durumuna bağlı olan bir indüktörden oluşan iki kısımdan oluşur. Bu modellerin temel şemaları Şekil 2.10'da verilmiştir [10].



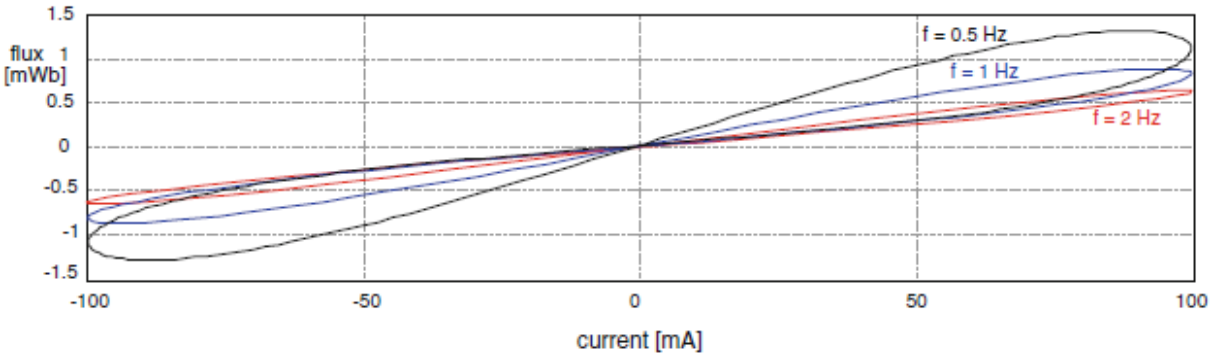
Şekil 2.10: Memindüktörün SPICE modelinin blok diyagramları (a) akım kontrollü (b) akı kontrollü [10].

Akım kontrollü model için $L_M(\,)$ *ve* $f_i(\,)$ memindüktör veya akım kontrollü memindüktif sistemin somut fiziksel uygulamasına bağlı lineer olmayan fonksiyonlardır. *i* sistemin akım kontrollü olduğunu belirtir. Benzer şekilde akı kontrollü sistem için $\Lambda_M(\,)$ *ve* $f_\varphi(\,)$ lineer olmayan fonksiyonlardır. φ sistemin akı kontrollü olduğunu belirtir.

Memindüktör SPICE modelinin analizi yapıldıktan sonra elde edilen akım, gerilim, akı-zaman ve akı-akım benzetim sonuçları Şekil 2.11'deki gibi olmuştur. Şekil 2.11(b)'de farklı frekans değerleri için akı-akım sonuçları verilmiştir [10].



(a)



(b)

Şekil 2.11: Memindüktör SPICE modelinin benzetim sonuçları [10].

D. Biolek, M. Di Ventra ve Y. V. Pershin, referans [4]'te gerilim kontrollü memindüktörün akı değeri için verilen Denklem (2.14)'ten yararlanarak, iki sınırlayıcı memindüktans değeri arasında geçiş yapan bir ideal memindüktör SPICE modeli önermişlerdir [8]. Memristör modeline benzeyen bu modeli Eşitlik (2.21)'deki gibi ifade etmişlerdir:

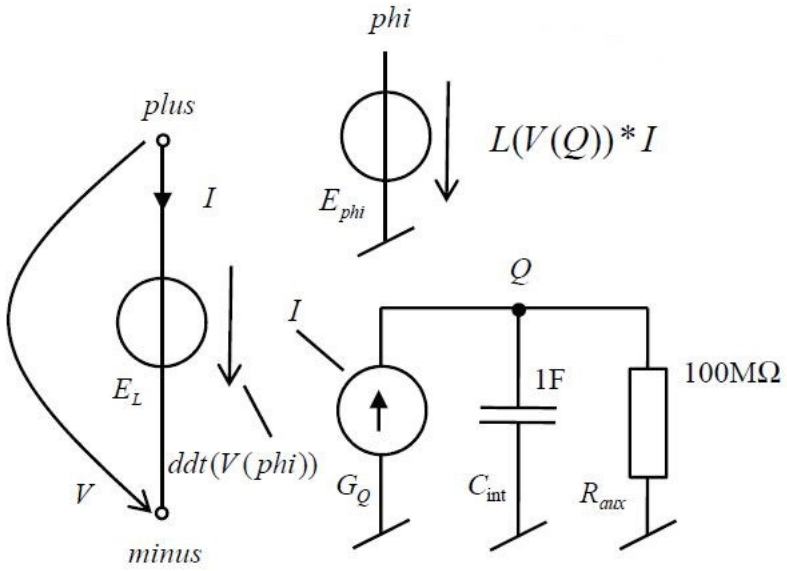
$$L\big(q(t)\big) = L_{low} + \frac{L_{high} - L_{low}}{e^{-4k(q(t)+q_0)}+1} \tag{2.21}$$

burada L_{low} ve L_{high} memindüktansın sınırlayıcı değerleri ($L_{low} < L_{high}$), k bir sabit ve q_0 ise indüktansın başlangıç değerini tanımlayan bir sabittir $L_{ini}=L(q=0)$. Memindüktans ayrıca indüktansın başlangıç değeri L_{ini}'nin bir fonksiyonu olarak da türetilebilir:

$$L\big(q(t)\big) = L_{low} + \frac{L_{high} - L_{low}}{\alpha e^{-4kq(t)}+1}, \alpha = \frac{L_{high} - L_{ini}}{L_{ini} - L_{low}} \tag{2.22}$$

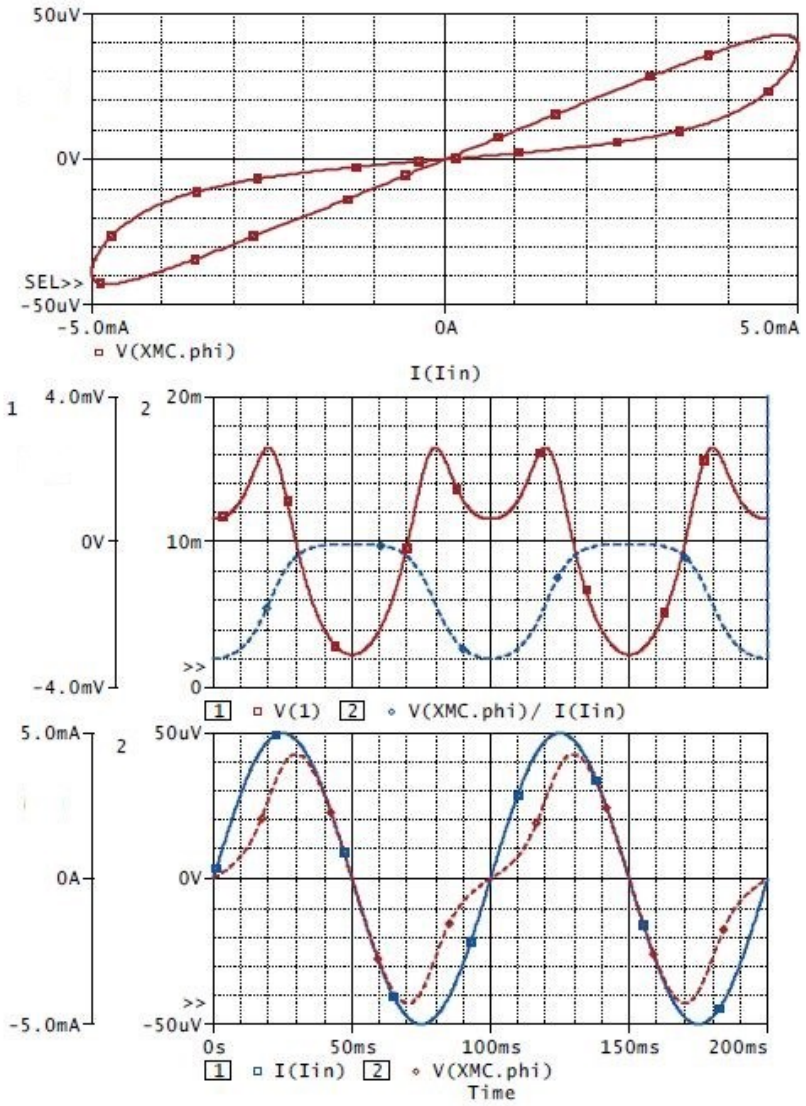
Memkapasitör SPICE modelini Şekil 2.12'deki gibi vermişlerdir [8]. I akımı, yükü temsil eden Q düğümünün gerilimine entegre edilmiştir. Eşitlik (2.21) ve eşitlik (2.22)'ye göre akı,

kontrollü gerilim kaynağı E_{phi}'nin gerilimi olarak değerlendirilir. Bu gerilim daha sonra zamanda türevinin alınması yoluyla terminal gerilimini hesaplamak için kullanılır (E_L kaynağı).



Şekil 2.12: İdeal memindüktör SPICE modeli [8].

Şekil 2.12'deki modele dayalı olarak, genliği 5 mA, frekansı 10 Hz olan sinüzoidal sinyal uygulandığında elde edilen memindüktör SPICE modelinin benzetim sonuçları Şekil 2.13'te verilmiştir [8].



Şekil 2.13: Memindüktör SPICE modelinin benzetim sonuçları: histerezis eğrisi, memindüktans ve terminal gerilimi, terminal akımı ve akı eğrileri [8].

2.4 MEMKAPASİTÖR VE MEMİNDÜKTÖR MUTATOR YAPILARI

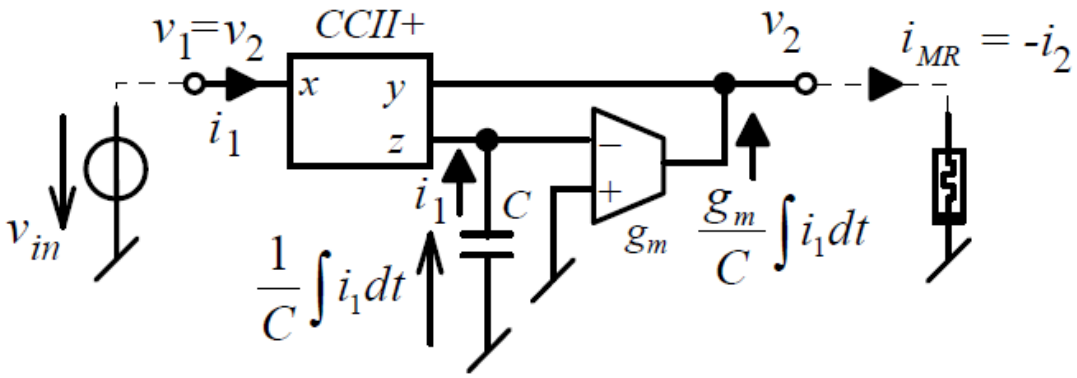
Memristör kullanılarak memkapasitör ve memindüktör elde edilen mutator yapılarının yanı sıra aynı topolojide hafızalı ya da hafızasız farklı devre elemanlarının kullanılmasıyla memkapasitör veya memindüktör yapısı elde edilen mutator yapıları da araştırmacılar tarafından önerilmişlerdir [6], [11], [14]–[20]. Literatürde bulunan mutator yapılarından yaygın olarak kullanılan ve geçerli olan modellerden tez kapsamında bahsedilecektir.

2.4.1 Biolek Modeli

Biolek ve arkadaşları memristör kullanarak memkapasitör ve memindüktör elde edilen çeşitli mutator yapıları önermişler ve bazı devrelerin analizlerini yaparak kullanılabilirliklerini göstermişlerdir [14], [16].

2.4.1.1 Biolek Mutator - I

D. Biolek, V. Biolkove ve Z. Kolka, memristör kullanılarak memkapasitör elde edilen bir mutator uygulaması sunmuşlardır [16]. Önerdikleri devrede aktif eleman olarak bir adet pozitif tip ikinci kuşak akım taşıyıcı (CCII+ / positive type second generation current conveyor) ve bir adet işlemsel geçiş iletkenliği kuvvetlendirici (OTA / operational transconductance amplifier) kullanmışlardır. Bu elemanları AD844 entegresinin SPICE modelini kullanarak modellemişler ve memristör olarak da HP modelini kullanmışlardır. Önerdikleri memristör tabanlı memkapasitör mutator yapısı Şekil 2.14'te verilmiştir.



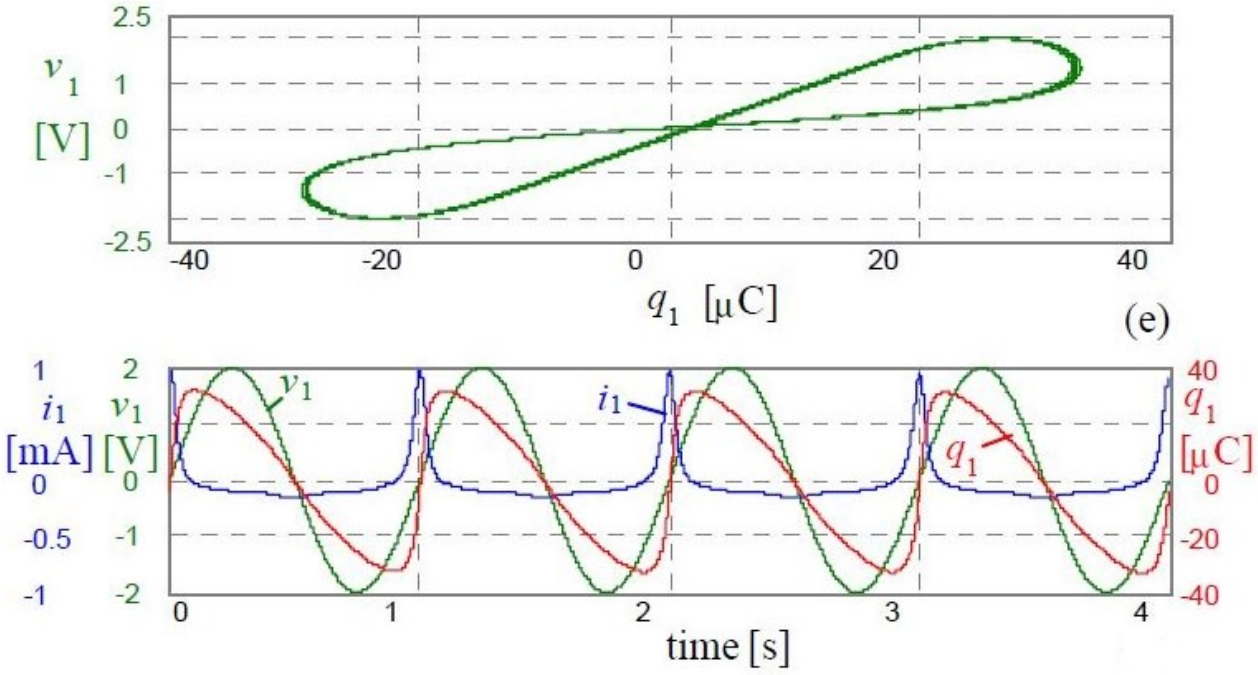
Şekil 2.14: CCII+ ve OTA içeren MC←MR mutator yapısı [16].

Bu devreyi, tezin üçüncü kısmında verilen, referans [1]'den yararlanarak oluşturdukları Tablo 3.2'deki tip 1 uygulama 1 yapısına göre gerçekleştirmişlerdir. Şekil 2.14'te verilen akım taşıyıcı v_2 gerilimini $v_1=v_2$ olacak şekilde düşük empedanslı x terminaline taşır. Böylece $k_y=1$ olur (Tablo 3.2). x terminalinden z terminaline aktarılan i_1 akımı C kapasitöründe bu akımın zaman alanında integrali ile orantılı olarak bir gerilim düşümüne neden olur. Daha sonra bu gerilim OTA'nın g_m geçiş iletkenliği kazancı aracılığıyla i_2 akımına dönüştürülür. Bu nedenle $k_x=C/g_m$ olur. Benzetimi gerçekleştirilen memkapasitör mutator yapısının memkapasitans değeri C_M aşağıdaki gibi ifade edilir [16]:

$$C_M = \frac{C}{g_m}\frac{1}{R_M} \tag{2.23}$$

burada R_M, mutator yapısında kullanılan memristörün memristans değeridir.

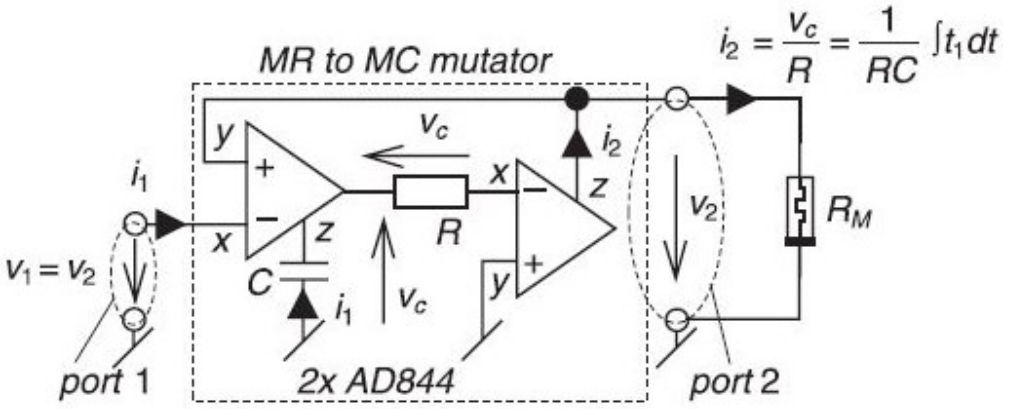
HP memristör modeli kullanılarak gerçekleştirilen mutator yapısının girişine genliği 2 V ve frekansı 1 Hz olan gerilim sinyali uygulandığında elde edilen memkapasitör eğrileri Şekil 2.15'te verilmiştir [16].



Şekil 2.15: Biolek tarafından önerilen memkapasitör mutator yapısının benzetim sonuçları (gerilim-yük eğrisi ve zaman analizi) [16].

2.4.1.2 Biolek Mutator - II

D. Biolek ve V. Biolkova, referans [1]'den yararlanarak oluşturdukları Tablo 3.2'de verilen tip 1 uygulama 1 ifadesinden, memristör kullanılarak memkapasitör elde edilen başka bir mutator yapısı daha önermişlerdir [14]. İki tane AD844, bir tane direnç ve bir tane memristör kullanılarak SPICE modelini oluşturdukları devre Şekil 2.16'da verilmiştir.



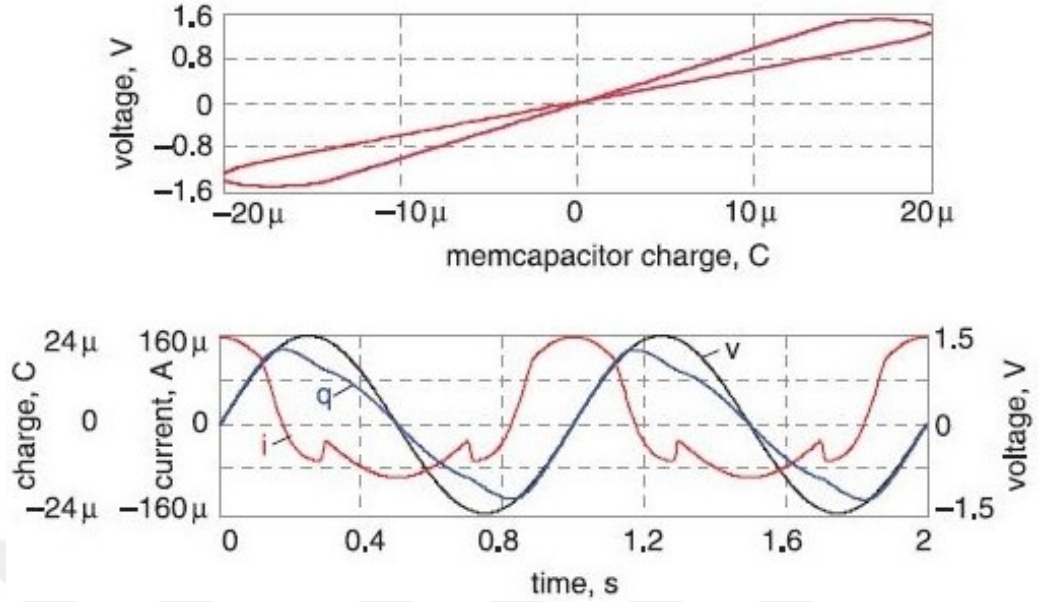
Şekil 2.16: MC←MR mutator Biolek modeli [14].

Bu yapıda memristör olarak programlanabilir bir analog devre modeli kullanmışlardır [47]. AD844'ün akım taşıyıcı gibi davrandığı düşünüldüğünde Şekil 2.16'da verilen devreye göre $k_x=RC$ ve $k_y=1$ olur (Tablo 3.2). Memristörün memristans değeri R_M olmak üzere memkapasitör mutator yapısının memkapasitans değeri C_M aşağıdaki gibi ifade edilebilir [14]:

$$\sigma_1 = k_x q_2, \quad ,\varphi_1 = k_y \varphi_2, \quad i_2 = \frac{1}{k_x}\int i_1\, dt, \quad ,v_1 = k_y v_2 \tag{2.24}$$

$$C_M = \frac{d\sigma_1}{d\varphi_1} = \frac{k_x dq_2}{k_y d\varphi_2} = \frac{k_x}{k_y}\frac{1}{R_M} = \frac{R}{R_M} C \tag{2.25}$$

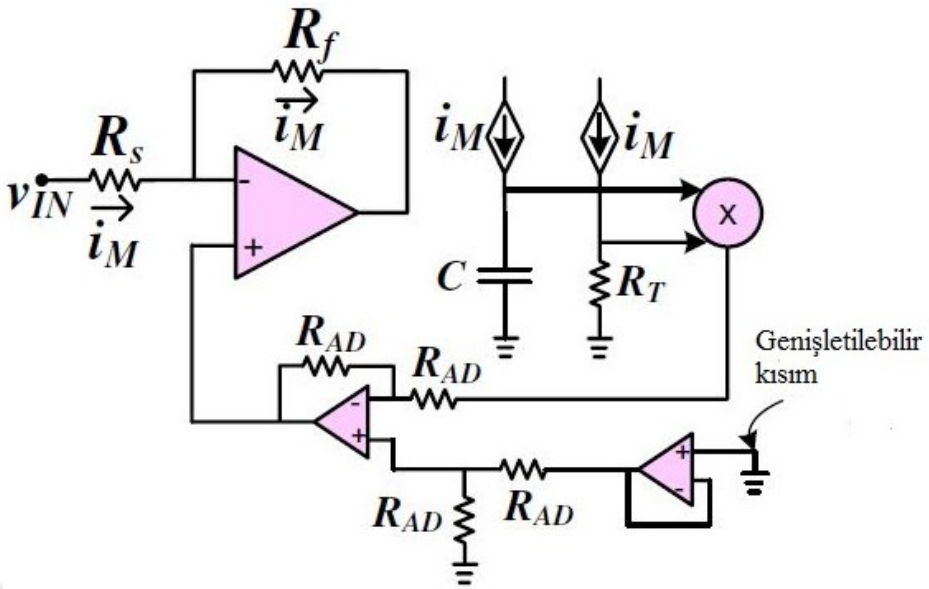
Biolek'in memkapasitör mutator modeline, genliği 1.5 V ve frekansı 1 Hz olan giriş gerilimi sinyali uygulandığında elde edilen SPICE analiz sonuçları Şekil 2.17'deki gibi olmuştur [14].



Şekil 2.17: Biolek mutator modeli SPICE analiz sonuçları (gerilim-yük eğrisi ve zaman analizi) [14].

2.4.2 Kim Modeli

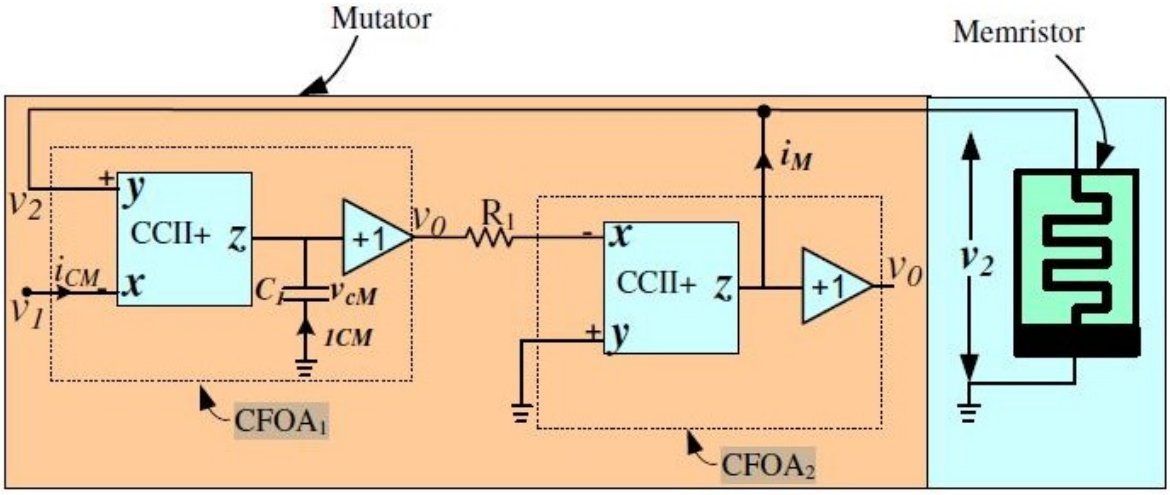
H. Kim ve ekibi memristör kullanılarak memkapasitör ve memindüktör elde edilen mutator yapıları üzerine araştırmalar yapmışlar ve çeşitli devreler önermişlerdir [18]–[20]. Bu devrelerin tümünde yine kendisinin önermiş olduğu, Şekil 2.18'de verilen genişletilebilir memristör taklit devresinden yararlanmıştır [48].



Şekil 2.18: H. Kim tarafından önerilen genişletilebilir memristör [48].

2.4.2.1 Kim Mutator – I

M. P. Sah, R. K. Budhathoki, C. Yang ve H. Kim tarafından önerilen memristör tabanlı memkapasitör mutator yapısı Şekil 2.19'da verilmiştir. Mutator kısmında iki tane akım geribeslemeli işlemsel yükselteç (CFOA / current feedback operational amplifier), bir tane kapasitör, bir tane direnç ve memristör olarak Şekil 2.18'de verilen devreyi kullanmışlardır [18]



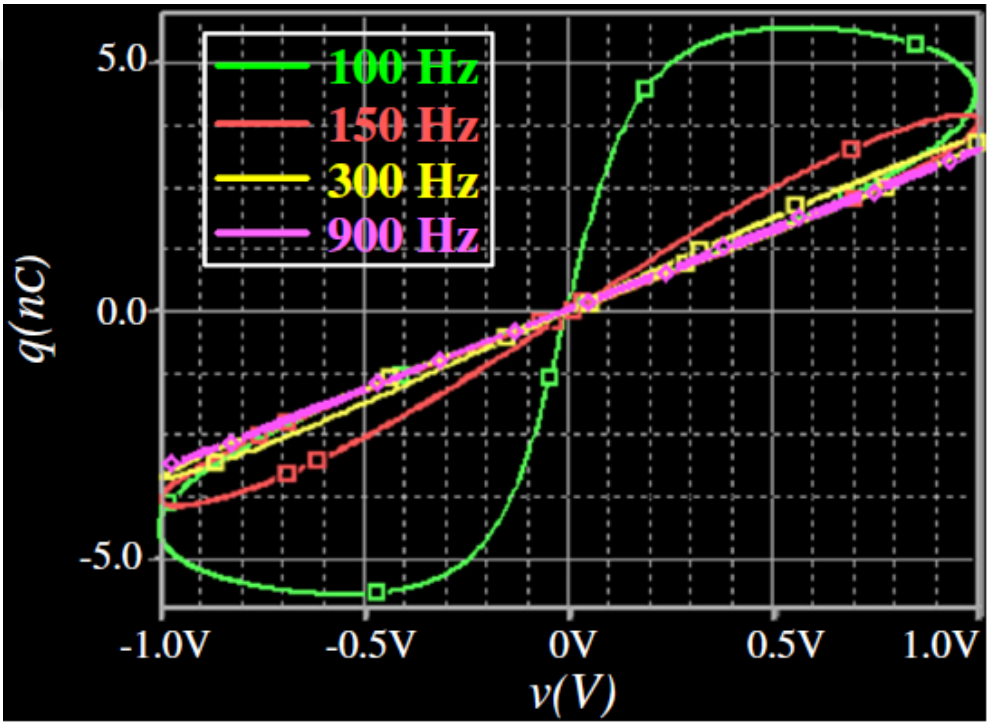
Şekil 2.19: CFOA tabanlı memkapasitör mutator [18].

Şekil 2.19'dan da görüleceği gibi CFOA gerilim tamponu eklenmiş bir akım taşıyıcıdır. Tablo 3.2'ye göre mutator yapısının matematiksel ifadeleri yazıldığında k_x=RC ve k_y=1 olur. Bu

durumda RM memristörün memristansı olmak üzere, mutator yapısına ait memkapasitans değeri eşitlik (2.25)'ten de yararlanarak aşağıdaki gibi yazılabilir [18]:

$$C_M = \frac{R_1 C_1}{R_M} \tag{2.26}$$

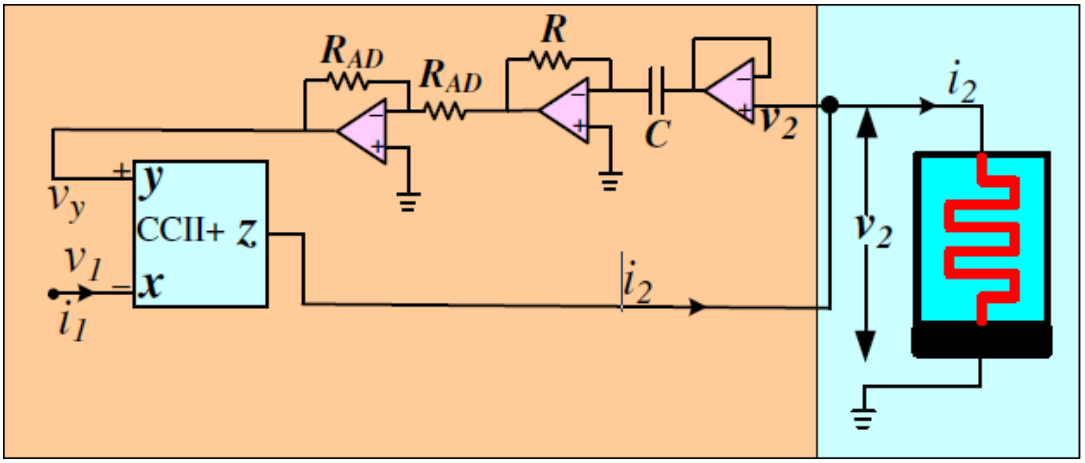
Memristör olarak Şekil 2.18'de verilen yapıyı ve CFOA olarak AD844 entegrelerini kullanarak memkapasitör mutator yapısının PSPICE aracılığıyla giriş gerilim genliği 1 V olan sinüzoidal sinyal ile farklı frekanslar için benzetimini yaptıklarında elde ettikleri yük-gerilim eğrileri Şekil 2.20'de verilmiştir (R_I=5 kΩ, C_I=0.01 μF) [18].



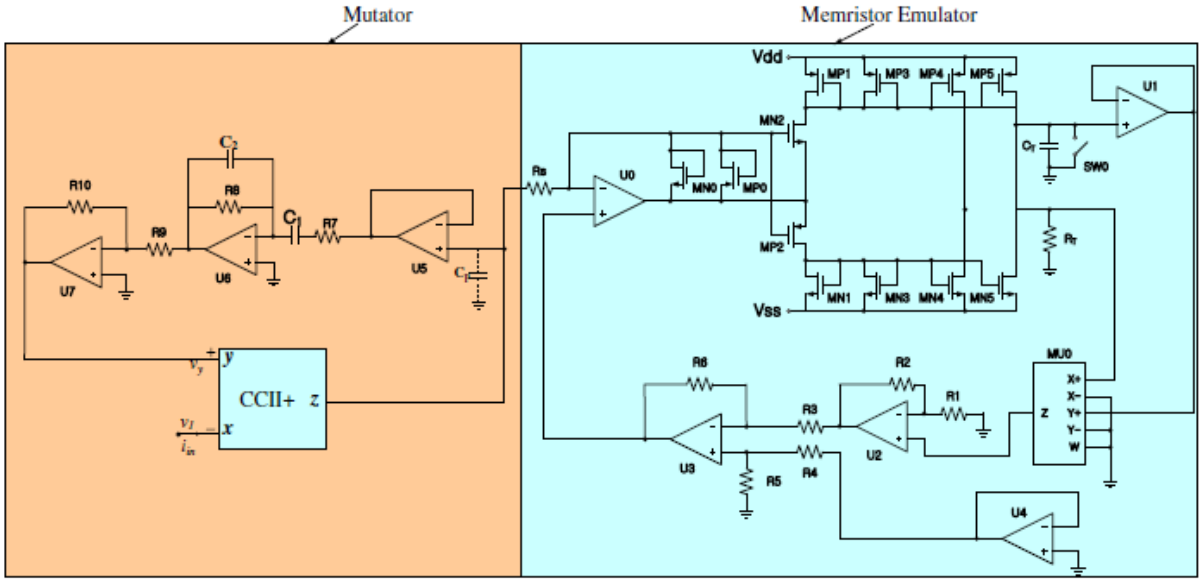
Şekil 2.20: H. Kim'e ait memkapasitör mutator yapısının farklı frekanslar için PSPICE benzetim sonuçları (yük-gerilim eğrisi) [18].

2.4.2.2 Kim Mutator – II

M. P. Sah, R. K. Budhathoki, C. Yang ve H. Kim, memkapasitöre benzer şekilde, memristör kullanılarak memindüktör elde edilen bir mutator yapısı önermişlerdir. Şekil 2.21a'da blok diyagramı verilen mutator yapısında bir tane akım taşıyıcı, üç tane tampon devresi ve çeşitli pasif devre elemanları kullanmışlardır [19]. Memristör olarak ise Şekil 2.18'de verilen devreyi kullanmışlardır [48].



(a)



(b)

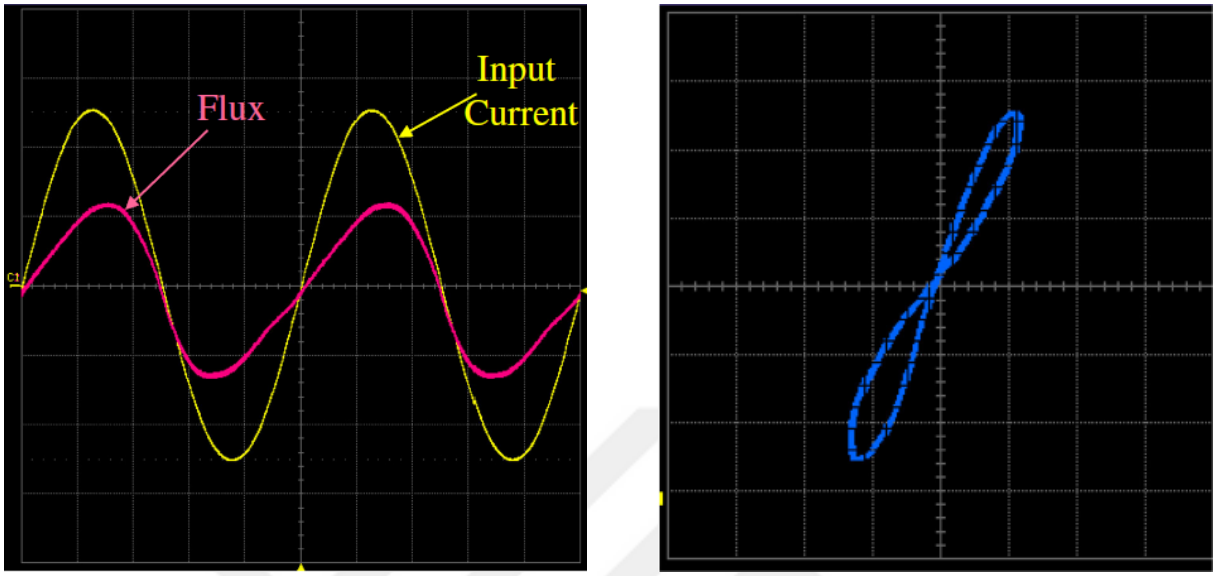
Şekil 2.21: (a) H. Kim tarafından önerilen memindükör mutator yapısı (b) ayrık devre elemanları kullanılarak gerçekleştirilmesi [19].

Devreye ait matematiksel ifadeler yazıldığında, R_M memristans olmak üzere, memindüktör mutator yapısına ait memindüktans değeri L_M aşağıdaki gibi ifade edilmiştir [19]:

$$L_M = RCR_M \tag{2.27}$$

Kim ve ekibi önerdikleri mutator yapısını Şekil 2.21b'deki gibi ayrık devre elemanları kullanarak deneysel olarak test etmişlerdir. Devrenin girişine genliği tepeden tepeye 50 μA olan

akım sinyali 100 Hz frekansında uygulandığında elde edilen devreye ait sonuçlar Şekil 2.22'de verilmiştir [19].



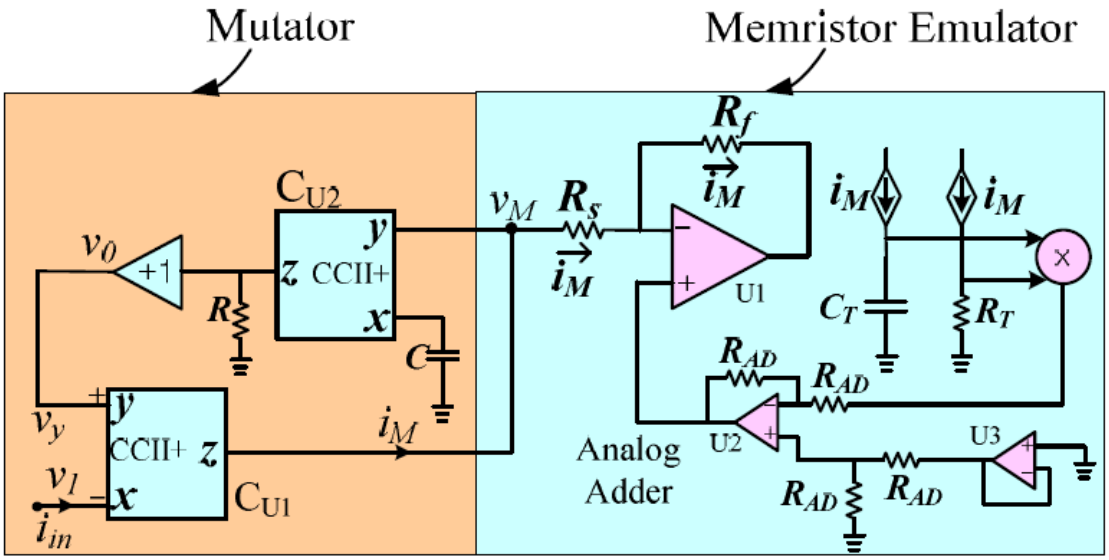
(a) (b)

Şekil 2.22: Memindüktör mutator yapısına ait deneysel sonuçlar (a) akı ve giriş akımı dalgaları (b) akı-akım histerezis eğrisi [19].

2.4.2.3 Kim Mutator – III

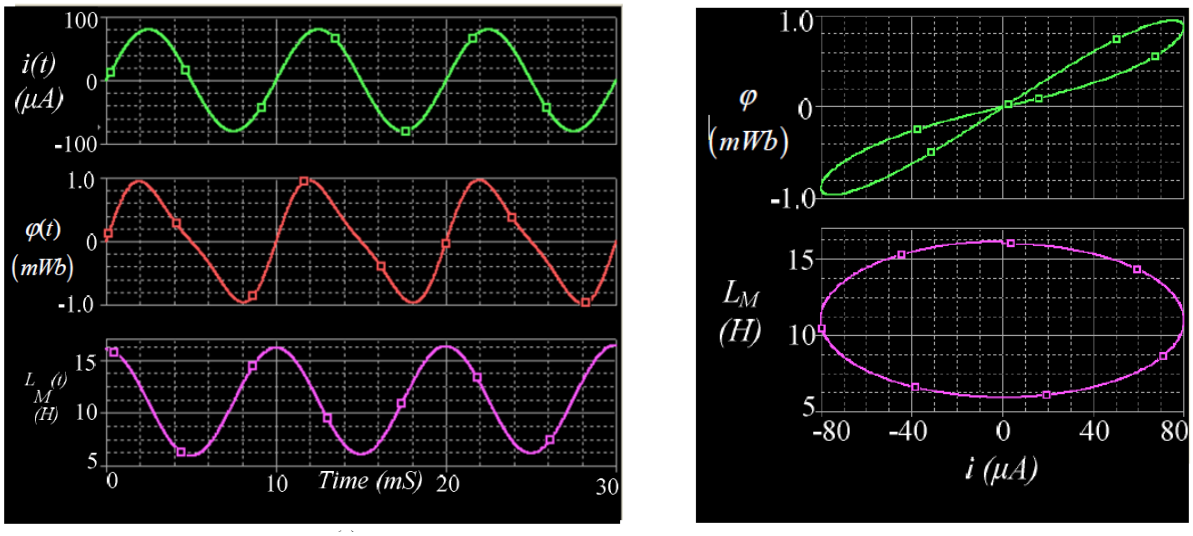
M. P. Sah, R. K. Budhathoki, C. Yang ve H. Kim, memristör kullanılarak memindüktör elde edilen diğer bir mutator yapısı daha önermişlerdir [20]. Bu yapıda yine Şekil 2.18'de verilen memristör devresini kullanmışlardır [48]. Memristör tabanlı memindüktör mutator yapısı Şekil 2.23'te gösterilmiştir. Yapıda memristör dışında iki adet pozitif tip ikinci kuşak akım taşıyıcı (CCII+), bir tane direnç ve bir tane kondansatör kullanılmıştır. R_M memristans olmak üzere memindüktör mutator yapısının memindüktans değeri L_M aşağıdaki gibi hesaplanabilir [20]:

$$L_M = RCR_M \tag{2.28}$$



Şekil 2.23: Akım taşıyıcılar ve memristör kullanılarak elde edilen memindüktör mutator yapısı [20].

Akım taşıyıcı olarak AD844 entegresi kullanarak PSPICE aracılığıyla memindüktör devresinin benzetimini yapmışlardır. Pasif devre elemanları, memristör için R_s=16 KΩ, C_T=0.1 μF, R_T=4 KΩ olarak ve mutator için R=100 KΩ, C=0.01 μF olarak seçilmişlerdir. Devrenin girişine genliği 80 μA ve frekansı 100 Hz oolan bir akım sinyali uygulandığında elde ettikleri dalga grafikleri Şekil 2.24'e verilmiştir [20].



(a) (b)

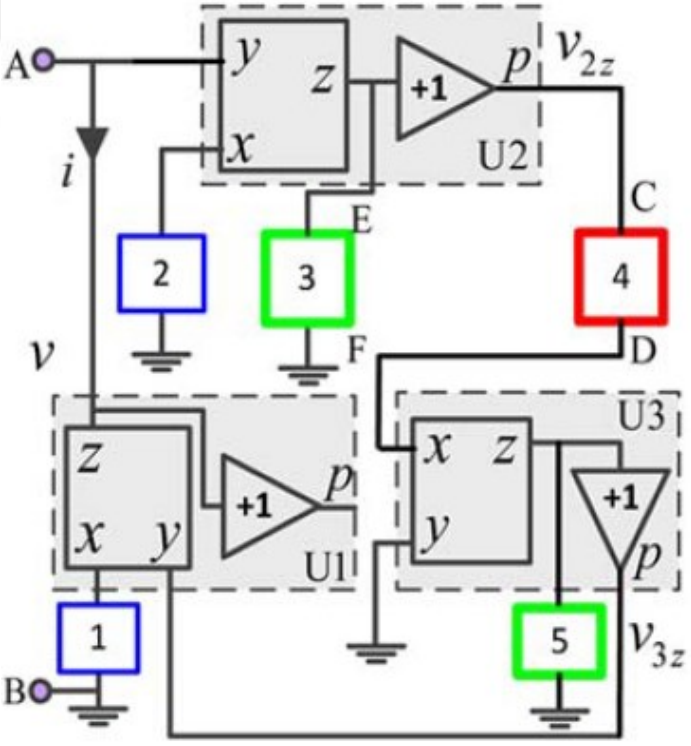
Şekil 2.24: Memindüktör mutator yapısına ait benzetim sonuçları (a) zaman cevabı (akım, akı ve memindüktans) (b) akı-akım ve memindüktans-akım eğrileri [20].

2.4.3 Yu Modeli

D. Yu ve çalışma arkadaşları, memristör, memkapasitör ve memindüktörün birbirine dönüştürüldüğü bir mutator yapısı [6] ve aynı topolojide farklı devre elemanları kullanılarak memristör, memkapasitör ya da memindüktör elde edilen mutator yapıları [15], [17] önermişlerdir.

2.4.3.1 Yu Mutator – I

D. Yu, Y. Liang, H. H. C. Iu, ve L. O. Chua tarafından önerilen, memristör, memkapasitör ve memindüktörün birbirine dönüştürüldüğü mutator yapısı Şekil 2.25'te gösterilmiştir. Bu yapıya göre tek taraflı ve çift taraflı dönüşümlerin gerçekleşmesi için 1, 2, 3, 4 ve 5 numaralı pozisyonlara eklenmesi gereken elemanlar sırasıyla Tablo 2.3 ve Tablo 2.4'te gösterilmiştir. Tek taraflı dönüşümlerin gösterildiği Tablo 2.3'te 4 numaralı pozisyon ve çift taraflı dönüşümlerin gösterildiği Tablo 2.4'te 3 numaralı pozisyon hafızalı elemanlara ayrılmıştır [6].



Şekil 2.25: Hafızalı elemanların birbirine dönüştürüldüğü mutator yapısı [6].

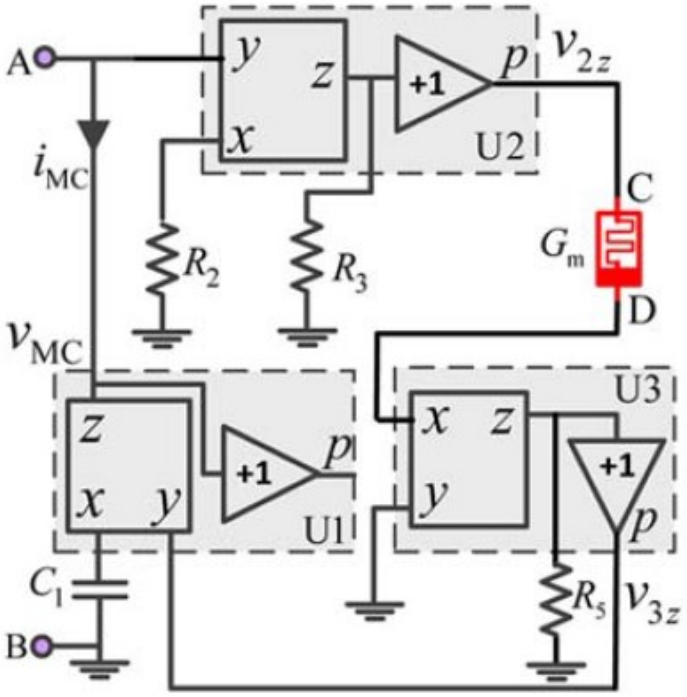
Tablo 2.3: Mutator yapısından elde edilen hafızalı elemanların birbirine tek taraflı dönüşümü için bağlantı kombinasyonları [6].

Tek taraflı dönüşüm	Bağlantı kombinasyonları					Memkondüktans
	1	2	3	4	5	
MR→MC	C_1	R_2	R_3	G_m	R_5	$C_m=G_mC_1R_3R_5/R_2$
MC→MR	R_1	R_2	R_3	C_m	C_5	$G_m=C_mR_3/R_1R_2C_5$
MC→MI	R_1	R_2	C_3	C_m	C_5	$F_m=C_m/R_1R_2C_3C_5$
MI→MC	C_1	C_2	R_3	F_m	R_5	$C_m= F_mC_1C_2R_3R_5$
MR→MI	R_1	R_2	C_3	G_m	R_5	$F_m=G_mR_5/R_1R_2C_3$
MI→MR	R_1	C_2	R_3	F_m	R_5	$G_m=F_mC_2R_3R_5/R_1$

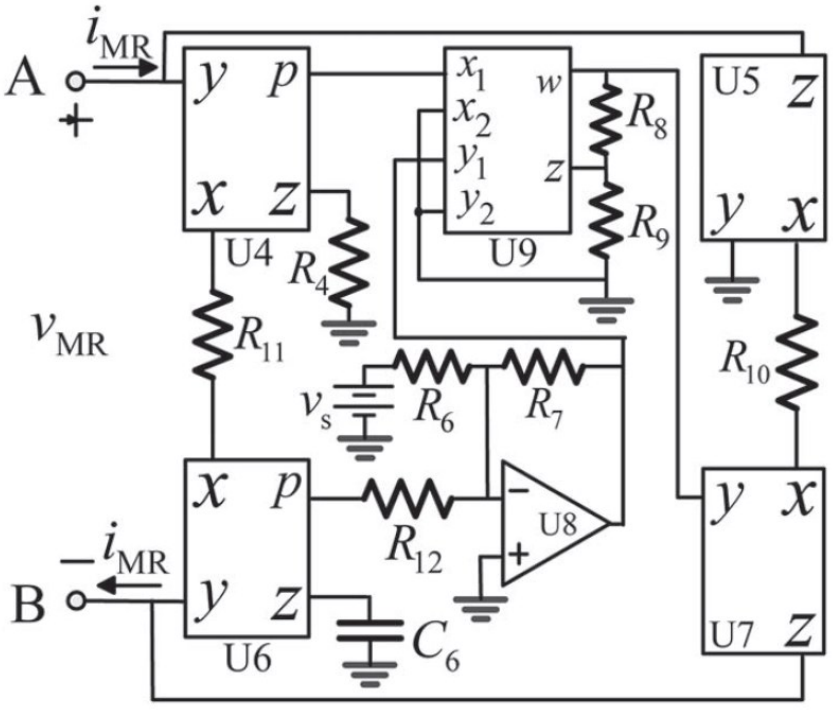
Tablo 2.4: Mutator yapısından elde edilen hafızalı elemanların birbirine çift taraflı dönüşümü için bağlantı kombinasyonları [6].

Çift taraflı dönüşüm	Bağlantı kombinasyonları						Memkondüktans
	1	2	3	4	5	AB	
MR↔MC	C_1	R_2	G_m	R_4	R_5	C_m	$C_m=C_1R_5/R_2R_4G_m$
MC↔MR	R_1	C_2	C_m	R_4	R_5	G_m	$G_m=C_2R_5/R_1R_4C_m$
MC↔MI	R_1	R_2	C_m	C_4	C_5	F_m	$F_m=C_4/R_1R_2C_5C_m$
MI↔MC	R_1	R_2	F_m	C_4	C_5	C_m	$C_m=C_4/R_1R_2C_5F_m$
MR↔MI	R_1	R_2	G_m	R_4	C_5	F_m	$F_m=1/R_1R_2R_4C_5G_m$
MI↔MR	R_1	R_2	F_m	R_4	R_5	G_m	$G_m=1/R_1R_2R_4C_5F_m$

Tablolarda G_m memdüktans, C_m memkondüktanstır ve F_m ise memindüktansın tersini ifade eder. D. Yu ve arkadaşları, Tablo 2.3'te verilen memristörden memkapasitörün elde edildiği ilk kombinasyonu deneysel olarak gerçekleştirmişlerdir. Şekil 2.26'dan da görüleceği gibi 1 numaralı pozisyona kapasitör, 2, 3, ve 5 numaralı pozisyona direnç ve 4 numaralı pozisyona da Şekil 2.27'de verilen memristör bağlanmıştır. Mutator yapısında üç adet AD844 kullanılırken, memristör devresinde beş adet işlemsel yükselteç, bir adet çarpma devresi, bir adet kapasitör ve çok sayıda direnç kullanmışlardır [6].

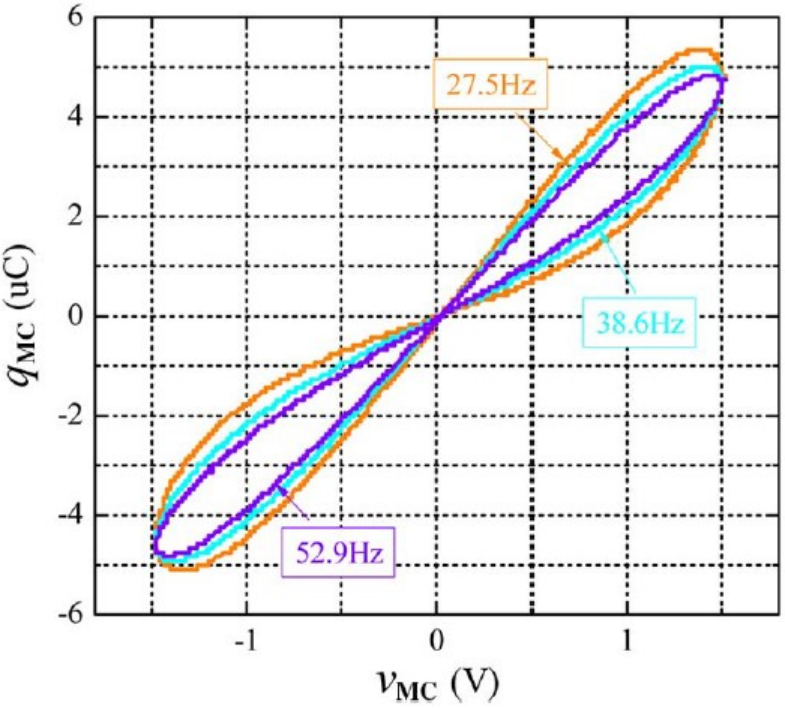


Şekil 2.26: MR→MC mutator yapısı [6].



Şekil 2.27: Mutator yapısında kullanılan memristör devresi [6].

Memkapasitörün girişine genliği 1.5 V olan sinüzoidal sinyal farklı frekanslarda uygulandığında elde edilen yük-gerilim histeresiz eğrisi Şekil 2.28'de verilmiştir [6].

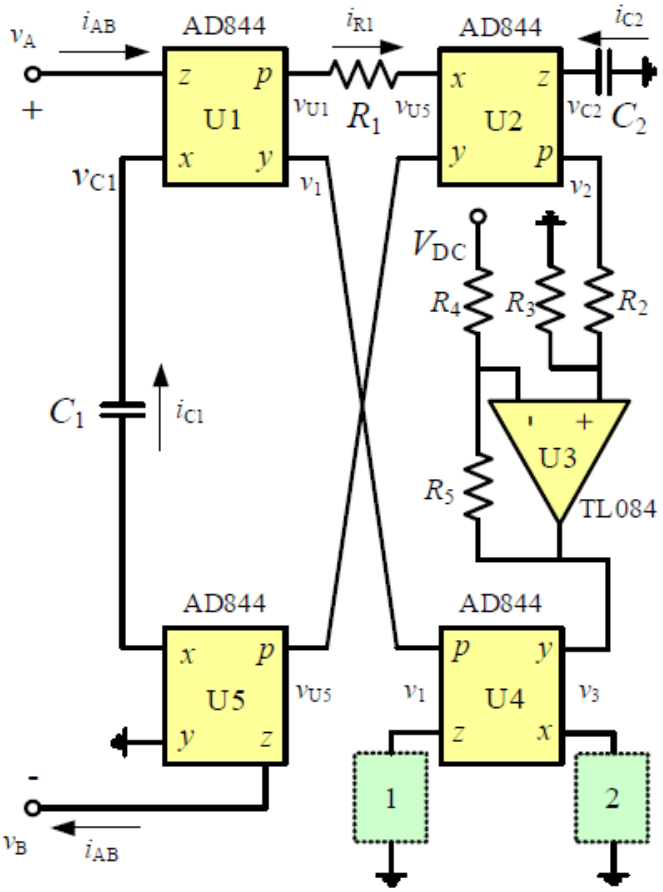


Şekil 2.28: MR→MC mutatora ait deney sonuçları (yük-gerilim eğrisi) [6].

2.4.3.2 Yu Mutator – II

D. Yu, X. Zhao, T. Sun, H. H. C. Iu ve T. Fernando tarafından, devredeki iki adet pasif devre elemanının değiştirilmesiyle, iki ucu açık memristör, memkapasitör ya da memindüktör elde edilen bir mutator modeli önerilmiştir [15]. Şekil 2.29'da gösterilen devrede dört adet AD844, bir adet TL084 ve çok sayıda pasif devre elemanı kullanılmıştır. Devreye ait bağlantı kombinasyonları ve hafızalı elemanların memkondüktans ifadeleri Tablo 2.5'te verilmiştir [15].

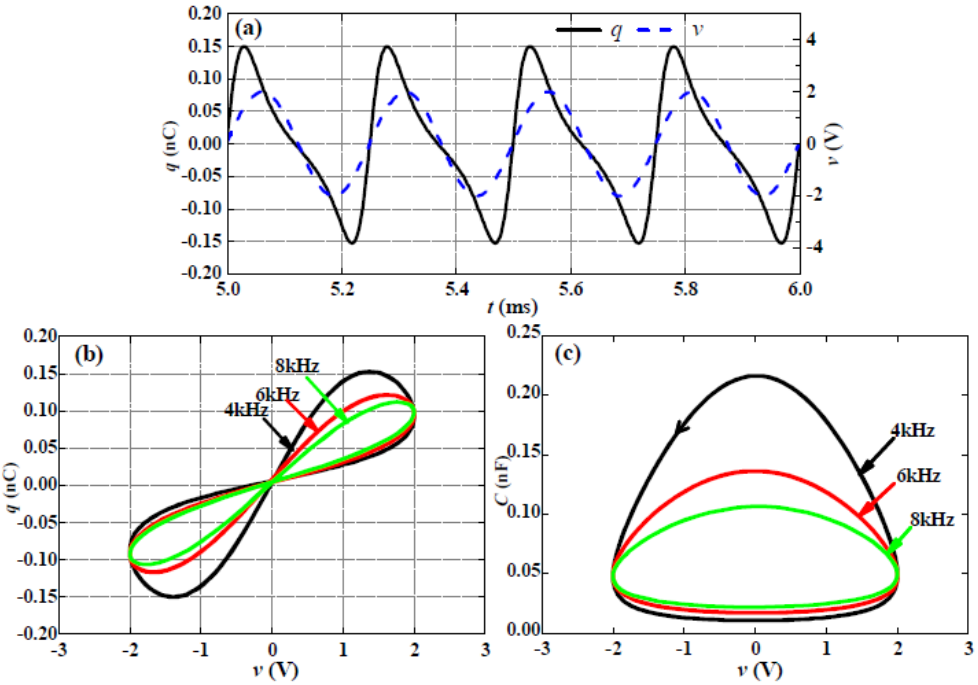
Mutator yapısını hem benzetim ortamında hem de deneysel olarak test etmişlerdir. Memkapasitöre ait farklı frekanslar için benzetim ve deney sonuçları Şekil 2.30'da ve memindüktöre ait farklı frekanslar için benzetim ve deney sonuçları Şekil 2.31'de verilmiştir [15].



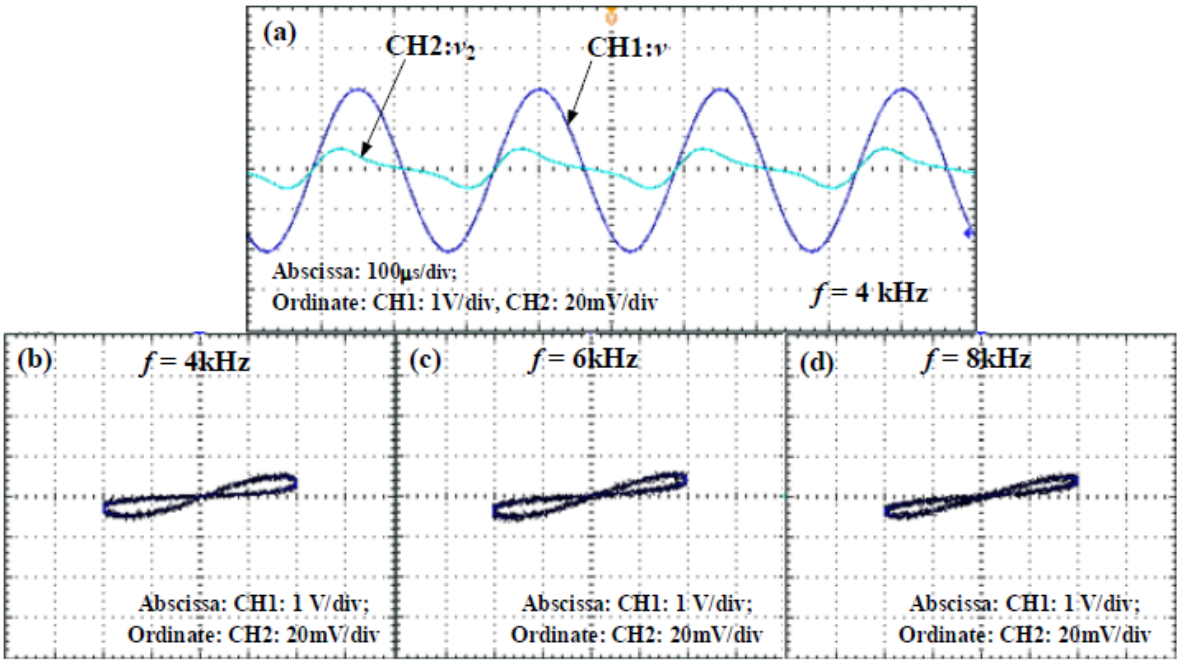
Şekil 2.29: D. Yu tarafından önerilen mutator modeli [15].

Tablo 2.5: Mutator yapısına ait bağlantı kombinasyonları ve memkondüktans değerleri [15].

Hafızalı eleman	**1 numaralı port**	**2 numaralı port**	**Memkondüktans ifadeleri**
MR	Kapasitör (C_3)	Varaktör diyot	$W(\varphi) = \frac{\alpha C_1}{R_1 C_2 C_3}(a_0 + a_1 v_3 + a_2 v_3^2)$ $v_3 = \alpha \frac{\varphi_{AB}}{R_1 C_2} - \beta V_{DC}$
MC	Direnç (R_6)	Varaktör diyot	$C(\varphi) = \frac{\alpha R_6 C_1}{R_1 C_2}(a_0 + a_1 v_3 + a_2 v_3^2)$ $v_3 = \alpha \frac{\varphi_{AB}}{R_1 C_2} - \beta V_{DC}$
MI	Varaktör diyot	Direnç (R_7)	$L(q) = \frac{R_1 R_7 C_2}{\alpha C_1}(a_0 + a_1 v_1 + a_2 v_1^2)$ $v_1 = \frac{q_{AB}}{C_1}, V_{DC} = 0$

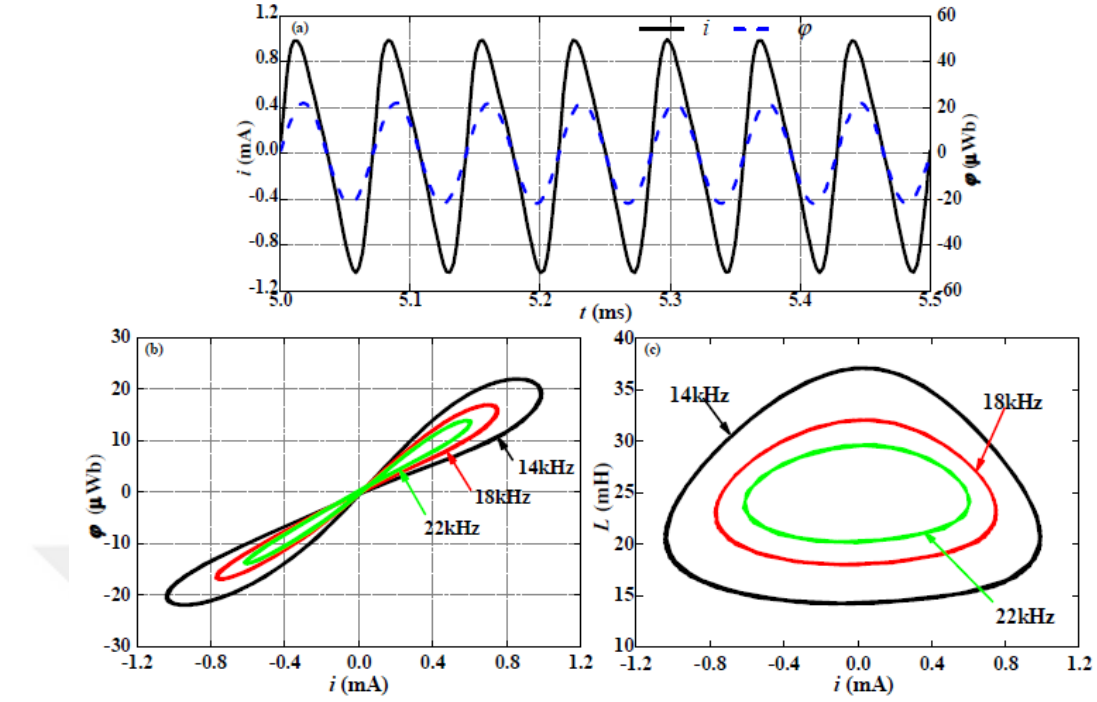


(a)

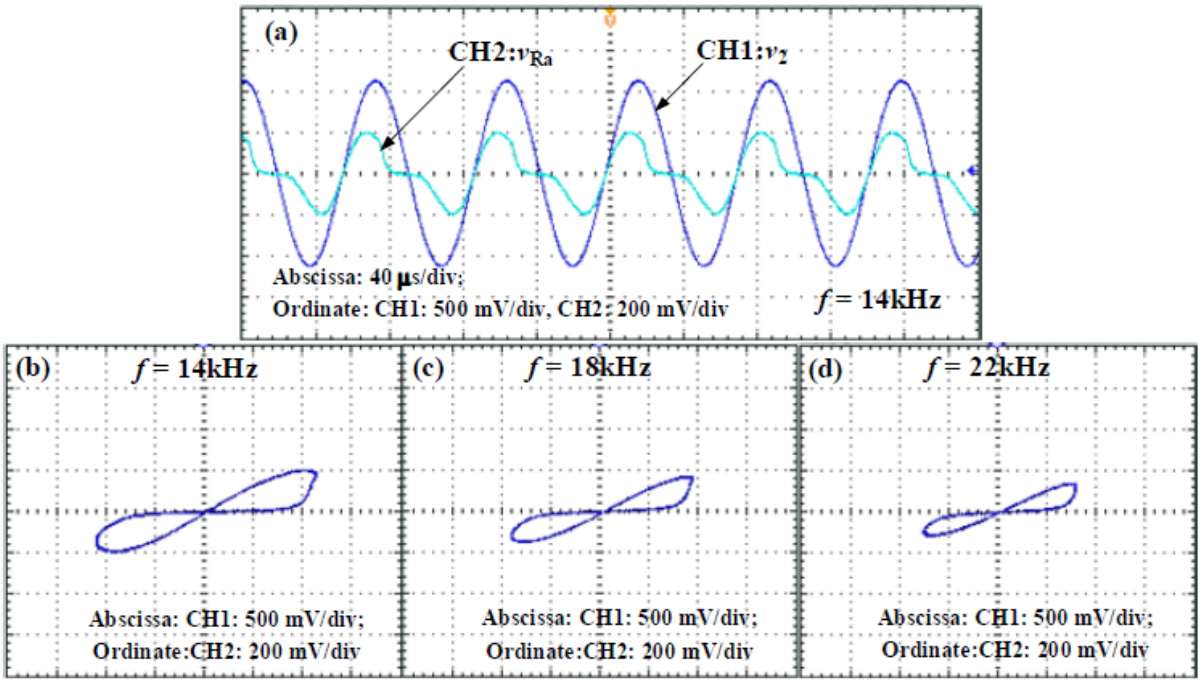


(b)

Şekil 2.30: D. Yu tarafından önerilen memkapasitöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [15].



(a)

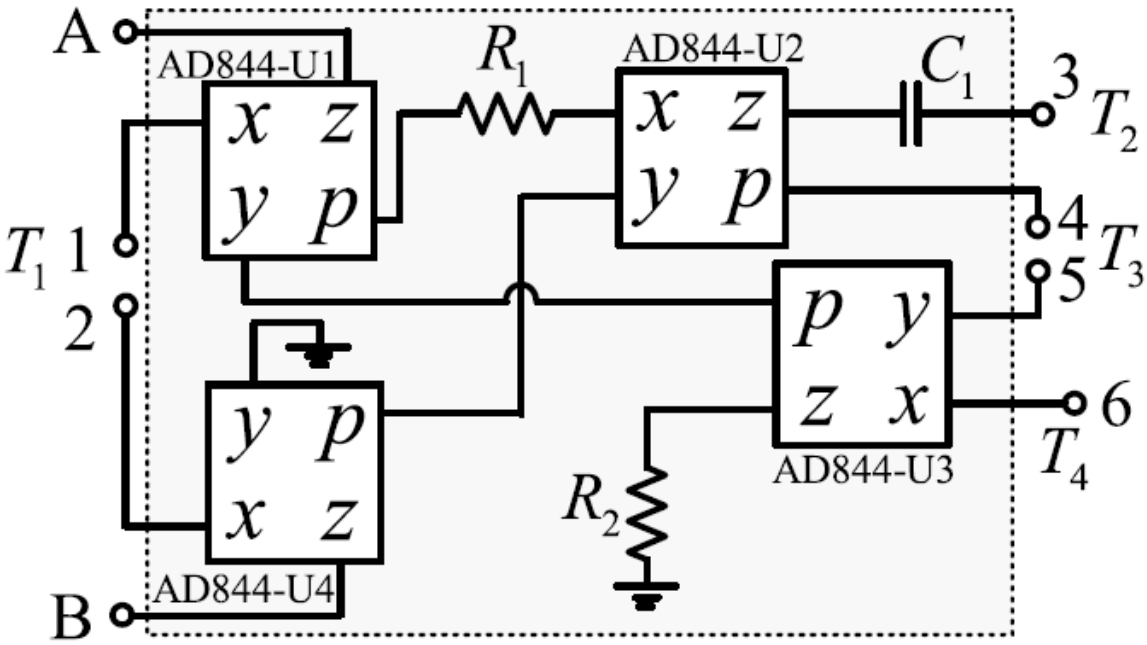


(b)

Şekil 2.31: D. Yu tarafından önerilen memindüktöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [15].

2.4.3.3 Yu Mutator – III

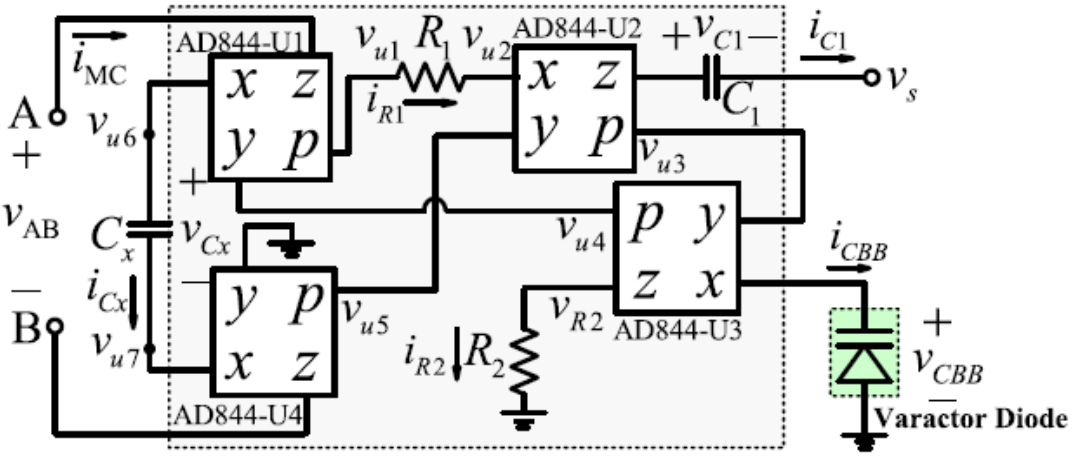
D. Yu'nun da içinde bulunduğu bir ekip aynı yapıya farklı devre elemanlarının bağlanmasıyla tüm hafızalı devre elemanlarının elde edildiği bir mutator yapısı daha sunmuşlardır [17]. Şekil 2.32'de verilen yapıda dört adet AD844, iki adet direnç ve bir adet kapasitör kullanılmıştır.



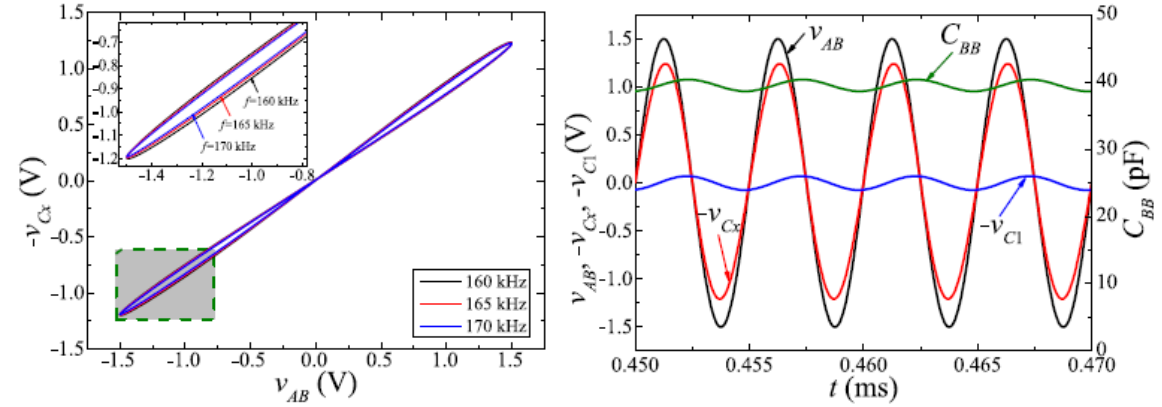
Şekil 2.32: Hafızalı devre elemanları elde etmek için kullanılan mutator yapısı [17].

Şekil 2.33'te gösterildiği gibi 1 ve 2 numaralı portlar arasına bir kapasitör, 3 numaralı porta bir DC gerilim, 6 numaralı porta bir varaktör diyot bağlandığında ve 4 ile 5 numaralı portlar birbirine bağlandığında mutator yapısından memkapasitör elde edilir [17]. Memkapasitöre ait benzetim sonuçları ve deneysel sonuçlar Şekil 2.34'te verilmiştir [17]. Akı kontrollü memkapasitörün memkapasitans değeri aşağıdaki gibi ifade edilebilir [17]:

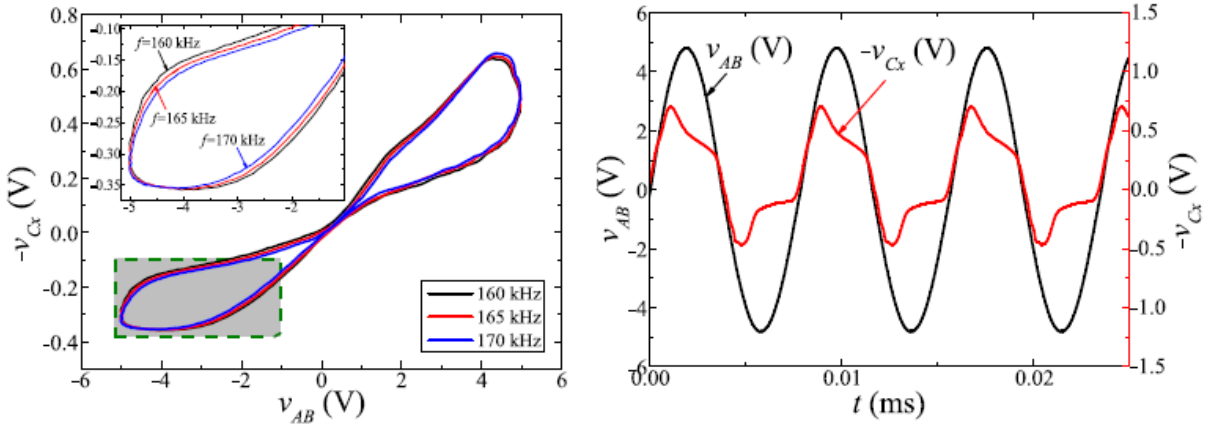
$$C_{AB}(\varphi_{AB}) = \frac{q_{MC}}{v_{AB}} = \frac{R_2 C_x C_{BB}}{R_1 C_1} \tag{2.29}$$



Şekil 2.33: Mutatordan elde edilen memkapasitör devresi [17].



(a)

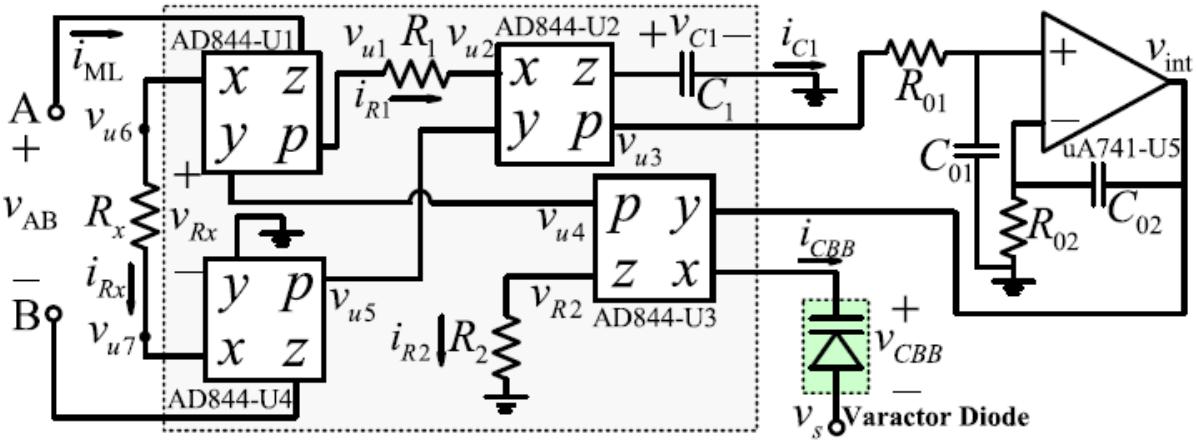


(b)

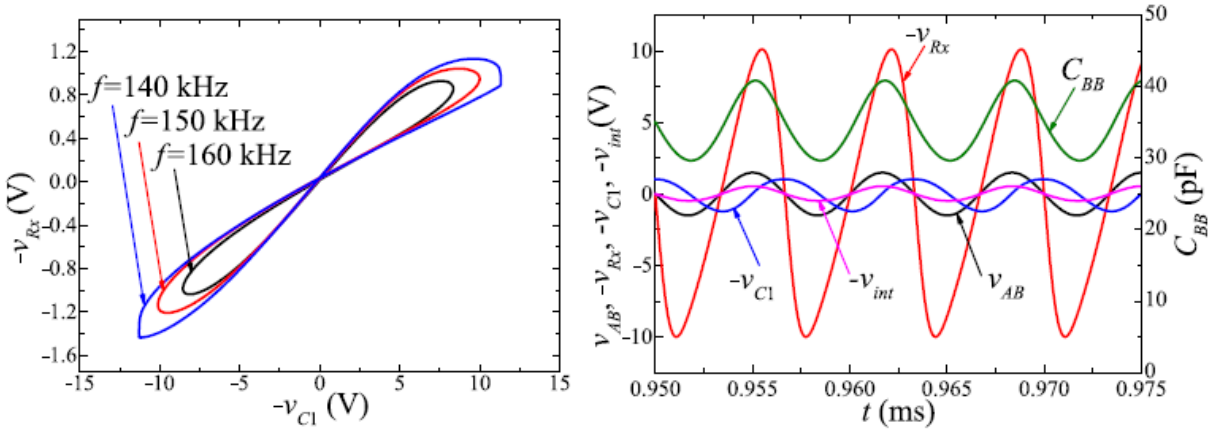
Şekil 2.34: Memkapasitöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [17].

Şekil 2.35'te gösterildiği gibi 1 ve 2 numaralı portlar arasına bir direnç, 6 numaralı porta diğer ucu DC gerilime bağlı olan bir varaktör diyot, 4 ile 5 numaralı portlar arasına bir integral alıcı bağlanıp 3 numaralı port topraklandığında mutator yapısından memindüktör elde edilir [17]. Memindüktöre ait benzetim sonuçları ve deneysel sonuçlar Şekil 2.36'da verilmiştir [17]. Memindüktöre ait memindüktans değerinin tersi aşağıdaki gibi hesaplanabilir [17]:

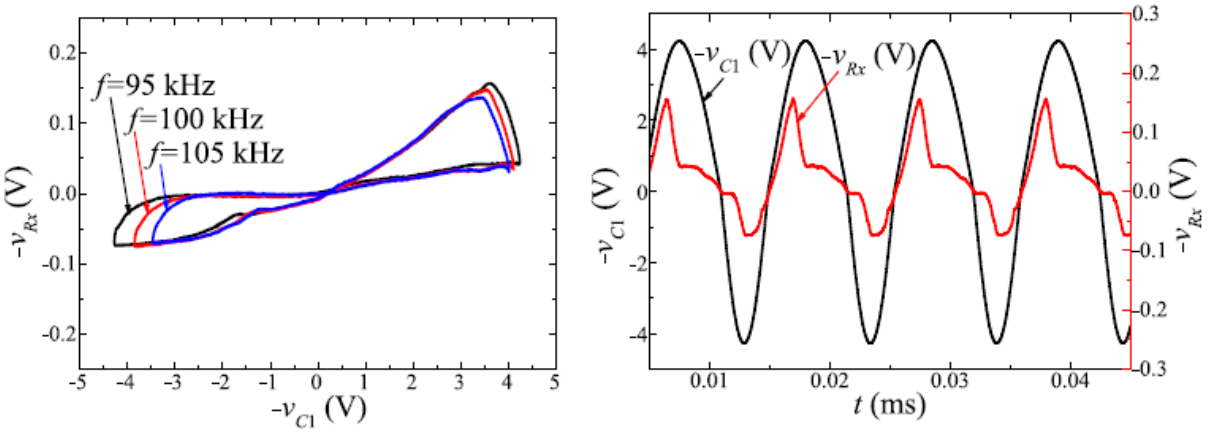
$$L_{AB}^{-1}(\rho_{AB}) = \frac{i_{ML}}{\varphi_{AB}} = \frac{R_2 C_{BB}}{R_x R_{01} R_1 C_{01} C_1} \tag{2.30}$$



Şekil 2.35: Mutatordan elde edilen memindüktör devresi [17].



(a)



(b)

Şekil 2.36: Memkapasitöre ait (a) benzetim sonuçları (b) deneysel sonuçlar [17].

3. MALZEME VE YÖNTEM

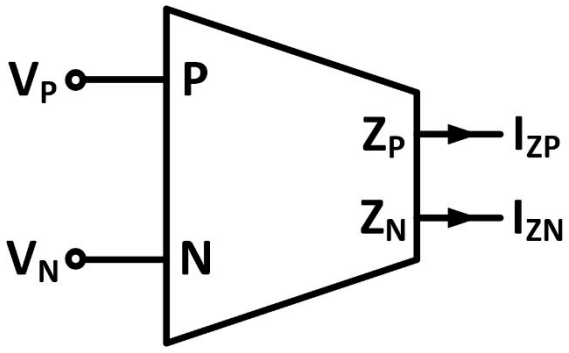
Bu bölümde, tez kapsamında yapılan çalışmalarda kullanılan aktif elemanlar, deneysel tasarımlarda kullanılan entegreler ve gerçekleştirilen devrelerin tasarımında yararlanılan yapılar hakkında bilgiler verilmiştir.

3.1 CMOS TABANLI AKTİF DEVRE ELEMANLARI

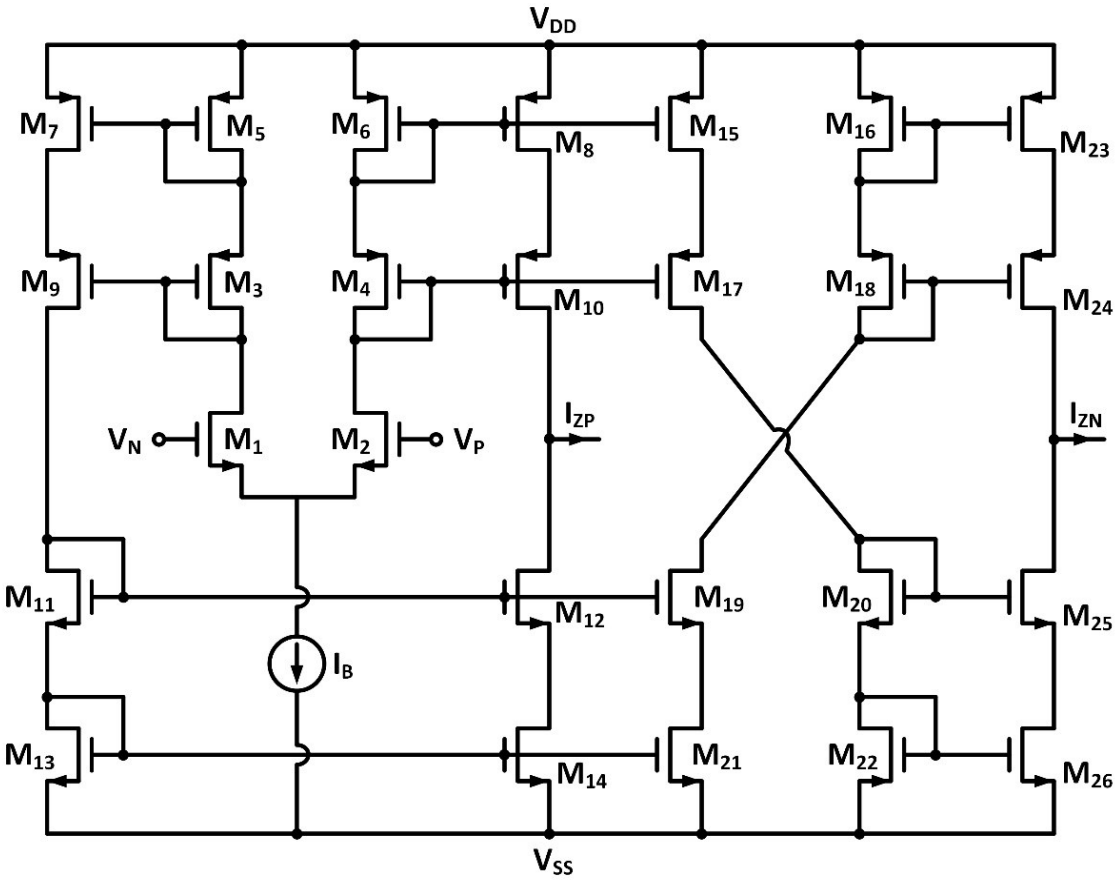
Tez kapsamında gerçekleştirilen memkapasitör ve memindüktör yapılarının tasarımlarında, analog tümdevre uygulamalarına uygun olması amacıyla CMOS transistörler kullanılarak gerçekleştirilmiş işlemsel geçiş iletkenliği yükselteci (OTA – Operational Transconductance Amplifier) ve gerilim farkı alan akım taşıyıcı (VDCC – Voltage Differencing Current Conveyor) gibi aktif elemanlar kullanılmıştır.

3.1.1 OTA – İşlemsel Geçiş İletkenliği Yükselteci

OTA, gerilim kontrollü akım kaynağı özelliği gösteren bir aktif devre elemanıdır. Giriş gerilimlerinin farkını alıp g_m geçiş iletkenliği kazancı aracılığıyla çıkışına akım verir. Basit yapısı ve avantajlı özellikleri sayesinde ilk önerildiği günden bugüne kadar devre tasarımlarında sıkça tercih edilmiştir. Çıkış empedansı ve bant genişliği yüksektir, geniş bir frekans aralığında çalışma olanağı sağlar. Bu nedenle yüksek frekanslı filtre devreleri, osilatörler, indüktans simülatörleri gibi yapılar için oldukça elverişlidir. Geçiş iletkenliği kazancı değiştirilebildiği için kullanıldığı yapılar elektronik olarak ayarlanabilir özelliğe sahip olmaktadır. Akım modlu olmasından dolayı düşük güç tüketimi, yüksek değişim hızı ve yüksek doğrusallık gibi karakteristik özelliklere sahiptirler. OTA'nın elektriksel sembolü ve CMOS transistörler kullanılarak gerçekleştirilmiş hali Şekil 3.1'de gösterilmiştir.



(a)



(b)

Şekil 3.1: OTA'nın (a) elektriksel sembolü (b) CMOS transistörler ile gerçekleştirilmiş hali.

Şekil 3.1'de verilen OTA aktif elemanının tanım bağlantıları aşağıdaki gibi ifade edilebilir:

$$I_{ZP} = -I_{ZN} = g_m(V_P - V_N) \tag{3.1}$$

burada g_m geçiş iletkenliği değeridir ve aşağıdaki gibi hesaplanabilir:

$$g_m = B\sqrt{I_B \mu_n C_{ox} \left(\frac{W}{L}\right)} \tag{3.2}$$

burada B akım aynaları arasındaki katsayıyı, μ_n NMOS transistörlerin elektronlarındaki mobiliteyi, C_{ox} geçiş oksit kapasitesini ve W ile L ise transistör boyutlarını ifade etmektedir.

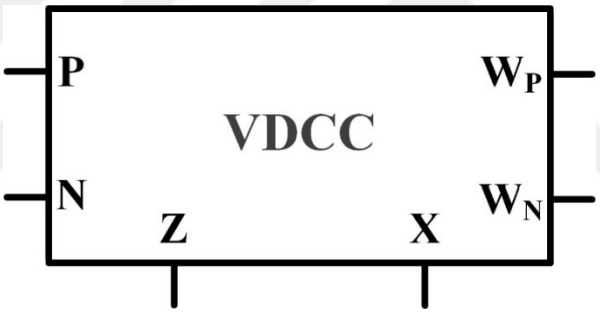
3.1.2 VDCC – Gerilim Farkı Alan Akım Taşıyıcı

VDCC aktif elemanı da OTA gibi akım modludur ve analog tümdevre tasarımı için önemlidir. Özellikle akım taşıyıcıların yüksek lineerlik, geniş bant aralığı, düşük güç tüketimi, küçük çip alanı ve basit devre tasarımı gibi avantajları vardır. Şekil 3.2'de VDCC'nin elektriksel sembolü, davranışsal modeli ve CMOS transistörler ile gerçekleştirilmiş hali verilmiştir. Şekil 3.2(b)'den de görüleceği gibi bir adet OTA ile bir adet ikinci kuşak akım taşıyıcıdan oluşmaktadır. VDCC aktif elemanına ait genel tanım bağlantıları aşağıdaki gibi ifade edilebilir:

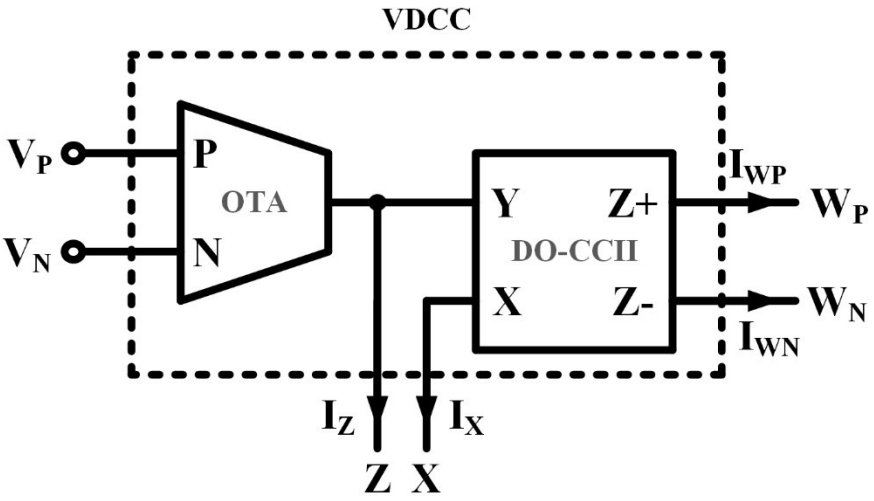
$$I_Z = g_m(V_P - V_N) \tag{3.3}$$

$$V_Z = V_X \tag{3.4}$$

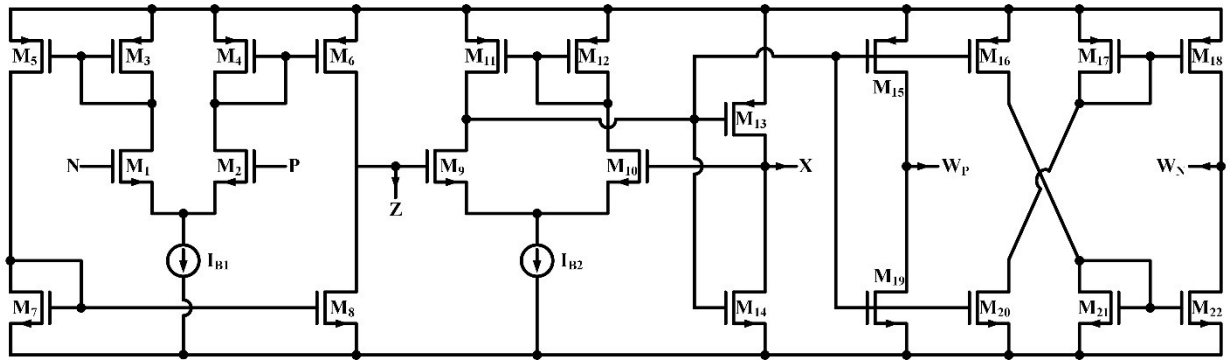
$$I_{WP} = -I_{WN} = I_X \tag{3.5}$$



(a)



(b)



(c)

Şekil 3.2: VDCC'nin (a) elektriksel sembolü (b) davranışsal modeli (c) CMOS transistörler ile gerçekleştirilmiş hali.

CMOS transistörler kullanılarak gerçekleştirilmiş aktif eleman tabanlı devrelerin benzetimleri yapılırken TSMC 0.18 µm parametreleri kullanılmıştır. Tez kapsamında tasarlanan devrelerde kullanılan 0.18 µm TSMC CMOS parametreleri Tablo 3.1'de verilmiştir.

Tablo 3.1: Benzetimlerde kullanılan TSMC 0.18 CMOS parametreleri.

.MODEL CMOSN NMOS
(LEVEL = 7, +VERSION = 3.1, TNOM = 27, TOX = 4.1E-9, +XJ = 1E-7, NCH = 2.3549E17, VTH0 = 0.3725327, +K1 = 0.5933684, K2 = 2.050755E-3, K3 = 1E-3, +K3B = 4.5116437, W0 = 1E-7, NLX = 1.870758E-7, +DVT0W = 0, DVT1W = 0, DVT2W = 0, +DVT0 = 1.3621338 DVT1 = 0.3845146 DVT2 = 0.0577255, +U0 = 259.5304169, UA = -1.413292E-9, UB = 2.229959E-18, +UC = 4.525942E-11, VSAT = 9.411671E4, A0 = 1.7572867, +AGS = 0.3740333, B0 = -7.087476E-9, B1 = -1E-7, +KETA = -4.331915E-3, A1 = 0 , A2 = 1, +RDSW = 111.886044, PRWG = 0.5, PRWB = -0.2, +WR = 1, WINT = 0, LINT = 1.701524E-8, +XL = 0, XW = -1E-8, DWG = -1.365589E-8, +DWB = 1.045599E-8, VOFF = -0.0927546, NFACTOR = 2.4494296, +CIT = 0, CDSC = 2.4E-4, CDSCD = 0, +CDSCB = 0, ETA0 = 3.175457E-3, ETAB = 3.494694E-5, +DSUB = 0.0175288, PCLM = 0.7273497, PDIBLC1 = 0.1886574, +PDIBLC2 = 2.617136E-3, PDIBLCB = -0.1, DROUT = 0.7779462, +PSCBE1 = 3.488238E10, PSCBE2 = 6.841553E-10, PVAG = 0.0162206, +DELTA = 0.01, RSH = 6.5, MOBMOD = 1, +PRT = 0, UTE = -1.5, KT1 = -0.11, +KT1L = 0, KT2 = 0.022, UA1 = 4.31E-9, +UB1 = -7.61E-18, UC1 = -5.6E-11, AT = 3.3E4, +WL = 0, WLN = 1, WW = 0, +WWN = 1, WWL = 0, LL = 0, +LLN = 1, LW = 0, LWN = 1, +LWL = 0, CAPMOD = 2, XPART = 0.5, +CGDO = 8.53E-10, CGSO = 8.53E-10, CGBO = 1E-12, +CJ = 9.513993E-4, PB = 0.8, MJ = 0.3773625, +CJSW = 2.600853E-10, PBSW = 0.8157101, MJSW = 0.1004233, +CJSWG = 3.3E-10, PBSWG = 0.8157101, MJSWG = 0.1004233, +CF = 0, PVTH0 = -8.863347E-4, PRDSW = -3.6877287, +PK2 = 3.730349E-4, WKETA = 6.284186E-3, LKETA = -0.0106193, +PU0 = 16.6114107, PUA = 6.572846E-11, PUB = 0, +PVSAT = 1.112243E3, PETA0 = 1.002968E-4, PKETA = -2.906037E-3)

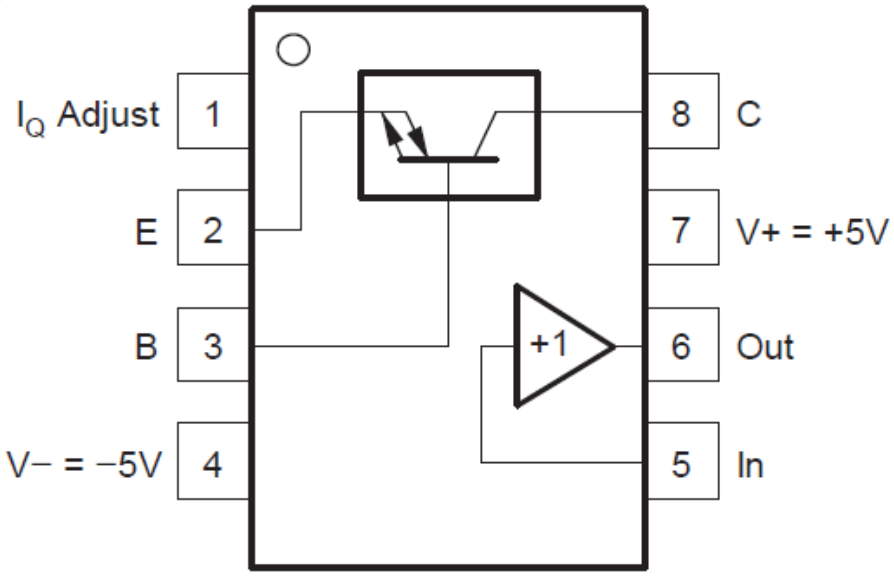
.MODEL CMOSP PMOS
(LEVEL = 7, +VERSION = 3.1, TNOM = 27, TOX = 4.1E-9, +XJ = 1E-7, NCH = 4.1589E17, VTH0 = -0.3948389, +K1 = 0.5763529, K2 = 0.0289236, K3 = 0, +K3B = 13.8420955, W0 = 1E-6, NLX = 1.337719E-7, +DVT0W = 0, DVT1W = 0, DVT2W = 0, +DVT0 = 0.5281977, DVT1 = 0.2185978, DVT2 = 0.1, +U0 = 109.9762536, UA = 1.325075E-9, UB = 1.577494E-21, +UC = -1E-10, VSAT = 1.910164E5, A0 = 1.7233027, +AGS = 0.3631032, B0 = 2.336565E-7, B1 = 5.517259E-7, +KETA = 0.0217218, A1 = 0.3935816, A2 = 0.401311, +RDSW = 252.7123939, PRWG = 0.5, PRWB =

0.0158894, +WR = 1, WINT = 0, LINT = 2.718137E-8, +XL = 0, XW = -1E-8, DWG = -4.363993E-8, +DWB = 8.876273E-10, VOFF = -0.0942201, NFACTOR = 2, +CIT = 0, CDSC = 2.4E-4, CDSCD = 0, +CDSCB = 0, ETA0 = 0.2091053, ETAB = -0.1097233, +DSUB = 1.2513945, PCLM = 2.1999615, PDIBLC1 = 1.238047E-3, +PDIBLC2 = 0.0402861, PDIBLCB = -1E-3, DROUT = 0, +PSCBE1 = 1.034924E10, PSCBE2 = 2.991339E-9, PVAG = 15, +DELTA = 0.01, RSH = 7.5, MOBMOD = 1, +PRT = 0, UTE = -1.5, KT1 = -0.11, +KT1L = 0, KT2 = 0.022, UA1 = 4.31E-9, +UB1 = -7.61E-18, UC1 = -5.6E-11, AT = 3.3E4, +WL = 0, WLN = 1, WW = 0, +WWN = 1, WWL = 0, LL = 0, +LLN = 1, LW = 0, LWN = 1, +LWL = 0, CAPMOD = 2, XPART = 0.5, +CGDO = 6.28E-10, CGSO = 6.28E-10, CGBO = 1E-12, +CJ = 1.160855E-3, PB = 0.8484374, MJ = 0.4079216, +CJSW = 2.306564E-10, PBSW = 0.842712, MJSW = 0.3673317, +CJSWG = 4.22E-10, PBSWG = 0.842712, MJSWG = 0.3673317, +CF = 0, PVTH0 = 2.619929E-3, PRDSW = 1.0634509, +PK2 = 1.940657E-3, WKETA = 0.0355444, LKETA = -3.037019E-3, +PU0 = -1.0227548, PUA = -4.36707E-11, PUB = 1E-21, +PVSAT = -50, PETA0 = 1E-4, PKETA = -5.167295E-3)

3.2 DENEYSEL TASARIMLARDA KULLANILAN ENTEGRELER

3.2.1 OPA860 Entegresi

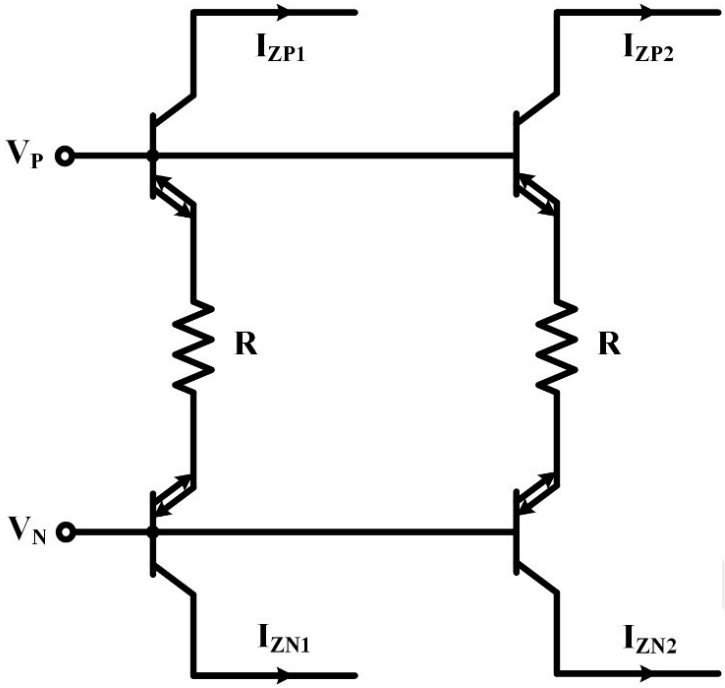
Tez kapsamında gerçekleştirilen devrelerden iki tanesi deneysel olarak da test edilmiştir. Bu devrelerden OTA kullanılarak tasarlanan memindüktör taklit devresinde OPA860 entegresi kullanılmıştır. OPA860 içinde bir tampon devresi bulunan, bant genişliği yüksek bir işlemsel geçiş iletkenliği yükseltecidir. OPA860 entegresine ait pin diyagramı Şekil 3.3'te gösterilmiştir.



Şekil 3.3: OPA860 entegresine ait pin diyagramı.

OPA860 entegresi 80 MHz gibi geniş bir bant genişliğine ve 900 V/µs yükselme eğimine sahiptir. Şekil 3.3'te gösterildiği gibi entegrenin içinde bir tampon devresi bulunmaktadır. Bu tampon devresi de 1.6 GHz bant genişliği ve 4 kV/µs yükselme eğimine sahiptir. OPA860

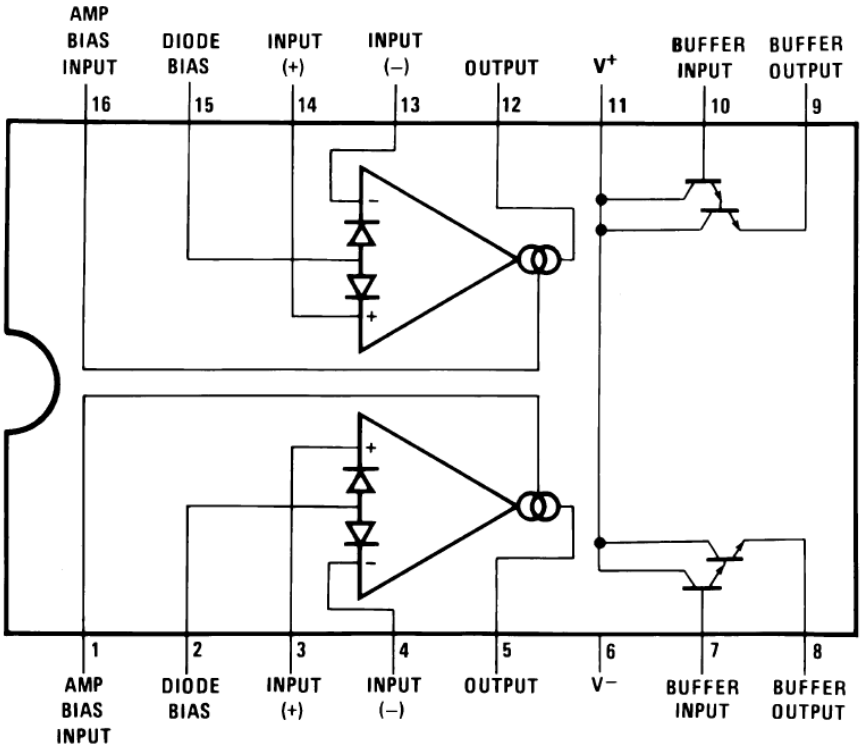
entegresinin geçiş iletkenliği değeri, 1 numaralı ayak (I_Q adjust) sayesinde harici bir direnç ile ayarlanabilir. Bu eleman 95 mA/V gibi yüksek bir geçiş iletkenliği kazancı değerine kadar çalıştırılabilir. Tasarımlarda çok çıkışlı bir OTA elemanına ihtiyaç duyulduğunda birden fazla OPA860 entegresi kullanılarak Şekil 3.4'te gösterildiği gibi çıkış sayısı arttırılabilir. Bu çıkışlar ihtiyaca göre pozitif ve negatif şekilde elde edilebilir.



Şekil 3.4: OPA860 entegreleri ile çok çıkışlı OTA tasarımı.

3.2.2 LM13700 Entegresi

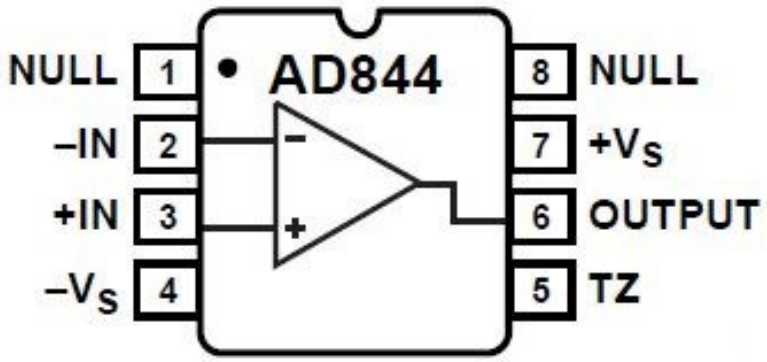
Tez kapsamında gerçekleştirilen VDCC tabanlı memkapasitör taklit devresi deneysel olarak da gerçekleştirilmiştir. Şekil 3.2(b)'de gösterildiği gibi bir OTA ve bir akım taşıyıcıdan oluşan VDCC, ayrık devre elemanları ile gerçekleştirilirken, OTA olarak LM13700 entegresi kullanılmıştır. Pin diyagramı Şekil 3.5'te verilen LM13700, doğrusallaştırma diyotları ve tampon devreleri içeren ikili bir işlemsel geçiş iletkenliği yükseltecidir. Açık çevrim bant genişliği 2 MHz ve yükselme eğimi 50 V/μs'dir. İkili yapıya sahip olduğu için çift çıkışlı olarak ya da iki ayrı OTA olarak kullanılabilir.



Şekil 3.5: LM13700 entegresine ait pin diyagramı.

3.2.3 AD844 Entegresi

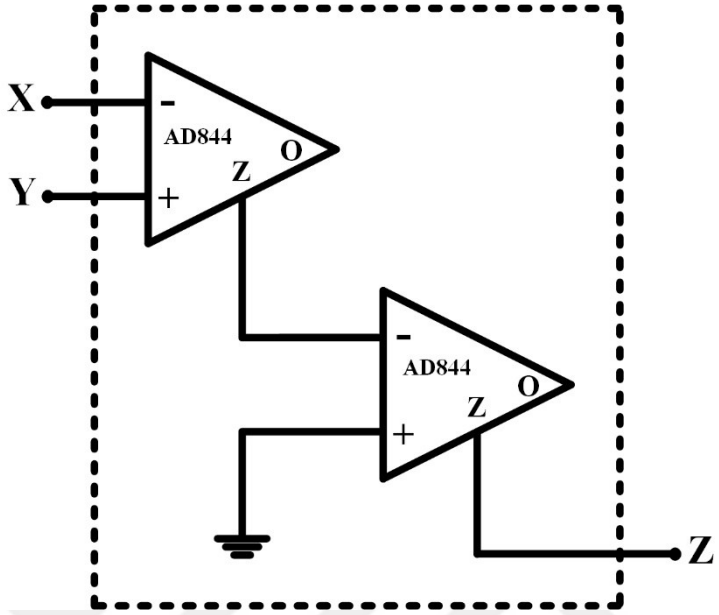
VDCC tabanlı memkapasitör taklit devresi gerçekleştirilirken akım taşıyıcı olarak AD844 entegresi kullanılmıştır. AD844 düşük gürültülü monolitik bir işlemsel yükselteçtir. AD844 entegresine ait pin diyagramı Şekil 3.6'da gösterilmiştir. Yaklaşık 60 MHz bant genişliğine ve 2000 V/µs yükselme eğimine sahiptir.



Şekil 3.6: AD844 entegresine ait pin diyagramı.

VDCC aktif elemanının çok çıkışlı olması için birden fazla AD844 kullanmak gereklidir. Ayrıca tez kapsamında deneysel olarak gerçekleştirilen devrede negatif çıkış da gerektiği için,

AD844 entegreleri ile negatif çıkış elde etmek amacıyla kullanılan bağlantı şeması Şekil 3.7'de gösterilmiştir.



Şekil 3.7: AD844 entegreleri ile negatif çıkışlı akım taşıyıcı tasarımı.

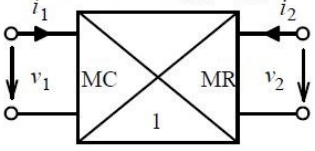
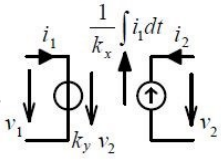
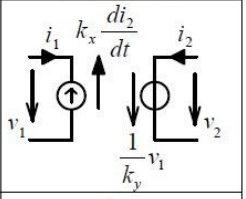
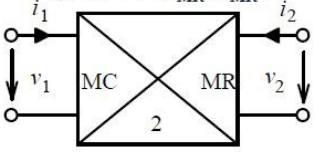
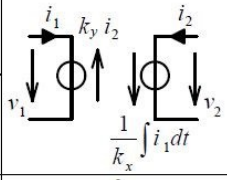
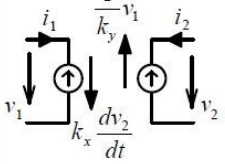
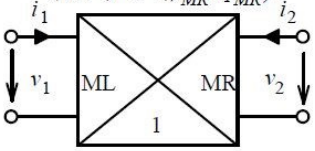
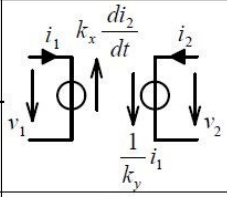
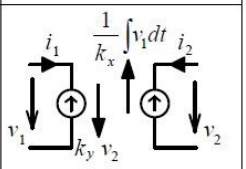
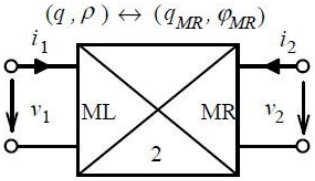
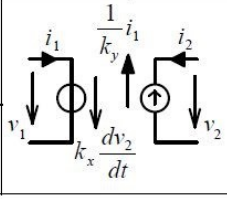
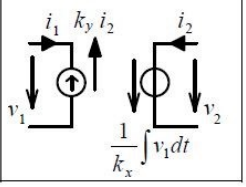
3.3 MEMRİSTÖR→MEMKAPASİTÖR VE MEMRİSTÖR→MEMİNDÜKTÖR DÖNÜŞÜMLERİ

D. Biolek, V. Biolkova ve Z. Kolka, MC←MR ve ML←MR dönüşümlerindeki sorunları ortadan kaldırmak için çalışma yapmışlardır. Referans [1]'den yararlanarak bu dönüşümler için bir tablo hazırlamışlardır. Daha ayrıntılı olarak, $f_{MR}(\varphi, q)$ ilişkisine sahip memristörün, $f_{MC}(\sigma, \varphi)$ ilişkisine sahip bir memkapasitöre ya da $f_{ML}(\rho, q)$ ilişkisine sahip bir memindüktöre dönüşümünü sağlayan mutator sentezlemişlerdir. Burada σ ve ρ sırasıyla yükün ve akının zaman alanında integralleri olarak aşağıdaki gibi ifade edilebilir [16].

$$\sigma(t) = \int_{-\infty}^{t} q(\xi)d\xi, \quad \rho(t) = \int_{-\infty}^{t} \varphi(\xi)d\xi \tag{3.6}$$

Tablo 3.2'de verilen her mutator, memristörün yük veya akı ile kontrol edilmesine bağlı olarak iki tipte tasarlanmış ve her tip için kontrollü kaynaklar kullanılarak iki farklı uygulama formu önerilmiştir.

Tablo 3.2: MC←MR ve ML←MR dönüşümleri için mutator yapıları [16].

	Tip	Sembol	Dönüşüm matrisi T $\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = [T] \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix}$ C_M-L_M-R_M dönüşümü	Kontrollü kaynaklar kullanarak uygulama Uygulama 1	Uygulama 2
MC←MR	1	$(\varphi,\ \sigma) \leftrightarrow (\varphi_{MR},\ q_{MR})$ 	$\begin{bmatrix} k_y & 0 \\ 0 & sk_x \end{bmatrix}$ $C_M = \frac{k_x}{k_y}\frac{1}{R_M}$		
	2	$(\varphi,\ \sigma) \leftrightarrow (q_{MR}, \varphi_{MR})$ 	$\begin{bmatrix} 0 & k_y \\ sk_x & 0 \end{bmatrix}$ $C_M = \frac{k_x}{k_y}R_M$		
ML←MR	1	$(q\ ,\rho) \leftrightarrow (\varphi_{MR}, q_{MR})$ 	$\begin{bmatrix} 0 & sk_x \\ k_y & 0 \end{bmatrix}$ $L_M = \frac{k_x}{k_y}\frac{1}{R_M}$		
	2	$(q\ ,\rho) \leftrightarrow (q_{MR}, \varphi_{MR})$ 	$\begin{bmatrix} sk_x & 0 \\ 0 & k_y \end{bmatrix}$ $L_M = \frac{k_x}{k_y}R_M$		

4. BULGULAR

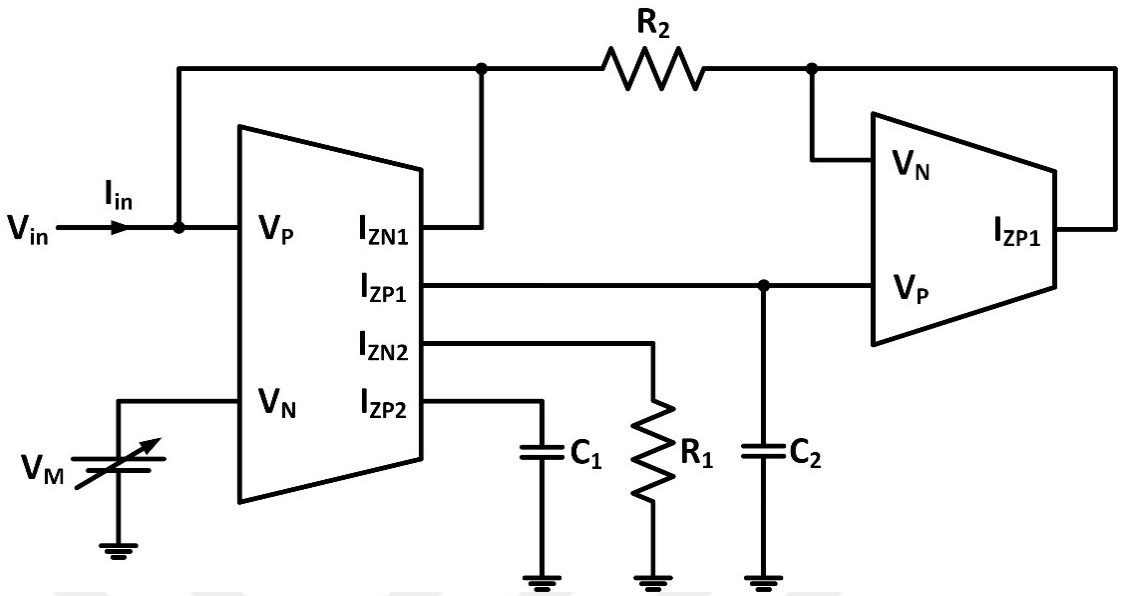
4.1 ÖNERİLEN MEMKAPASİTÖR TAKLİT DEVRELERİ

Bu bölümde yüksek dereceden lineer olmayan memkapasitör ve memindüktör taklit devreleri önerilecektir. Aynı aktif elemanlar kullanılarak gerçekleştirilen devrelerin tanım bağlantıları ve çeşitli uygulamaları verilecek, LTSPICE programı kullanılarak benzetimleri yapılacaktır. Bununla birlikte önerilen memindüktör taklit devresi deneysel olarak da gerçekleştirilecektir.

4.1.1 Memkapasitör Taklit Devresi – I

İşlemsel Geçiş İletkenliği Kuvvetlendiricisi (OTA) aktif elemanları kullanılarak gerçekleştirilmiş memkapasitör taklit devresi önerilmiştir. Önerilen memkapasitör yapısında birisi çok çıkışlı diğeri tek çıkışlı olmak üzere iki adet OTA, iki adet topraklı kapasitör, birisi topraklı olmak üzere iki adet direnç ve bir adet analog çarpma devresi kullanılmıştır. Tasarlanan devrede kullanılan OTA'ların elektriksel sembolü ve CMOS transistörler kullanılarak gerçekleştirilmiş hali Şekil 3.1'de gösterilmiştir. İhtiyaca göre negatif ve pozitif çıkış katlarındaki transistörler arttırılarak OTA çok çıkışlı ve tek çıkışlı olarak kullanılabilir. Transistörlere ait boyutlar tüm PMOS transistörler için W/L=40µm/0.36µm ve NMOS transistörler için W/L=20µm/0.36µm olarak seçilmiştir. Bayaslama akımının değeri I_B=100 µA ve besleme gerilim değerleri V_{DD}=-V_{SS}=1.25 V olarak alınmıştır.

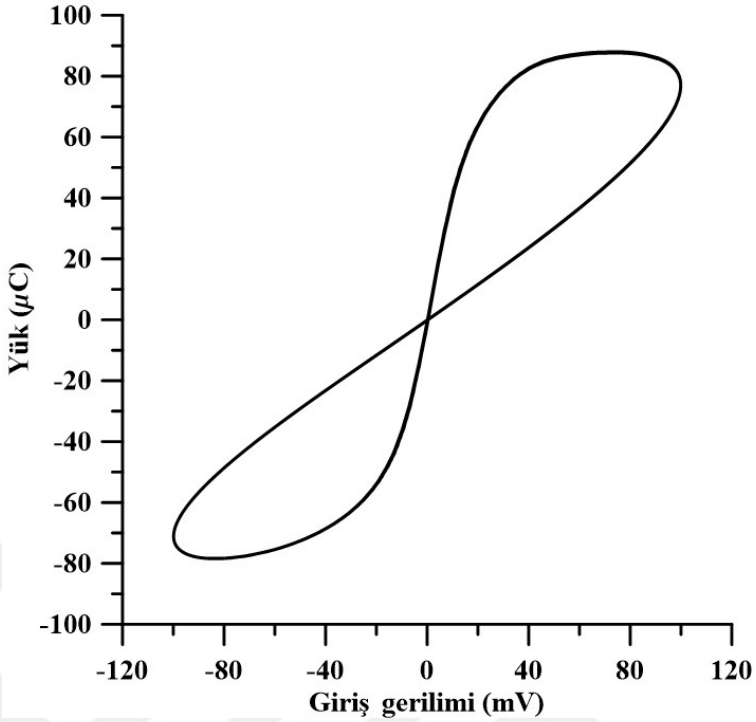
Önerilen memkapasitör yapısı memristör tabanlıdır ve yapıda kullanılan çok çıkışlı OTA, bir topraklı kapasitör, bir topraklı direnç ve analog çarpma devresinden oluşan blok, Babacan ve diğ. [49] tarafından memristör olarak önerilmiştir. OTA tabanlı memkapasitör taklit devresi Şekil 4.1'de verilmiştir.



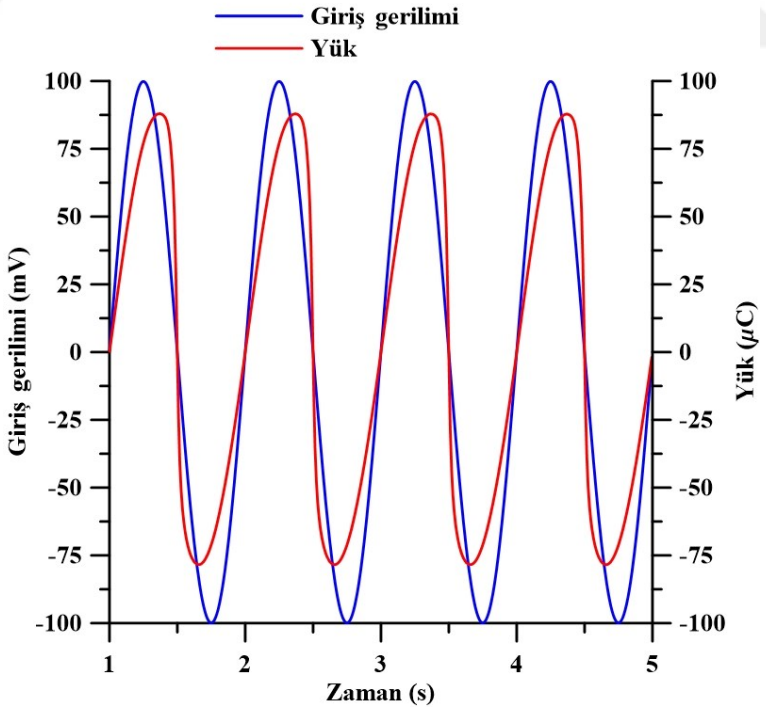
Şekil 4.1: OTA tabanlı memkapasitör taklit devresi.

Devrede kullanılan pasif devre elemanlarından dirençler R_1=800 Ω, R_2=10 kΩ ve kapasitörler ise C_1=10 μF, C_2=100 mF olarak seçilmişlerdir. Çok çıkışlı OTA'nın girişine uygulanan V_M gerilimi, R_1 direnci üzerindeki V_{R1} gerilimi ile C_1 kapasitörü üzerindeki V_{C1} geriliminin çarpılması ile elde edilmiştir. Bu gerilimlerin çarpılması taklit devresinin lineer olmayan karakteristiğini sağlar.

Memkapasitör devresinin girişine frekansı 1 Hz, genliği 100 mV olan bir sinüs işareti uygulandığında elde edilen giriş gerilimi-yük eğrisi ve devrenin zaman cevabı Şekil 4.2(a) ve 4.2(b)'de sırasıyla verilmiştir.



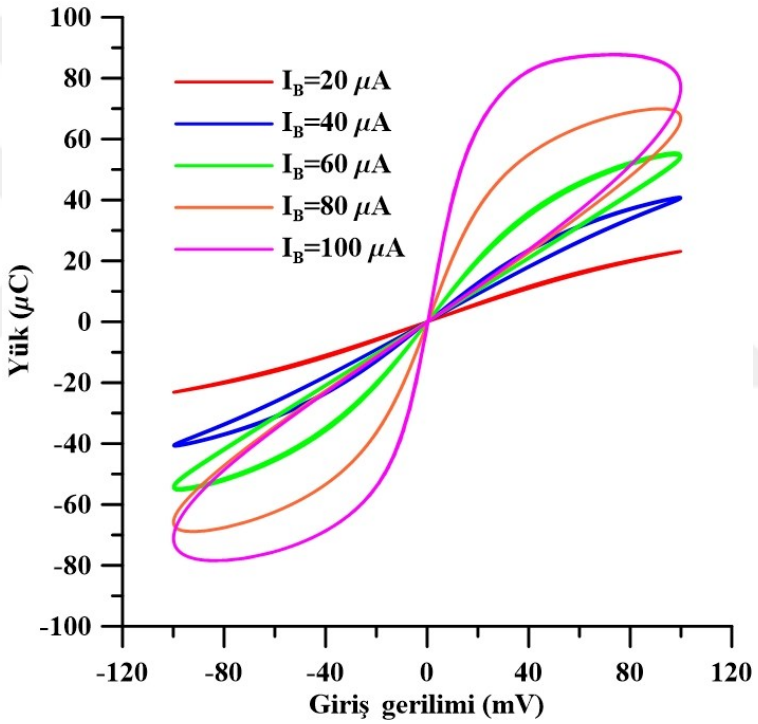
(a)



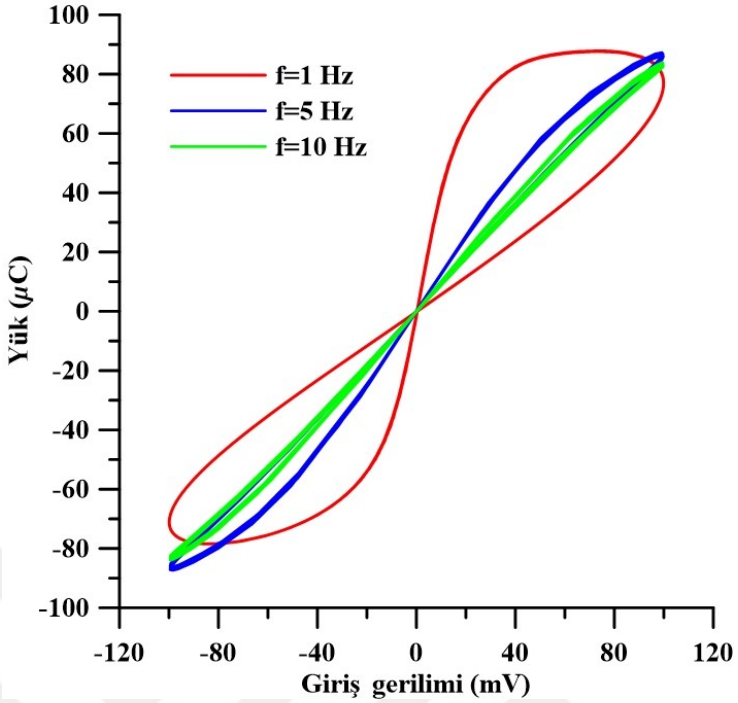
(b)

Şekil 4.2: Memkapasitör taklit devresinin (a) giriş gerilimi-yük eğrisi (b) zaman cevabı.

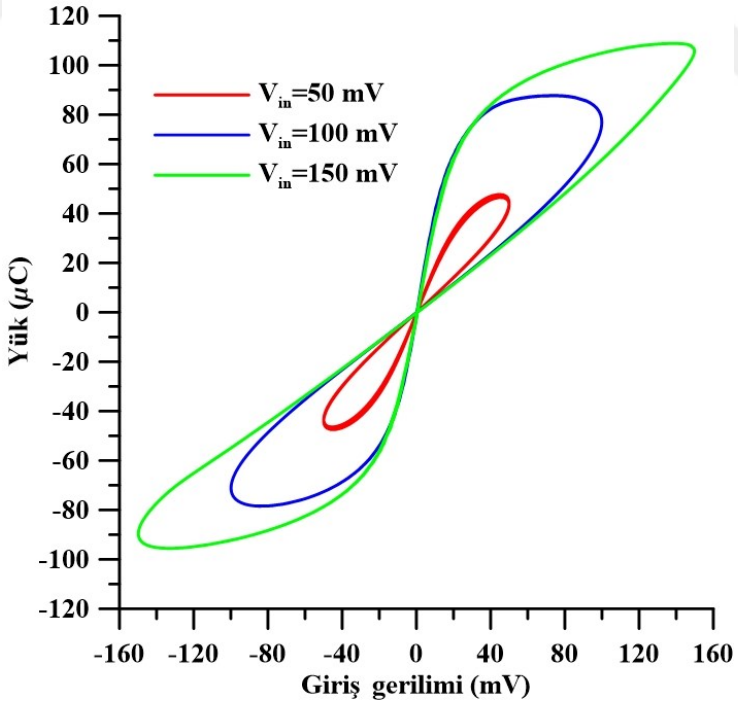
Memkapasitör taklit devresinde OTA aktif elemanı kullanıldığı için yapı elektronik olarak ayarlanabilen özellik kazanmıştır. OTA'nın bayaslama akımı aracılığıyla geçiş iletkenliği kazancı g_m değiştirilerek, memkapasitörün yük değeri ayarlanabilir. Şekil 4.3(a)'da OTA'nın farklı bayaslama akım değerleri için, önerilen memkapasitör taklit devresinin giriş gerilimi-yük eğrileri verilmiştir. Bununla birlikte, devrenin girişine genliği 100 mV olan sinüs işareti farklı frekanslarda uygulanmıştır. 1 Hz, 5 Hz ve 10 Hz frekanslı giriş gerilimlerine karşı elde edilen memkapasitör yük eğrileri Şekil 4.3(b)'de verilmiştir. Ek olarak, devrenin girişine genliği sırasıyla 50 mV, 100 mV ve 150 mV olacak şekilde sinüs işareti uygulandığında elde edilen giriş gerilimi-yük eğrileri de Şekil 4.3(c)'de gösterilmiştir.



(a)



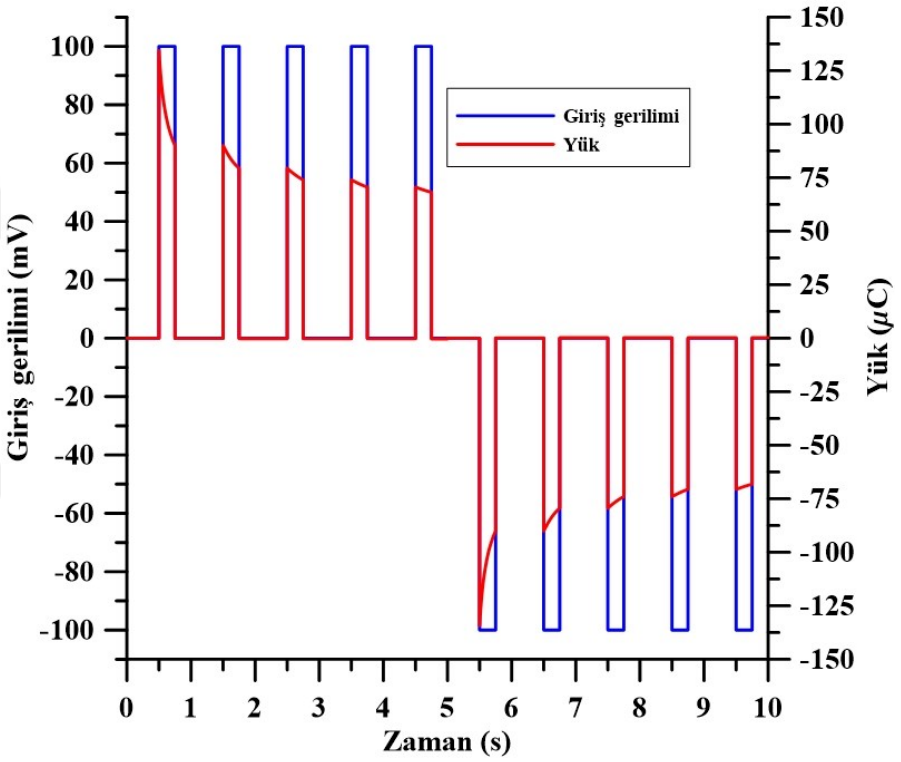
(b)



(c)

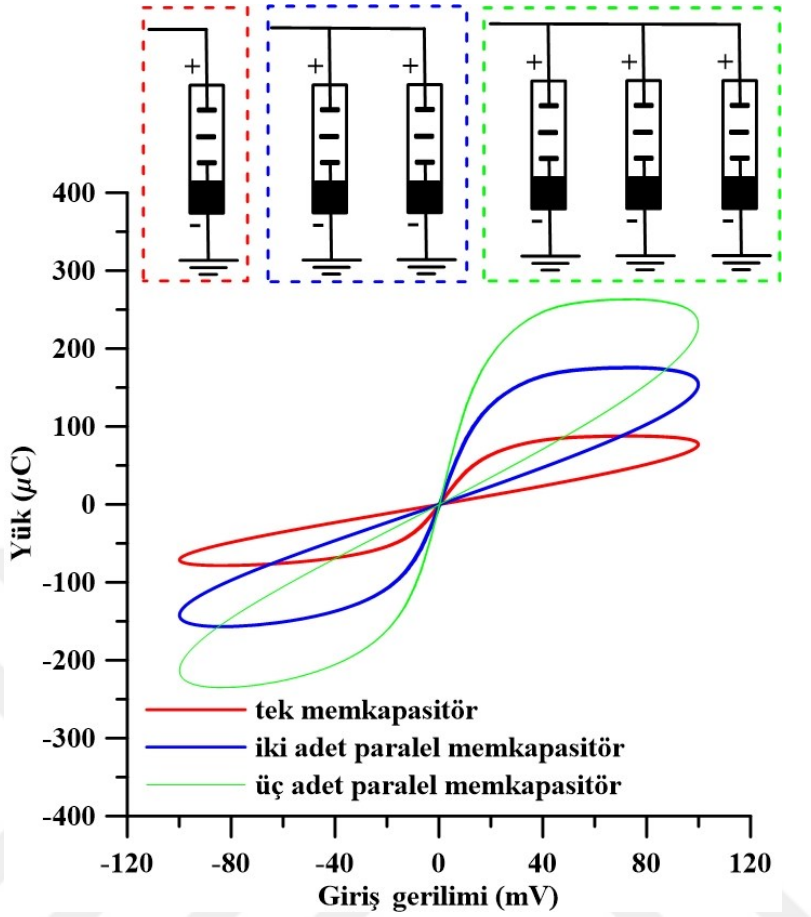
Şekil 4.3: Memkapasitörün giriş gerilimi-yük eğrileri (a) OTA'nın farklı bayaslama akımları için (b) Giriş işaretinin farklı frekansları için (c) Giriş işaretinin farklı genlikleri için.

Memkapasitör devrelerinin en önemli özelliği hafıza davranışıdır. Bu nedenle önerilen memkapasitör taklit devresine pozitif ve negatif kare dalga uygulayarak davranışı gözlemlenmiştir. Devrenin girişine uygulanan kare dalganın genliği 100 mV ve periyodu 1 s'dir. Uygulanan kare dalga ile memkapasitörün yük grafikleri Şekil 4.4'te zaman ekseninde verilmiştir. Şekilde görüldüğü üzere memkapasitörün yük değeri uygulanan her bir dalgada bir önceki kaldığı yerden başlamıştır. Bu durumda memkapasitörün hafıza özelliği de doğrulanmıştır.



Şekil 4.4: Pozitif ve negatif kare dalgalar için memkapasitör taklit devresinin yük grafikleri.

Önerilen memkapasitör devresi topraklı olduğundan seri bağlantı için uygun değildir. Paralel bağlı kapasitörlerin toplam kapasitans değeri, tek bir kapasitöre göre daha yüksektir. Bu memkapasitörler için de geçerlidir. Paralel bağlı memkapasitör sayısı arttıkça, devrenin yük değeri de artar. Önerilen memkapasitör devresinin tek, iki adet ve üç adet paralel bağlı durumları için giriş gerilimi-yük eğrileri Şekil 4.5'te verilmiştir.



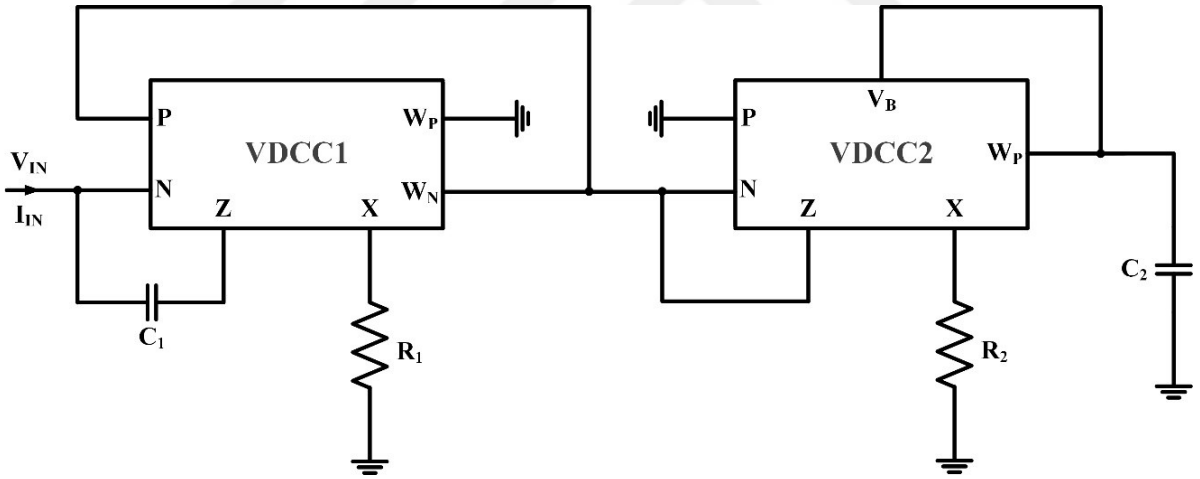
Şekil 4.5: Paralel bağlı memkapasitörlerin giriş gerilimi-yük eğrileri.

Önerilen memkapasitör taklit devresi ideal bir aktif elemana ihtiyaç duymamaktadır. CMOS transistörler ile gerçekleştirilmiş iki adet OTA aktif elemanı, bir adet analog çarpma devresi ve birkaç pasif devre elemanı ile gerçekleştirilmiştir. OTA'nın geçiş iletkenliği elektronik olarak ayarlanabilir olduğundan, memkapasitörün de yük değeri ayarlanabilir. Memkapasitör taklit devresinin performansını analiz etmek amacıyla LTSPICE programında TSMC CMOS 0.18 μm teknolojisi kullanılarak tüm benzetimleri yapılmıştır. Benzetim sonuçları, devrenin teorik sonuçlarla uyumlu olduğunu ve önceden sunulmuş memkapasitör taklit devreleri ile karşılaştırıldığında da tutarlı sonuçlara sahip olduğunu göstermiştir.

4.1.2 Memkapasitör Taklit Devresi – II

Gerilim farkı alan akım taşıyıcı (VDCC) aktif elemanları kullanılarak gerçekleştirilmiş memkapasitör taklit devresi önerilmiştir. VDCC aktif elemanının devre sembolü, davranışsal modeli ve CMOS transistörler kullanılarak gerçekleştirilmiş hali Şekil 3.2'de gösterilmiştir. VDCC tabanlı memkapasitör taklit devresi Şekil 4.6'da verilmiştir. Devrede doğrusal olmayan

davranışı elde etmek için çarpma devresi kullanılmamıştır ve bu da düşük güç tüketimi ve küçük çip alanı açısından önemlidir. VDCC yapısında kullanılan PMOS ve NMOS transistörlere ait boyutlar referans [50]'deki gibi seçilmiştir. Memkapasitörün ilk katındaki VDCC'de kullanılan bayaslama akımları sırasıyla I_{B1}=100 µA ve I_{B2}=50 µA olarak alınmıştır. Memkapasitör yapısında kullanılan pasif devre elemanlarından kapasitörler C_1=100 pF, C_2=50 nF ve dirençler R_1=10 kΩ, R_2=25 kΩ olarak seçilmişlerdir. VDCC aktif elemanlarının besleme gerilimleri V_{DD}=-V_{SS}=0.9 V olarak seçilmiştir. İkinci VDCC elemanı ve C_2 kapasitörü ile R_2 direncinin olduğu kısım memristör olarak önerilmiştir [51]. Bu yapıda bayaslama akımları yerine NMOS transistörler kullanılmıştır. Memristör katının memdüktans değerini elektronik olarak kontrol etmek amacıyla I_{B1} yerine bağlanan, drain ucu V_{B1} gerilimi olan NMOS transistörün, source ucu ile bulk ucu birbirine bağlanıp buraya V_{S_B1} gerilimi uygulanmıştır. I_{B2} yerine bağlanan NMOS transistörün drain ucuna V_{B2}=0 V gerilim uygulanmıştır. Bu transistörlere ait boyutlar sırasıyla W/L=3.6µm/1.8µm, W/L=3.06µm/0.72µm olarak seçilmişlerdir [51]. Önerilen VDCC tabanlı memkapasitör taklit devresinde V_{S_B1} gerilimi -0.9 V olarak alınmıştır.



Şekil 4.6: VDCC tabanlı memkapasitör taklit devresi.

Şekil 4.6'da verilen memkapasitör devresi için matematiksel ifadeler aşağıdaki gibi yazılabilir:

$$V_{IN} = V_{C1} + V_{Z1} \tag{4.4}$$

$$I_{IN} = I_{C1} = -I_{Z1} \tag{4.5}$$

Memristör katından;

$$\frac{I_{Z2}}{V_{P1}} = W(\varphi) \Longrightarrow I_{Z2} = W(\varphi)V_{P1} \tag{4.6}$$

Eşitlik (4.2) ve (4.3)'ten yararlanarak;

$$I_{Z2} = I_{WN1} = -I_{X1} = \frac{V_{X1}}{R_1} = -\frac{V_{Z1}}{R_1} \tag{4.7}$$

Eşitlik (4.6) ve (4.7) düzenlendiğinde;

$$V_{Z1} = -W(\varphi)R_1V_{P1} \tag{4.8}$$

$$I_{Z1} = g_{m1}(V_{P1} - V_{N1}), \quad V_{N1} = V_{IN} \tag{4.9}$$

Eşitlik (4.5) ve (4.9)'dan yararlanarak;

$$V_{P1} = -\frac{I_{IN}}{g_{m1}} + V_{IN} \tag{4.10}$$

Eşitlik (4.8) ve (4.10) kullanılarak Eşitlik (4.4) yeniden yazılırsa;

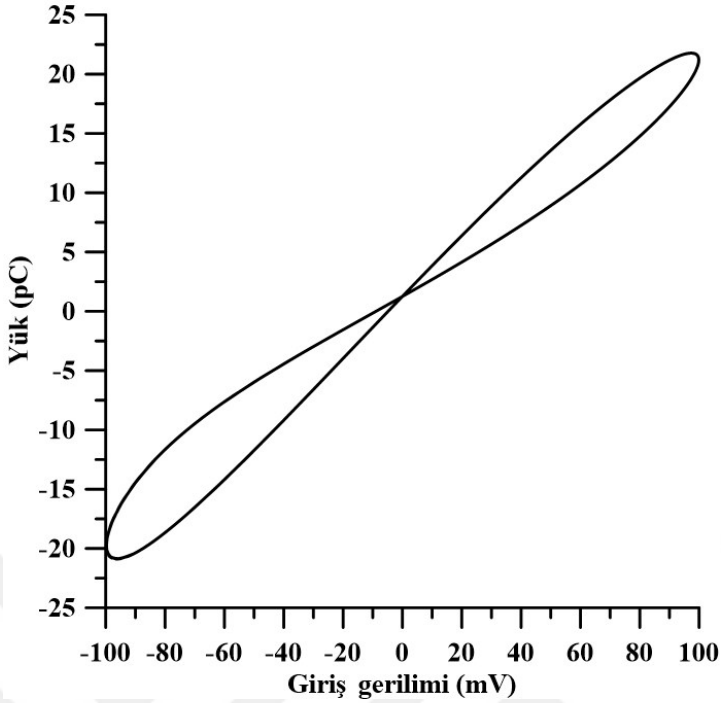
$$V_{IN} = \frac{1}{C_1}\int I_{IN}dt - W(\varphi)R_1\left(-\frac{I_{IN}}{g_{m1}} + V_{IN}\right) \tag{4.11}$$

$$V_{IN} = \frac{q(t)}{C_1(1+W(\varphi)R_1)} + \frac{W(\varphi)R_1I_{IN}}{g_{m1}(1+W(\varphi)R_1)} \tag{4.12}$$

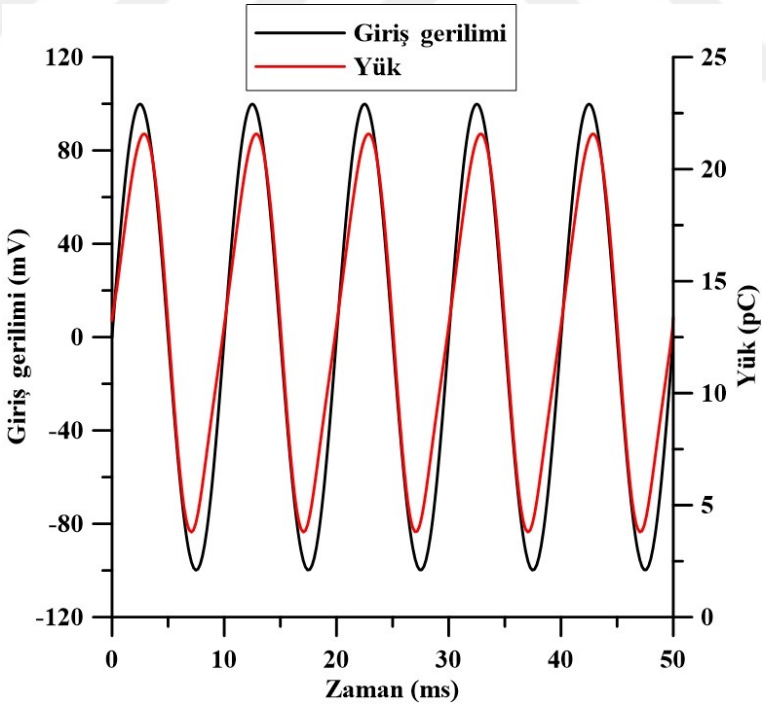
$$D_M = \frac{V_{IN}}{q(t)} = \frac{1}{C_1(1+W(\varphi)R_1)} + \frac{W(\varphi)R_1}{g_{m1}(1+W(\varphi)R_1)}\frac{I_{IN}}{\int I_{IN}dt} \tag{4.13}$$

burada W(φ) memristörün memdüktans değeri, D_M değeri de memkapasitansın tersi olan $1/C_M$ ifadesidir.

Bir yapının memkapasitör olarak adlandırılması için bazı anahtar özelliklere sahip olması gerekmektedir. Bunlardan ilki sinüzoidal işaret uygulandığında sıkıştırılmış histerezis döngüye sahip olmasıdır. Şekil 4.6'da önerilen memkapasitör taklit devresine sinüs işareti uygulayarak performansı test edilmiştir. Devrenin girişine frekansı 100 Hz ve genliği 100 mV olan bir sinüs işareti uygulandığında elde edilen giriş gerilimi-yük eğrisi ve zaman cevabı sırasıyla Şekil 4.7(a) ve Şekil 4.7(b)'de verilmiştir. Tüm benzetimler TSMC CMOS 0.18 μm teknolojisi kullanılarak LTSPICE programı ile gerçekleştirilmiştir.



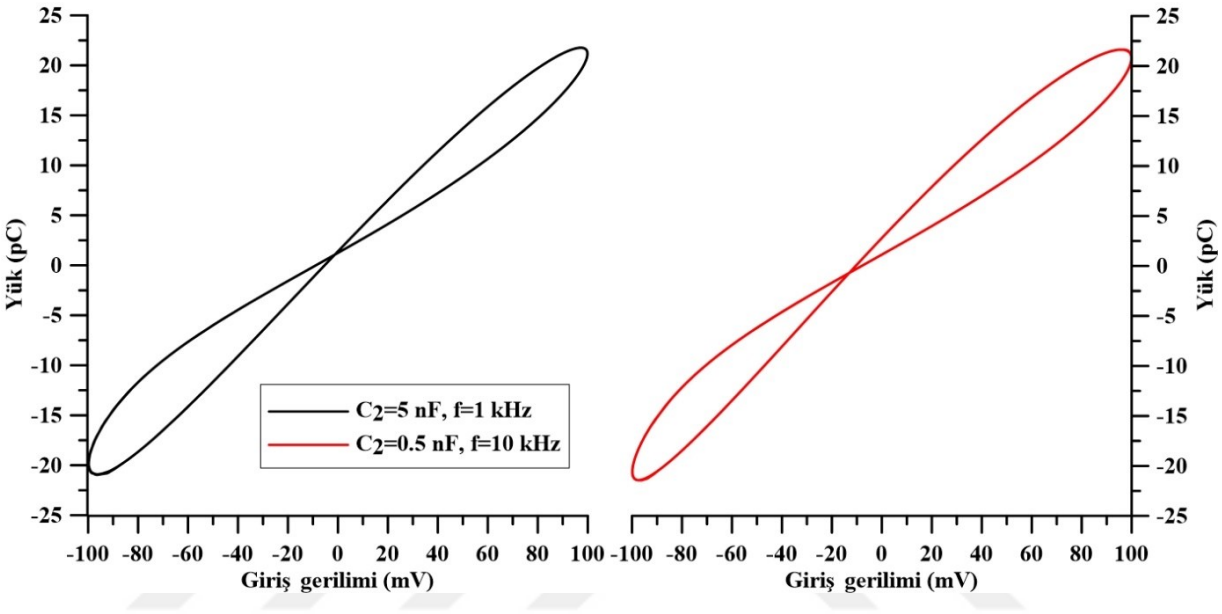
(a)



(b)

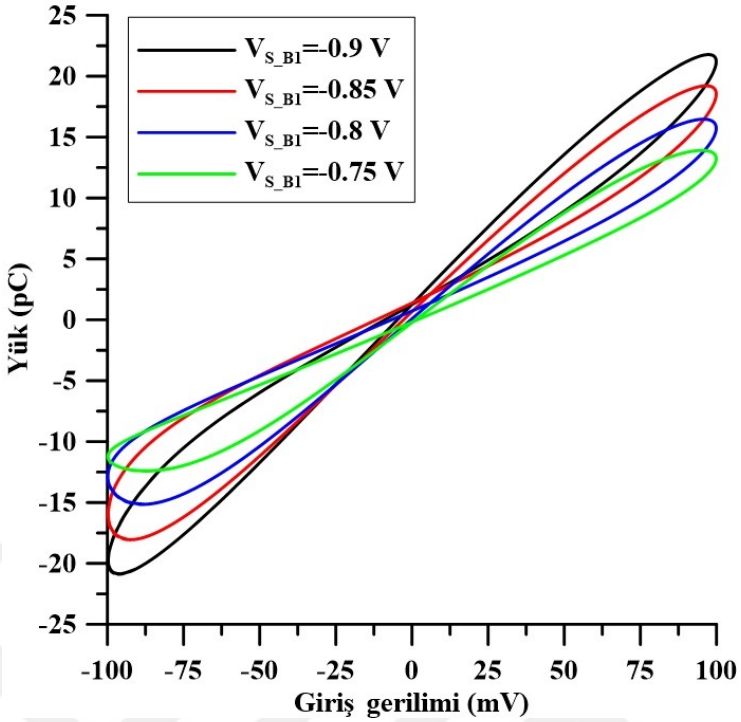
Şekil 4.7: Memkapasitör taklit devresinin (a) giriş gerilimi-yük eğrisi (b) zaman cevabı.

Memkapasitör yapılarının diğer bir özelliği ise frekansa bağlı karakteristikleridir. Önerilen devrenin memristör katındaki C_2 kapasitörü değiştirilerek yapı farklı frekanslarda da çalıştırılabilir. Devrenin girişine genliği 100 mV olan sinüs işareti uygulandığında C_2=5 nF için 1 kHz ve C_2=0.5 nF için 10 kHz frekanslarında giriş gerilimi-yük eğrileri Şekil 4.8'de verilmiştir.



Şekil 4.8: Memkapasitör taklit devresinin farklı frekanslar için giriş gerilimi-yük eğrileri.

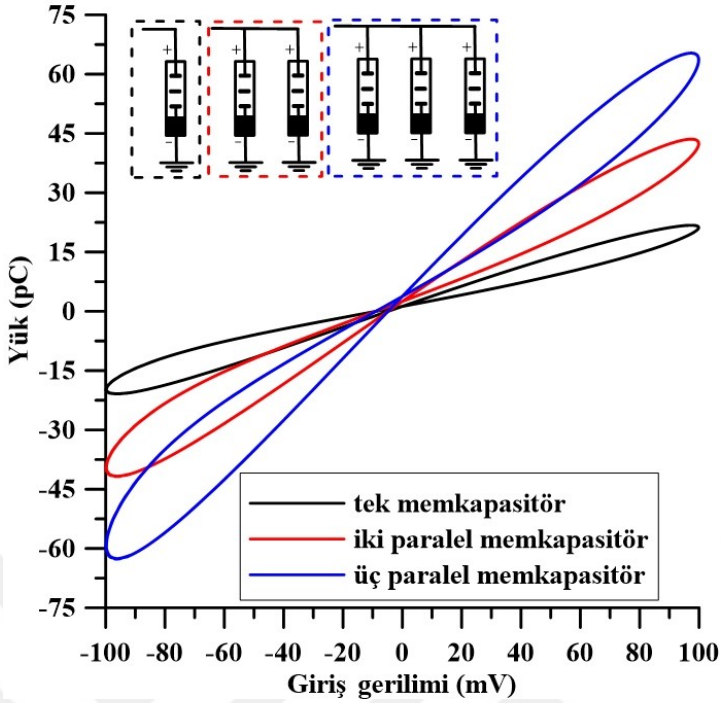
Ek olarak gerçekleştirilen memkapasitör taklit devresi elektronik olarak ayarlanabilmektedir. Memristör katındaki V_{S_B1} gerilimin değeri değiştirilerek memkapasitörün yük değeri ayarlanabilir. Şekil 4.9'da farklı V_{S_B1} gerilim değerleri için memkapasitörün giriş gerilimi-yük eğrileri verilmiştir. Şekilden de görüldüğü gibi V_{S_B1} gerilim değerinin düşmesi ile memkapasitörün yük değeri artmaktadır.



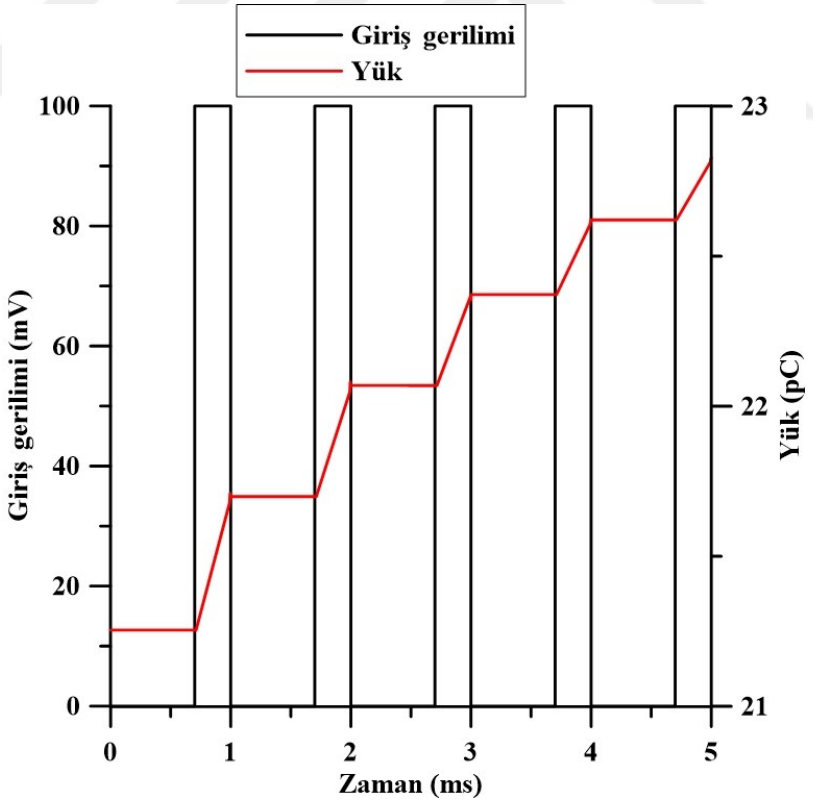
Şekil 4.9: V_{S_B1} geriliminin farklı değerleri için memkapasitörün giriş gerilimi-yük eğrileri.

Seri bağlı kondansatör sayısı arttıkça kapasitans değeri artar. Bu memkapasitörler için de geçerlidir. Önerilen memkapasitör taklit devresi topraklı olduğu için tek, iki adet ve üç adet memkapasitörün seri bağlanması ile elde edilen giriş gerilimi-yük eğrileri Şekil 4.10'da gösterilmiştir. Şekilden de görüldüğü gibi seri bağlı memkapasitör sayısı arttıkça memkapasitörlerin yük değerleri de artmıştır.

Memkapasitör yapıları için en önemli özellik ise hafıza davranışıdır. Bu nedenle önerilen yapının girişine kare dalga uygulayarak bu önemli özelliği test edilmiştir. Şekil 4.11'den de görüleceği gibi önerilen devre uygulanan kare dalgalar altında güçlü bir hafıza özelliği göstermektedir. Memkapasitörün yük değeri uygulanan her bir darbede, bir önceki darbede kaldığı yerden devam etmektedir.



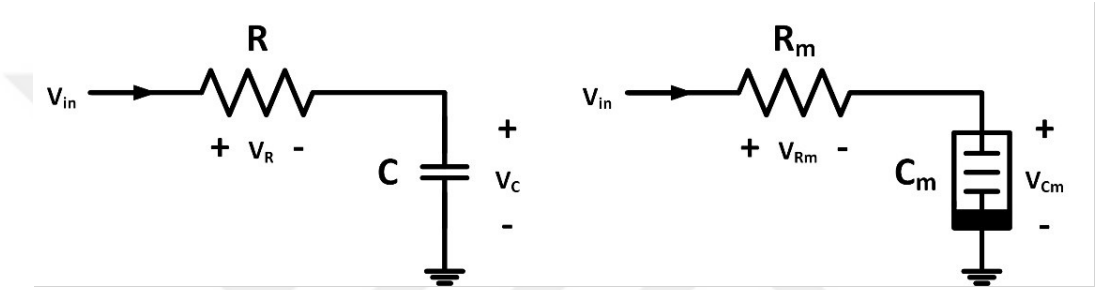
Şekil 4.10: Tek, iki adet ve üç adet paralel bağlı memkapasitörün giriş gerilimi-yük eğrileri.



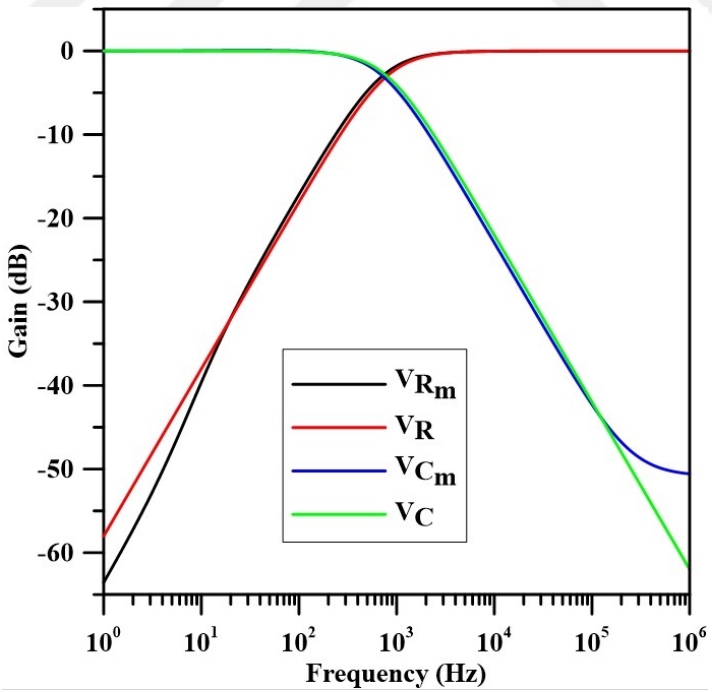
Şekil 4.11: Kare dalga darbeleri uygulandığında memkapasitörün yük değişimi.

Ek olarak memkapasitör taklit devresi uygulanabilirliğini göstermek amacıyla Şekil 4.12(a)'da gösterildiği gibi bir R-C filtre yapısında kullanılmıştır. Basit R-C yapısında kapasitör yerine

önerilen memkapasitör kullanılarak R-C ve R_m-C_m devrelerinin sonuçları karşılaştırılmıştır. Burada pasif devre elemanları R=R_m=1 MΩ ve C=200 pF seçilmiştir. Hem alçak geçiren hem de yüksek geçiren filtre frekans cevapları için kapasitör ve memkapasitör kullanılan devreler aynı davranışı sergilemiştir. Böylelikle memkapasitör taklit devresinin kapasitör davranışı sergilediği gösterilmiştir. R-C ve R_m-C_m yapılarına ait kazanç-frekans grafikleri Şekil 4.12(b)'deki gibi elde edilmiştir. Frekans arttıkça kapasitör değeri doğrusal olarak azalırken memkapasitör taklit devresinin bazı sınırlamalarından dolayı memkapasitör değeri 200 kHz'ye kadar doğrusal olarak azalmaktadır.



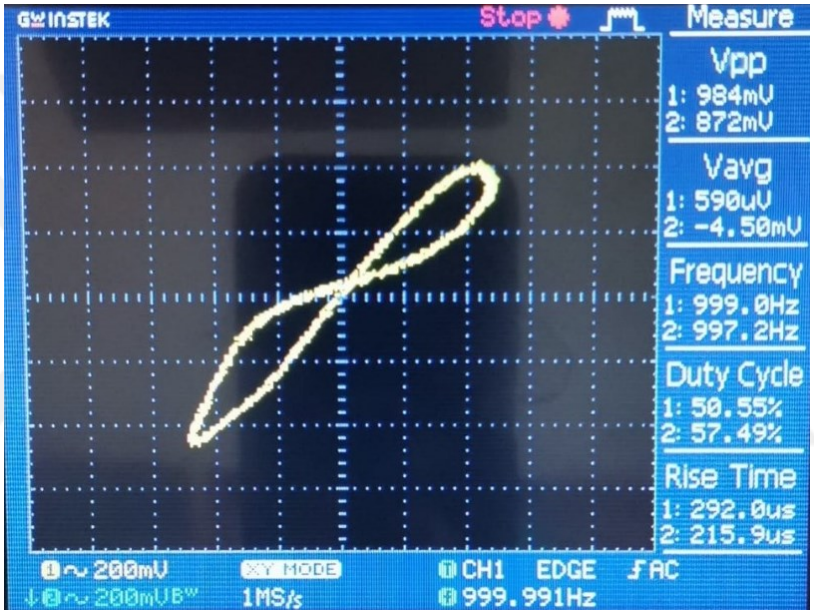
(a)



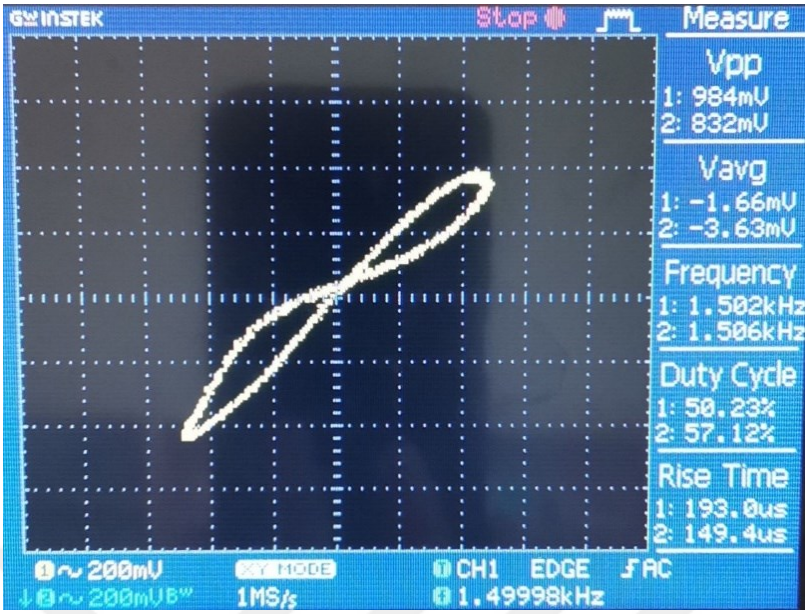
(b)

Şekil 4.12: (a) R-C ve R_m-C_m filtre devreleri (b) frekans cevabı.

Önerilen memkapasitör taklit devresi ayrıca ayrık devre elemanları kullanılarak deneysel olarak test edilmiştir. VDCC aktif elemanını gerçekleştirmek için OTA olarak LM13700 ve CCII olarak da AD844 entegreleri kullanılmıştır. Memristör katı için pasif devre elemanları referans [51]'deki gibi seçilmiştir. Memkapasitör katında R_1=1 kΩ ve tüm devre için besleme gerilimleri V_{DD}=V_{CC}=±12 V olarak alınmıştır. C_1 kapasitörü devreyi farklı frekanslarda çalıştırmak için farklı değerlerde seçilmiştir. Devrenin girişine genliği 1 V olan gerilim 1 kHz ve 1.5 kHz frekanslarında uygulandığında elde edilen giriş gerilimi-yük histerezis eğrileri Şekil 13(a) ve Şekil 13(b)'de gösterilmiştir.



(a)



(b)

Şekil 4.13: Memkapasitörün giriş gerilimi-yük eğrilerinin osiloskop görüntüleri (a) f=1 kHz (b) f=1.5 kHz.

Tasarlanan devre, eleman sayısı, frekans, elektronik olarak ayarlanabilir olması ve deneysel olarak gerçekleştirilmesi gibi çeşitli özelliklerine göre daha önce önerilen çalışmalar ile karşılaştırılmış ve Tablo 4.1'de verilmiştir.

Tablo 4.1: Tasarlanan memkapasitör devresinin diğer çalışmalarla karşılaştırılması.

Referans	**Aktif eleman sayısı**	**İki ucu açık pasif eleman sayısı**	**Topraklı pasif eleman sayısı**	**Çalışma Frekansı**	**Elektronik olarak ayarlanabilir**	**Deneysel tasarım**
[21]	4	3	1	10 Hz	Evet	Hayır
[24]	3	8	1	80 Hz	Hayır	Evet
[25]	5	13	3	50 Hz	Hayır	Hayır
[26]	2	2	3	500 Hz	Evet	Evet
[27]	2	1	3	1 kHz	Evet	Hayır
[28]	4	2	1	12 Hz	Hayır	Evet
[32]	5	6	1	8 Hz	Hayır	Hayır
[33]	5	2	1	NA	Hayır	Hayır
Tasarlanan memkapasitör	2	1	3	100 Hz	Evet	Evet

İki adet VDCC aktif elemanı ve birkaç tane pasif devre elemanı kullanılarak, basit bir yapıya sahip memkapasitör taklit devresi gerçekleştirilmiştir. Yapının ikinci katmanı elektronik olarak

ayarlanabilen bir memristör olduğu için önerilen devre elektronik olarak ayarlanabilen bir memkapasitör davranışı sergilemektedir. Devrenin performansını göstermek amacıyla TSMC 0.18 µm teknolojisi kullanılarak devrenin tüm analizleri başarıyla gerçekleştirilmiştir. Ayrıca önerilen yapı ayrık devre elemanları kullanılarak deneysel olarak test edilmiştir. Sonuç olarak teorik memkapasitör karakteristiği dikkate alınarak önerilen devrenin iyi bir performans sergilediği söylenebilir.

4.2 ÖNERİLEN MEMİNDÜKTÖR TAKLİT DEVRELERİ

4.2.1 Memindüktör Taklit Devresi – I

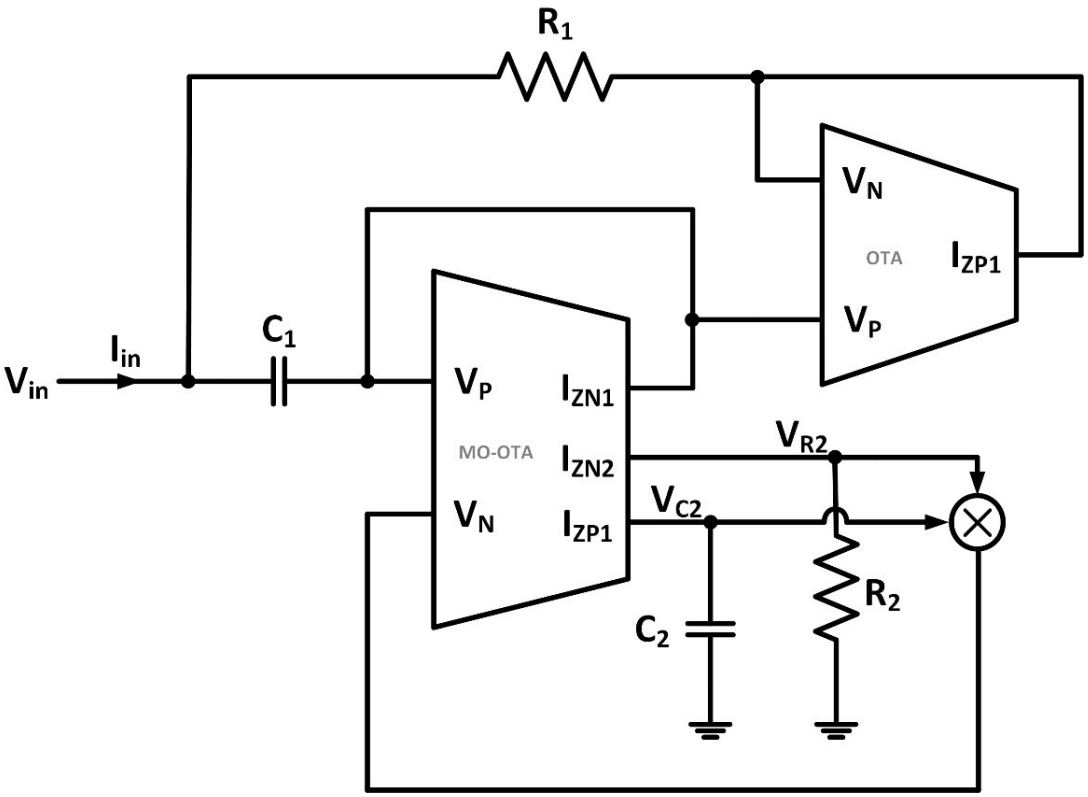
OTA, işlevselliğinden dolayı günümüze kadar devre tasarımlarında sıkça kullanılan bir aktif elemandır. Bu bölümde OTA aktif elemanı tabanlı bir memindüktör taklit devresi tasarlanmıştır. Devrede birisi basit diğeri çok çıkışlı (MO-OTA – Multi Output Operational Transconductance Amplifier) olmak üzere iki adet OTA, bir adet analog çarpma devresi, iki adet direnç ve iki adet kapasitör kullanılmıştır. Çok çıkışlı OTA, analog çarpma devresi, bir adet direnç ve bir adet kapasitörün olduğu katman daha önce memristör olarak önerilmiştir [49]. Tasarlanan memindüktör taklit devresinde kullanılan OTA elemanına ait devre sembolü Şekil 3.1(a)'da verilmiştir. Memindüktör devresinde kullanılan çok çıkışlı OTA'da iki tane negatif çıkış gerekli olduğundan çıkış sayısı arttırılmıştır. Şekil 3.1(a)'da verilen OTA elemanına ait tanım bağlantıları aşağıdaki gibi ifade edilebilir:

$$I_{ZPi} = -I_{ZNi} = g_m(V_P - V_N) \tag{4.12}$$

burada g_m OTA'nın geçiş iletkenliği iken *i* ise I_{ZP} ve I_{ZN} terminallerinin sırasını sembolize etmektedir. Çok çıkışlı OTA elemanının CMOS transistörler ile gerçekleştirilmiş hali Şekil 3.1(b)'de gösterilmiştir. Transistörlere ait boyutlar PMOS transistörler için W/L=40µm/0.36µm ve NMOS transistörler için W/L=20µm/0.36µm olarak seçilmiştir. Besleme gerilimleri V_{DD}=-V_{SS}=1.25 V ve bayaslama akımı I_B=100 µA olarak alınmıştır.

Önerilen memindüktör taklit devresi Şekil 4.14'te verilmiştir. Pasif devre elemanı olarak kullanılan direnç ve kapasitörler sırasıyla R_1=10 kΩ, R_2=100 kΩ, C_1=1 mF ve C_2=400 nF olarak seçilmişlerdir. Memindüktör taklit devresinin doğrusal olmayan karakteristiğini sağlamak amacıyla C_2 kapasitörü üzerindeki V_{C2} gerilimi ve R_2 direnci üzerindeki V_{R2} gerilimleri çarpılarak MO-OTA'nın negatif gerilim girişi terminaline uygulanmıştır. Literatürde farklı

uygulamalar için birçok farklı çarpma devresi kullanılmıştır. Bu çalışmada hem davranışsal çarpma devresi hem de CMOS transistörler ile gerçekleştirilmiş bir çarpma devresi kullanılmıştır [52]. OTA ve çarpma devrelerinin giriş terminalleri genellikle yüksek empedans değerine sahip olduklarından, memindüktör taklit devresinin memindüktans değeri bu elemanların parazitik etkilerinden çok az etkilenmiştir.



Şekil 4.14: OTA tabanlı memindüktör taklit devresi.

Memindüktör taklit devresinin akı değeri aşağıdaki gibi hesaplanabilir:

$$\varphi(t) = \int V_{in} dt \tag{4.13}$$

$$I_{in} = I_{C1} + I_{R1}, \qquad V_{P1} = V_{P2} = V_P \tag{4.14}$$

$$I_{R1} = -I_{ZP1} = -g_{m2}(V_P - V_{N2}) = \frac{V_{in} - V_{N2}}{R_1} \tag{4.15}$$

$$I_{in} = I_{C1} - g_{m2}(V_P - V_{N2}) \tag{4.16}$$

Eşitlik (4.15)'e göre;

$$V_{N2} = \frac{1}{g_{m2}R_1+1}V_{in} + \frac{g_{m2}R_1}{g_{m2}R_1+1}V_P \tag{4.17}$$

MO-OTA'nın negatif girişi V_{C2} gerilimi ile V_{R2} geriliminin çarpımından;

$$V_{N1} = V_{R2} * V_{C2} \tag{4.18}$$

$$V_{R2} = I_{ZN2} * R_2, \quad V_{C2} = \frac{q_{C2}}{C_2}, \quad I_{C1} = -I_{ZN1} = I_{ZP1} \tag{4.19}$$

Eşitlik (4.18) ve (4.19) düzenlenip tekrar yazıldığında;

$$V_{N1} = -I_{C1}R_2\frac{q_{C2}}{C_2} \tag{4.20}$$

$$I_{C1} = g_{m1}(V_P - V_{N1}) = g_{m1}\left(V_P + I_{C1}R_2\frac{q_{C2}}{C_2}\right) \tag{4.21}$$

$$V_P = I_{C1}\left(\frac{1}{g_{m1}} - R_2\frac{q_{C2}}{C_2}\right) \tag{4.22}$$

Eşitlik (4.16)'ya göre giriş akımı aşağıdaki gibi tekrar yazılabilir;

$$I_{in} = I_{C1} - g_{m2}\left(V_P - \frac{1}{g_{m2}R_1+1}V_{in} - \frac{g_{m2}R_1}{g_{m2}R_1+1}V_P\right) \tag{4.23}$$

$$I_{in} = I_{C1} - g_{m2}\left(\frac{1}{g_{m2}R_1+1}V_P - \frac{1}{g_{m2}R_1+1}V_{in}\right) \tag{4.24}$$

$$\frac{g_{m2}}{g_{m2}R_1+1}V_{in} = I_{in} - I_{C1} + \left(\frac{g_{m2}}{g_{m2}R_1+1}\right)\left(\frac{1}{g_{m1}} - R_2\frac{q_{C2}}{C_2}\right)I_{C1} \tag{4.25}$$

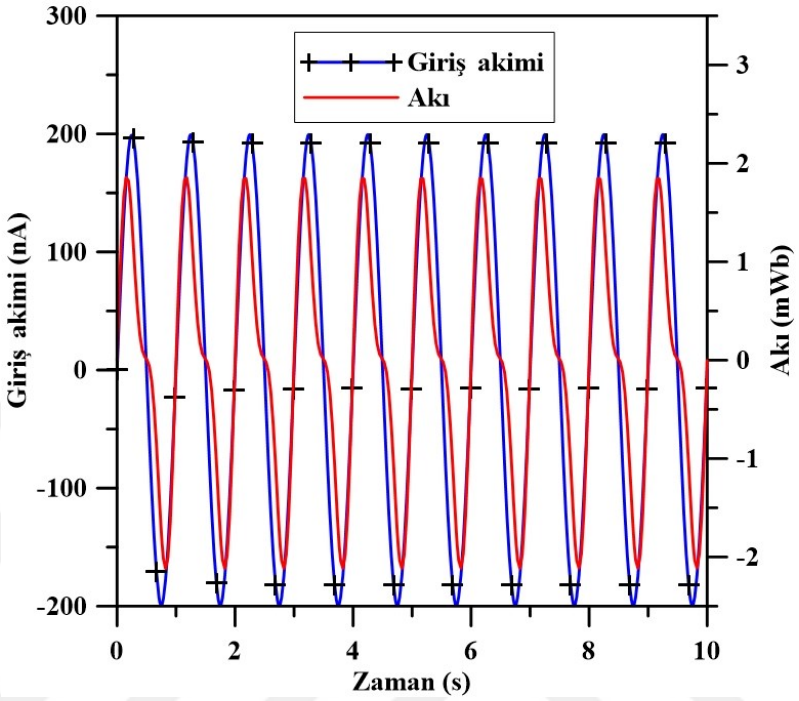
Eşitlik (4.23), (4.24) ve (4.25)'e göre, giriş gerilimi ve memindüktör taklit devresinin akı değeri aşağıdaki gibi tekrar yazılabilir;

$$V_{in} = I_{in}\left(R_1 + \frac{1}{g_{m2}}\right) + I_{C1}\left(\frac{1}{g_{m1}} - \frac{1}{g_{m2}} - R_1 - R_2\frac{q_{C2}}{C_2}\right) \tag{4.26}$$

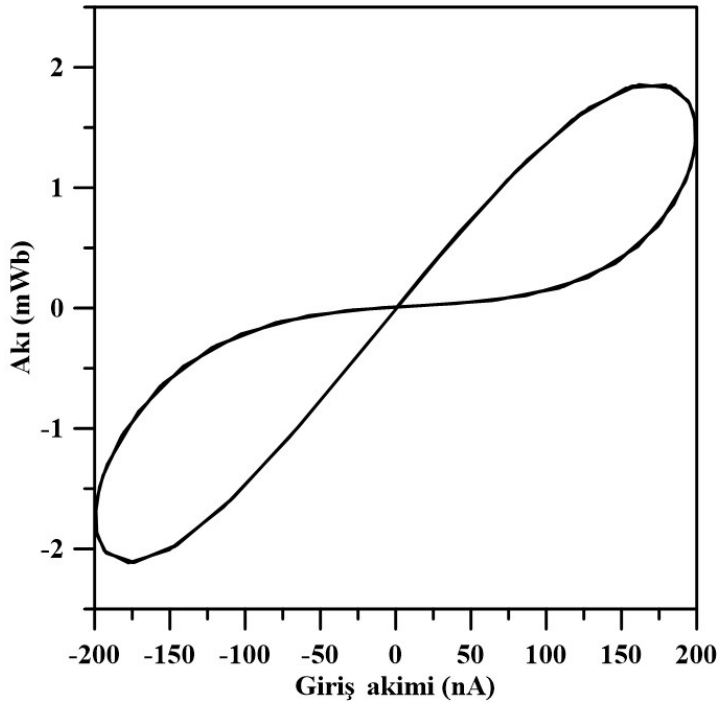
$$\varphi(t) = \int V_{in}dt = \underbrace{\left(R_1 + \frac{1}{g_{m2}}\right)\int I_{in}dt}_{\varphi_1(t)} + \underbrace{\left(\frac{1}{g_{m1}} - \frac{1}{g_{m2}} - R_1 - R_2\frac{q_{C2}}{C_2}\right)\int I_{C1}dt}_{\varphi_2(t)} \tag{4.27}$$

Şekil 4.14'te verilen memindüktör taklit devresinin girişine genliği 200 nA ve frekansı 1 Hz olan sinüzoidal bir akım sinyali uygulandığında elde edilen devrenin zaman cevabı ve giriş akımı-akı eğrisi sırasıyla Şekil 4.15(a) ve 4.15(b)'de gösterilmiştir. Devrenin girişine uygulanan

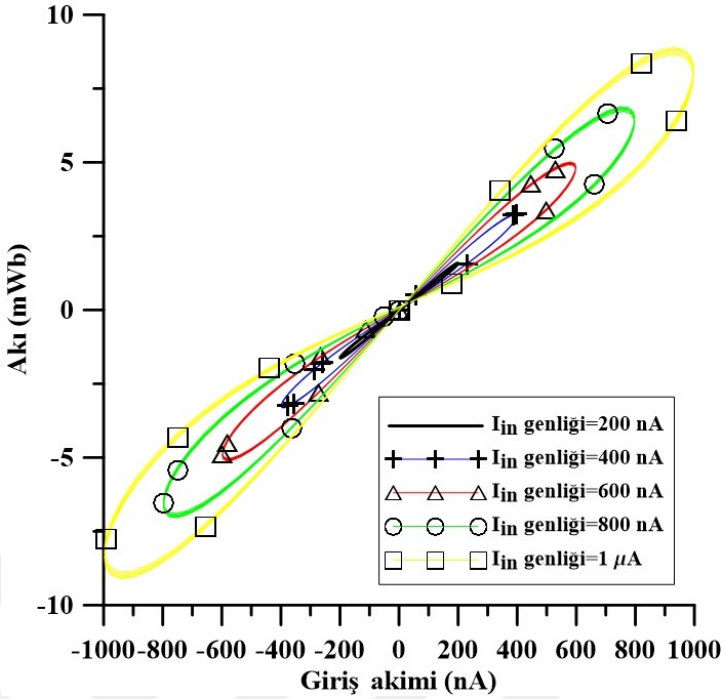
akım sinyalinin genliği 1 μA değerine kadar arttırılabilir. Farklı genliklerdeki akım değerleri için memindüktör taklit devresinin giriş akımı-akı eğrileri de Şekil 4.15(c)'de verilmiştir.



(a)



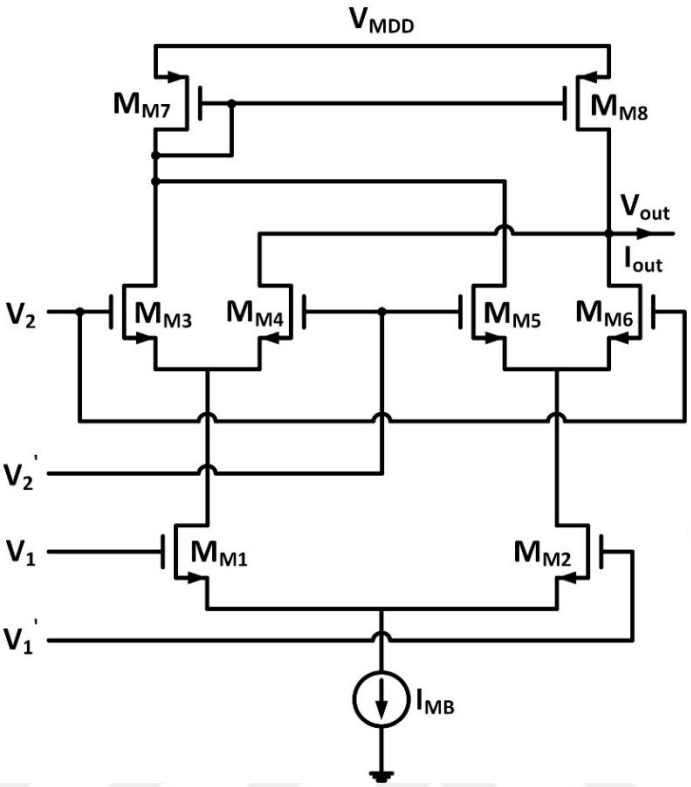
(b)



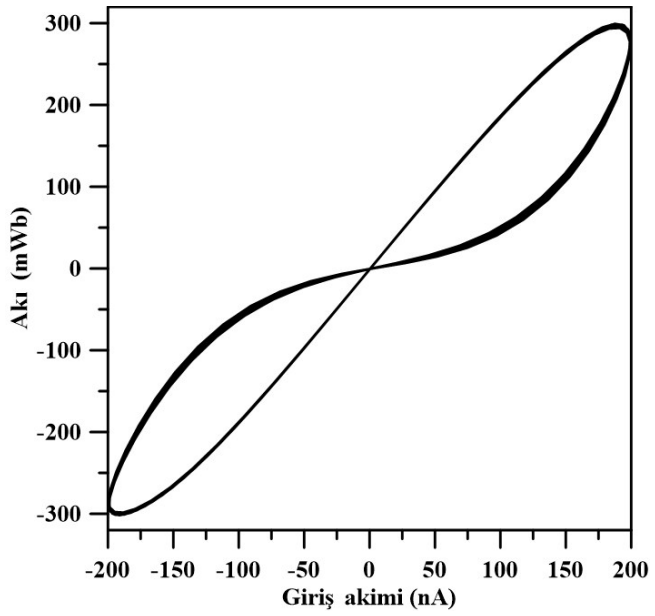
(c)

Şekil 4.15: Memindüktör taklit devresinin (a) zaman cevabı (b) giriş akımı-akı eğrisi (c) farklı genliklerdeki giriş akımları için giriş akımı-akı eğrileri.

Önerilen memindüktör taklit devresi davranışsal çarpma devresi yerine CMOS çarpma devresi ile de gerçekleştirilmiştir. Çarpma devresinin CMOS transistörler ile gerçekleştirilmiş hali Şekil 4.16(a)'da verilmiştir. Çarpma devresinin transistör boyutları NMOS transistörler (M_{M1}-M_{M6}) için W/L=0.72µm/0.36µm ve PMOS transistörler (M_{M7}-M_{M8}) için W/L=2.88µm/0.36µm olarak seçilmiştir. Besleme gerilimi ve bayaslama akımı da sırasıyla V_{MDD}=0.435 V ve I_B=500 nA olarak alınmıştır. CMOS çarpma devresi tabanlı memindüktör taklit devresi için pasif devre elemanlarından dirençler R_1=10 kΩ ve R_2=100 kΩ, kapasitörler ise C_1=1 µF ve C_2=500 pF olarak seçilmiştir. Memindüktör taklit devresinin girişine yine genliği 200 nA ve frekansı 1 Hz olan sinüzoidal sinyal uygulandığında elde edilen giriş akımı-akı eğrisi Şekil 4.16(b)'de verilmiştir.



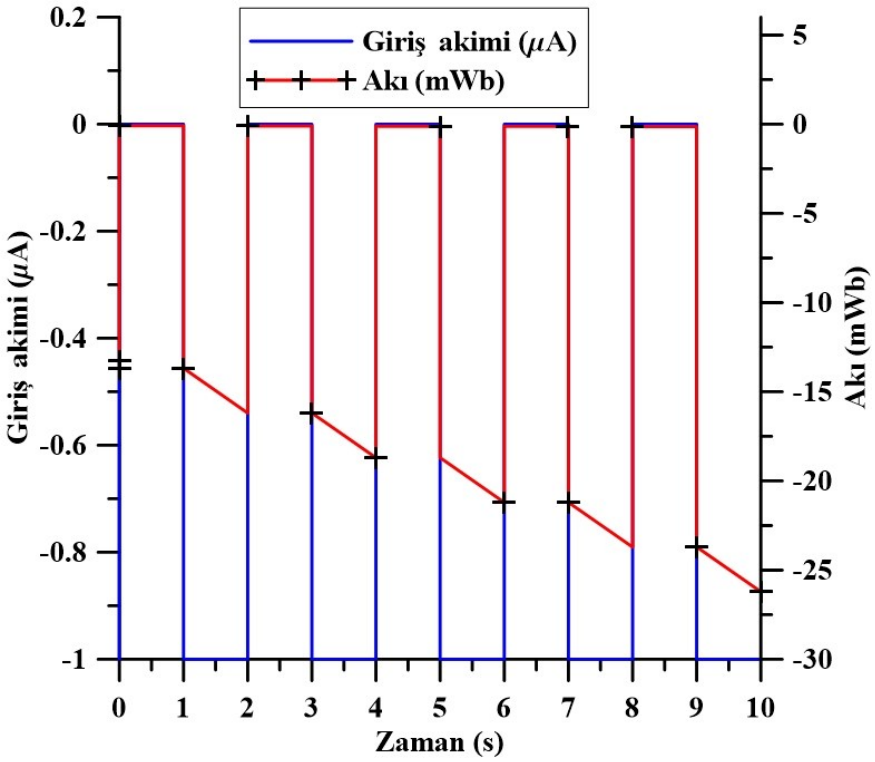
(a)



(b)

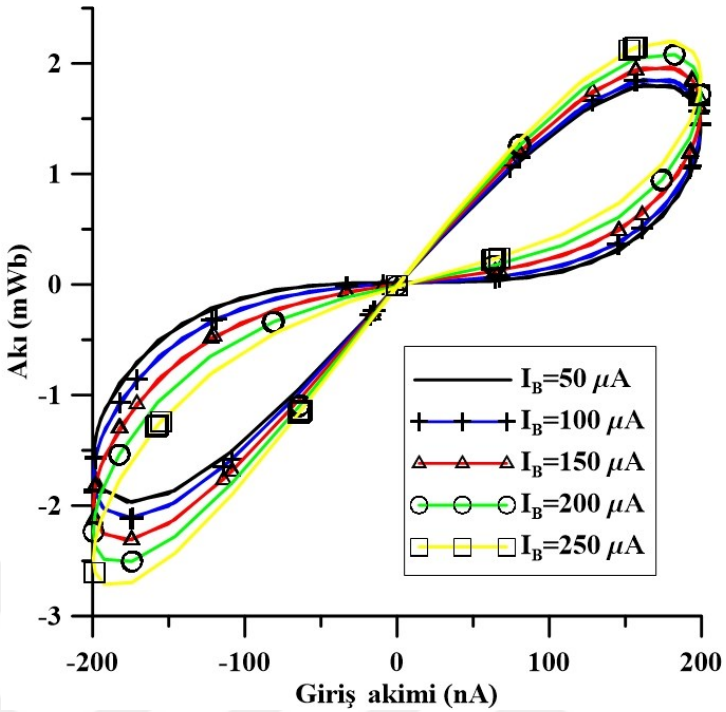
Şekil 4.16: (a) CMOS çarpma devresi (b) Çarpma devresi tabanlı memindüktör taklit devresinin giriş akımı-akı eğrisi.

Memindüktör taklit devresinin hafıza özelliğini test etmek amacıyla Şekil 4.14'te verilen devrenin girişine genliği 1 µA ve periyodu 2 s olan negatif kare dalgalar uygulanmıştır. Devrenin girişine uygulanan akım darbelerinin sonucunda oluşan memindüktör akısının değişimi Şekil 4.17'de gösterilmiştir. Negatif darbelerle birlikte memindüktörün akısının azaldığı şekilden görülmektedir. Uygulanan her darbede memindüktörün akı değeri kaldığı yerden başlamıştır, bu da gerçekleştirilen memindüktör taklit devresinin hafıza özelliğine sahip olduğunu gösterir.



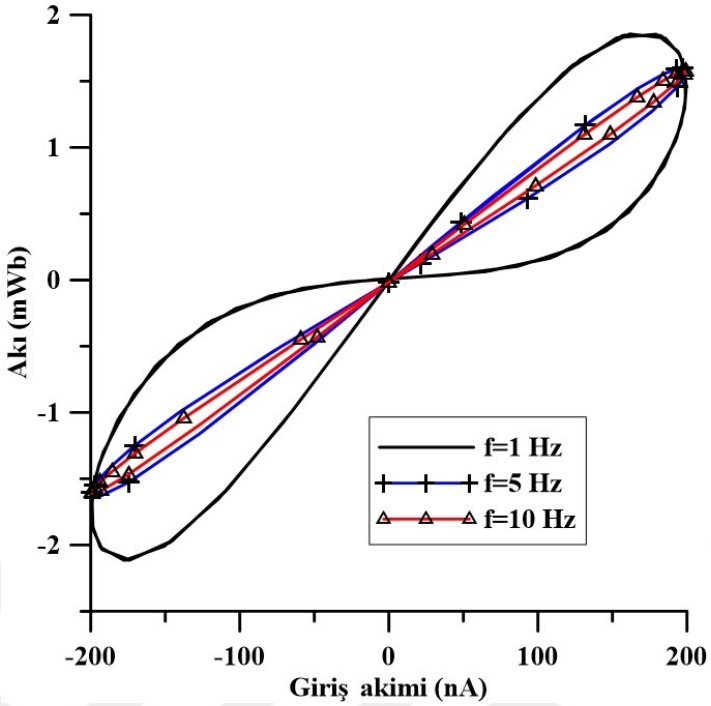
Şekil 4.17: Negatif darbeler sonucunda memindüktörün akı değişimi.

Önerilen memindüktör taklit devresi, geçiş iletkenliği bayaslama akımı ile elektronik olarak ayarlanabilen OTA aktif elemanları ile gerçekleştirildiğinden, devrenin akı değeri de elektronik olarak ayarlanabilmektedir. OTA'nın farklı bayaslama akımları için memindüktörün giriş akımı-akı eğrileri Şekil 4.18'de verilmiştir.

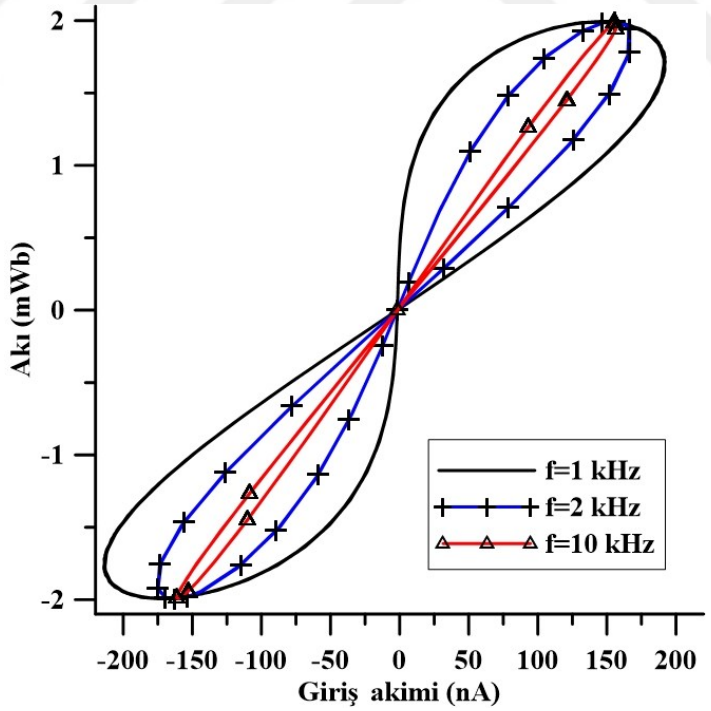


Şekil 4.18: OTA'nın farklı bayaslama akımları için memindüktörün giriş akımı-akı eğrileri.

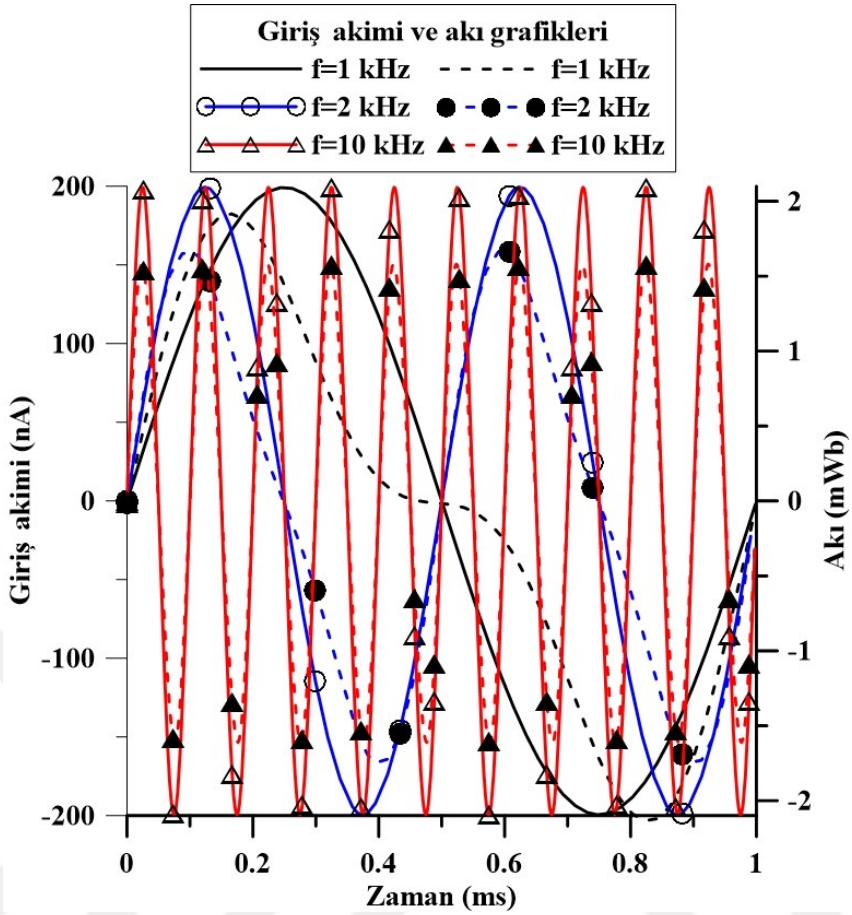
200 nA genliğe sahip giriş akım işareti farklı frekanslarda (1 Hz, 5 Hz ve 10 Hz) memindüktör taklit devresine uygulandığında elde edilen giriş akımı-akı eğrileri Şekil 4.19(a)'da gösterilmiştir. Ayrıca memristör katındaki C_2 kapasitörünün değerini azaltarak memindüktör taklit devresi daha yüksek frekanslarda çalıştırılabilir. C_2 kapasitörü 400 pF değerine ayarlandığında ve girişine 200 nA genlikli akım sinyali uygulandığında, memindüktör devresinin 1 kHz, 2 kHz ve 10 kHz frekanslarında elde edilen giriş akımı-akı eğrileri Şekil 4.19(b)'de verilmiştir. Bunlarla birlikte devrenin girişine uygulanan sinyalin frekansı arttıkça giriş akımı ile akı arasındaki faz farkı da azalmaktadır. Girişe uygulanan akım sinyalinin 1 kHz, 2 kHz ve 10 kHz frekansları için giriş akımı ve akı arasındaki faz farkları sırasıyla 29.88º, 9.36º ve 0.84º olarak hesaplanmıştır. Bahsedilen frekanslar için devrenin zaman cevabı Şekil 4.19(c)'de gösterilmiştir.


Akı (mWb)
Giriş akimi (nA)
f=1 Hz
f=5 Hz
f=10 Hz

(a)


Akı (mWb)
Giriş akimi (nA)
f=1 kHz
f=2 kHz
f=10 kHz

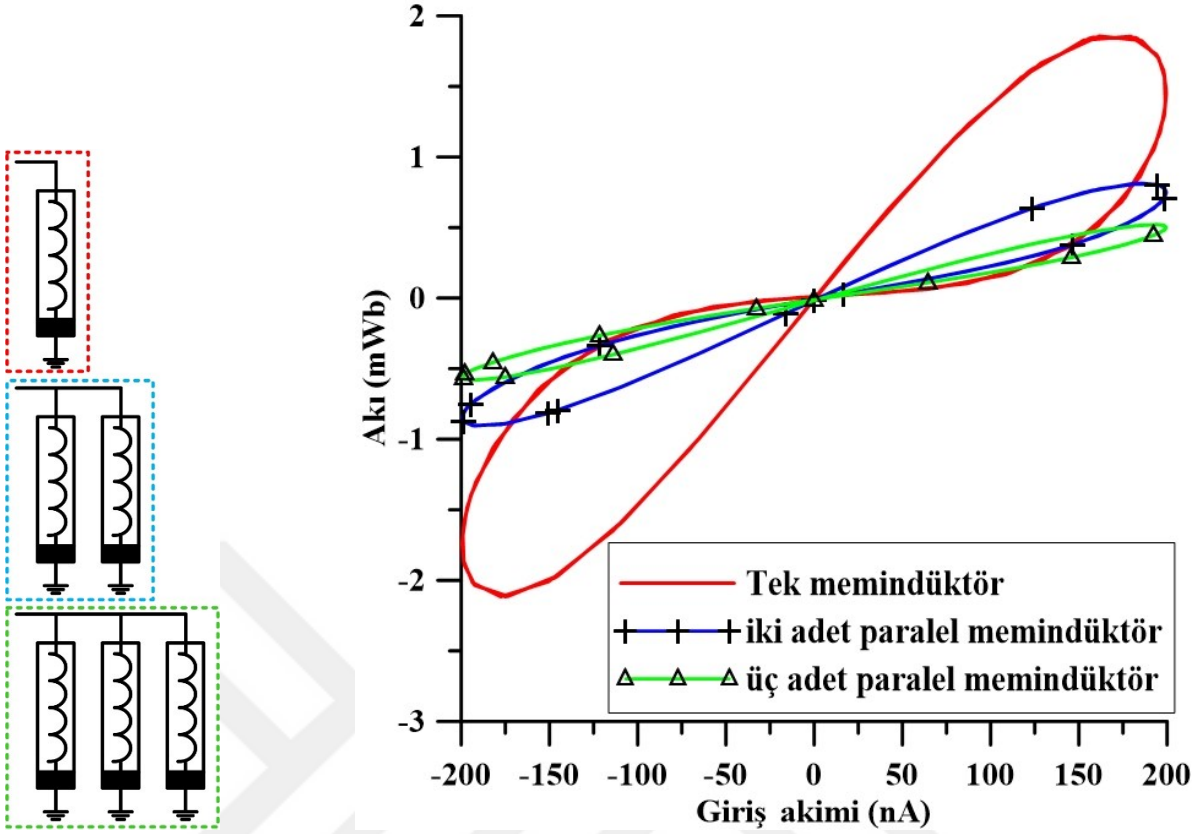
(b)



(c)

Şekil 4.19: Memindüktör giriş akımı-akı eğrileri (a) C_2=400 nF (b) C_2=400 pF ve (c) giriş akımının farklı frekansları için devrenin zaman cevabı.

Gerçekleştirilen memindüktör taklit devresi topraklıdır bu nedenle seri bağlantı için uygun değildir. Paralel bağlı indüktörlerin toplam indüktans değeri tek bir indüktöre göre daha küçüktür. Aynı durum memindüktörler için de geçerlidir. Şekil 4.20'den de görüleceği gibi paralel bağlı memindüktör sayısı arttıkça, toplam akı değeri azalmaktadır. Önerilen memindüktör taklit devresinin tek, iki adet paralel ve üç adet paralel bağlı olduğu durumlar için giriş akımı-akı ilişkileri Şekil 4.20'de verilmiştir.



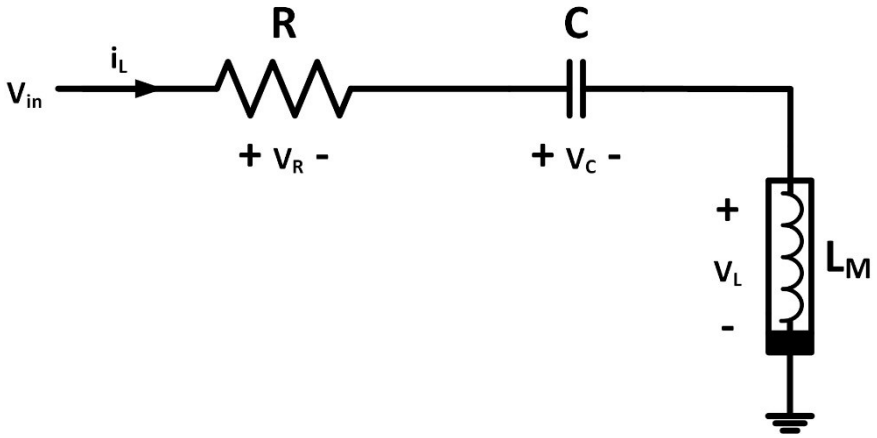
Şekil 4.20: Tek, iki adet ve üç adet paralel bağlı memindüktör taklit devresinin giriş akımı-akı eğrileri.

Devrenin etkinliğini doğrulamak için memindüktör yapısı Şekil 4.21(a)'daki gibi seri bir RLC devresine bağlanıp analiz edilmiş ve dinamik davranışları gözlemlenmiştir. RLC devresi üzerinden akan akım i_L, giriş gerilimi ve C kapasitörü ile R direnci üzerindeki gerilimler aşağıdaki gibi ifade edilebilir:

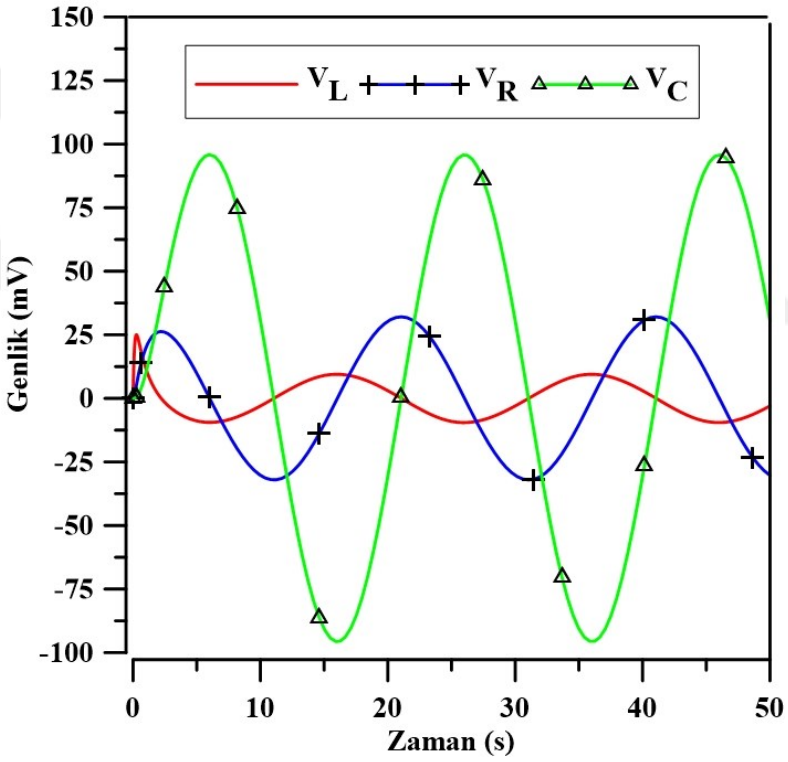
$$i_L = \frac{\varphi_L}{L}, \quad V_R = i_L * R, \quad V_C = \frac{q_C}{C} \tag{4.28}$$

$$V_{in} = \frac{\varphi_L}{L} R + \frac{q_L}{C} + V_L \tag{4.29}$$

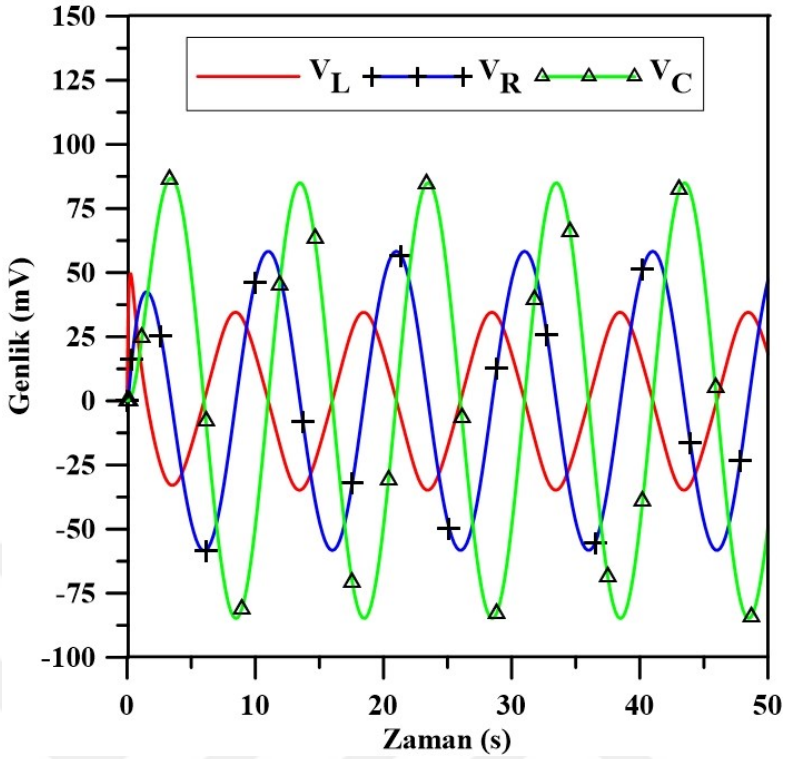
Pasif devre elemanları kapasitör ve direnç sırasıyla C=1 µF ve R=1 kΩ olarak seçilmişlerdir. RLC devresinin girişine genliği 100 mV ve frekansları 50 Hz ve 100 Hz olan sinyaller uygulandığında elde edilen sonuçlar sırasıyla Şekil 4.21(b) ve 4.21(c)'de gösterilmiştir. Frekans değeri arttığında memindüktör ve direncin gerilim değeri artarken kapasitörün gerilim değerinin azaldığı şekillerden görülmektedir. Önerilen memindüktör taklit devresi bir indüktansın karakteristiğine sahiptir.


R
C
i_L
V_{in}
+ V_R -
+ V_C -
+
V_L
-
L_M

(a)


V_L
V_R
V_C
Genlik (mV)
Zaman (s)
150
125
100
75
50
25
0
-25
-50
-75
-100
0
10
20
30
40
50

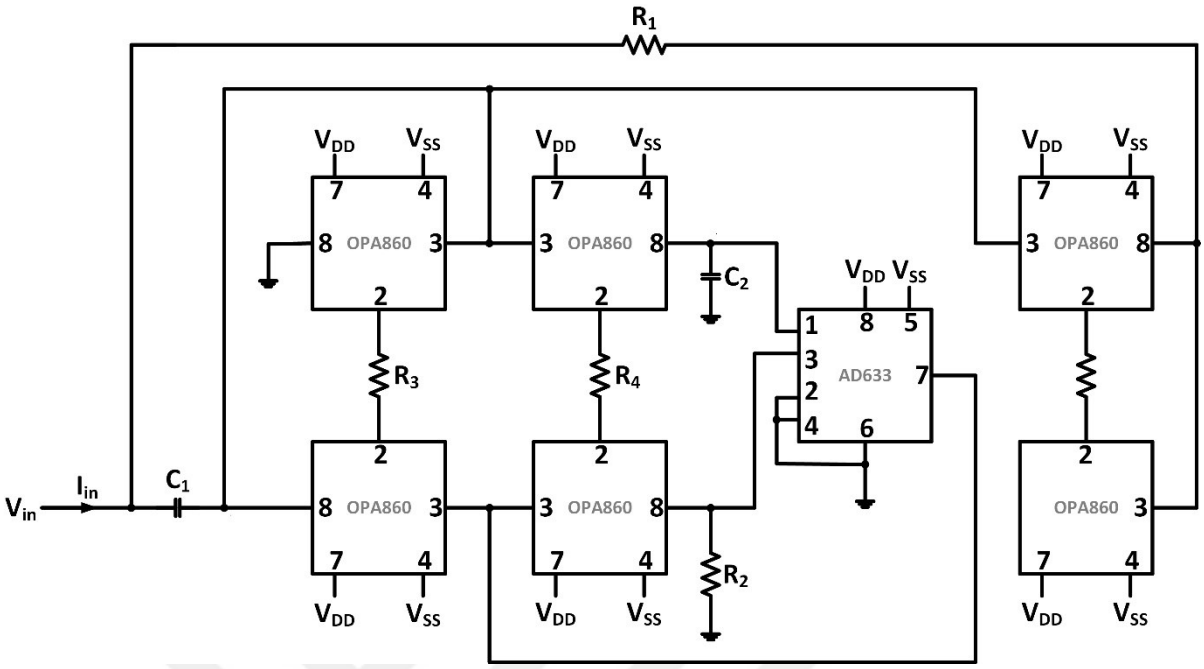
(b)



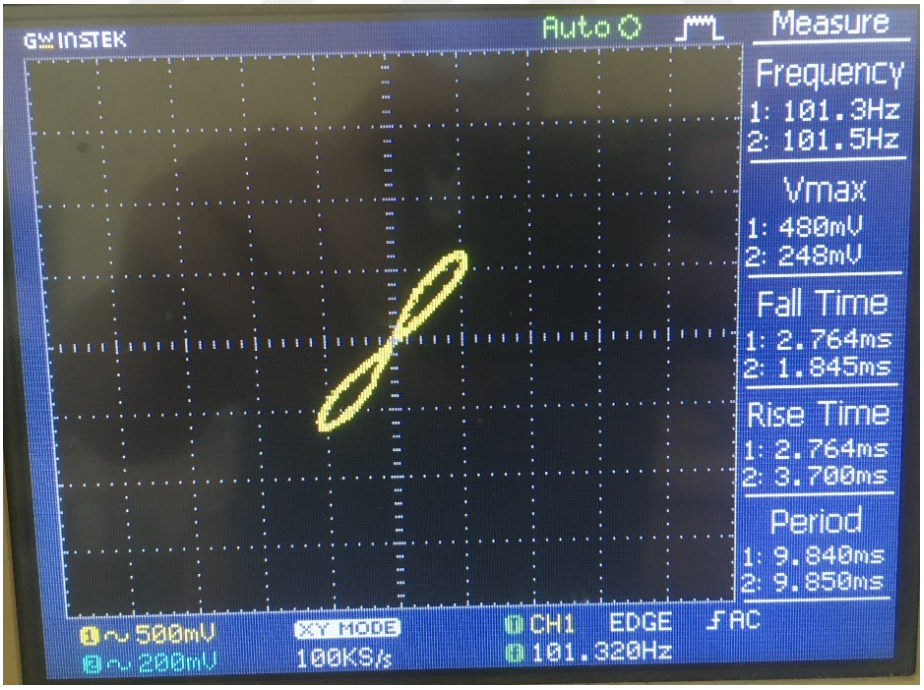
(c)

Şekil 4.21: Seri RLC devresi ve direnç, kapasitör ve memindüktörün farklı frekanslar için gerilimleri (b) 50 Hz (c) 100 Hz.

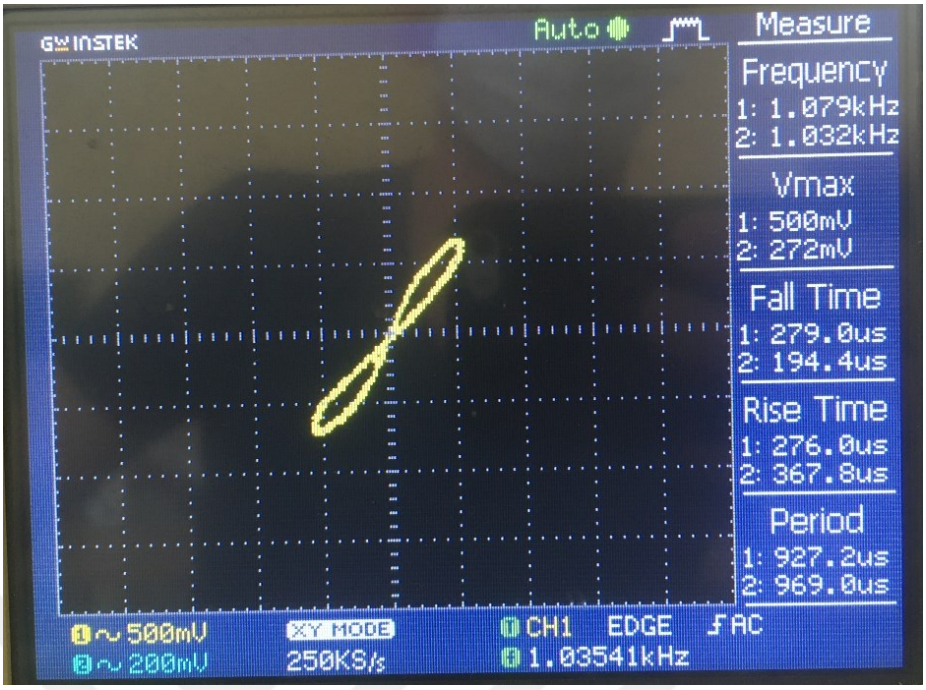
Önerilen memindüktör taklit devresi deneysel olarak da test edilmiştir. Devreyi gerçekleştirirken OTA olarak altı adet OPA860, analog çarpma devresi olarak bir adet AD633 ile birlikte iki adet pasif kapasitör ve beş adet pasif direnç elemanı kullanılmıştır. Deneysel olarak gerçekleştirilen devre düzeneği Şekil 4.22'de gösterilmiştir. Burada besleme gerilimleri V_{DD}=-V_{SS}=5 V olarak, pasif devre elemanları ise R_1=1 kΩ, R_2=10 kΩ, R_3=R_4=R_5=330 Ω ve C_1=100 µF olarak seçilmiştir. C_2 kapasitörünün değeri memindüktör devresini farklı frekanslarda çalıştırmak için 3.3 nF, 33 nF ve 330 nF gibi farklı değerlerde alınmıştır. Şekil 4.23'te 100 Hz, 1 kHz, 5 kHz ve 10 kHz frekansları için memindüktör taklit devresinin histerezis eğrilerinin osiloskop görüntüleri verilmiştir.



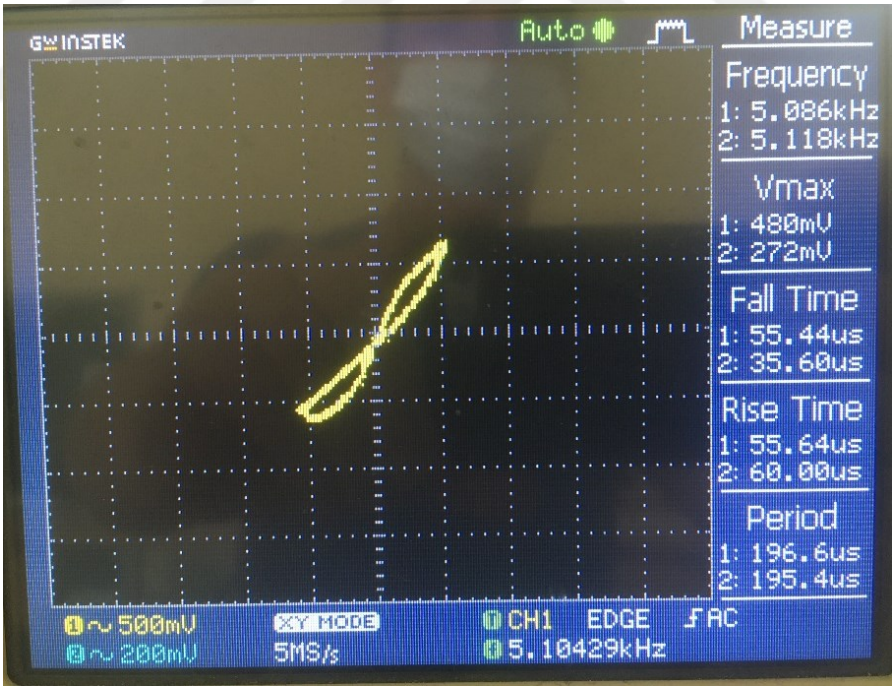
Şekil 4.22: Memindüktör taklit devresinin devre elemanları ile gerçekleştirilmesi.



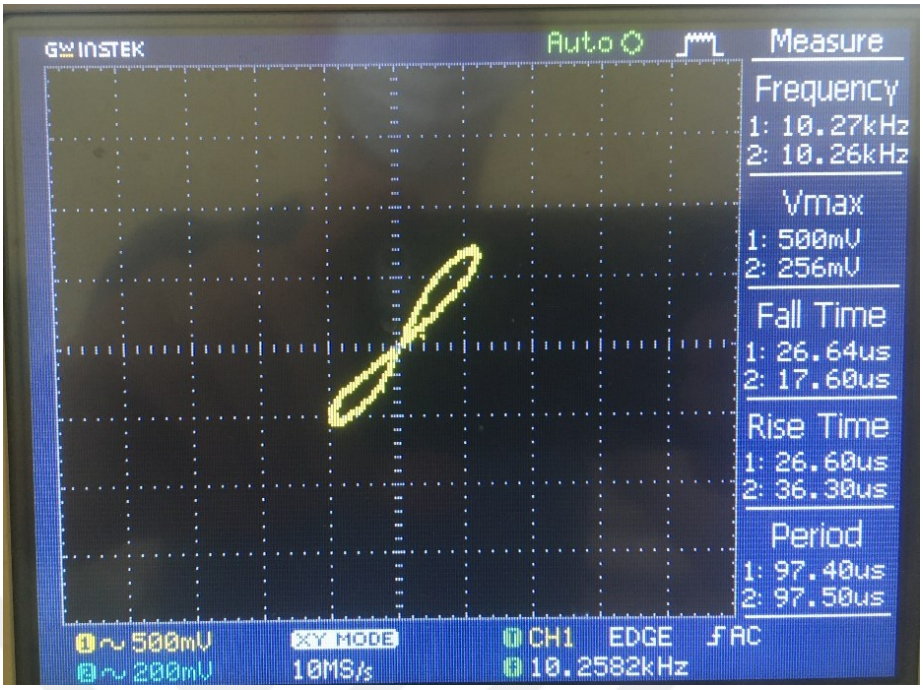
(a)


GW INSTEK
Auto
Measure
Frequency
1: 1.079kHz
2: 1.032kHz
Vmax
1: 500mV
2: 272mV
Fall Time
1: 279.0us
2: 194.4us
Rise Time
1: 276.0us
2: 367.8us
Period
1: 927.2us
2: 969.0us
500mV
200mV
XY MODE
250KS/s
CH1 EDGE AC
1.03541kHz

(b)


GW INSTEK
Auto
Measure
Frequency
1: 5.086kHz
2: 5.118kHz
Vmax
1: 480mV
2: 272mV
Fall Time
1: 55.44us
2: 35.60us
Rise Time
1: 55.64us
2: 60.00us
Period
1: 196.6us
2: 195.4us
500mV
200mV
XY MODE
5MS/s
CH1 EDGE AC
5.10429kHz

(c)



(d)

Şekil 4.23: Memindüktör devresinin farklı frekanslardaki giriş sinyalleri için histerezis eğrileri (a) 100 Hz (C_2=330 nF) (b) 1 kHz (C_2=33 nF) (c) 5 kHz (C_2=3.3 nF) (d) 10 kHz (C_2=3.3 nF).

Tasarlanan memindüktör devresi, eleman sayısı, çalışma frekansı, elektronik olarak ayarlanabilir olması, benzetim ve deneysel olarak gerçekleştirilmesi gibi çeşitli özelliklerine göre daha önce önerilen çalışmalar ile karşılaştırılmış ve Tablo 4.2'de verilmiştir.

Gerçekleştirilen memindüktör taklit devresinin tüm benzetimleri TSMC 0.18 µm CMOS parametreleri kullanılarak LTSPICE programında yapılmıştır. Devre ayrıca deneysel olarak gerçekleştirilmiş ve benzetim sonuçları ile deneysel sonuçların da geçmiş çalışmalar ve teorik sonuçlar ile oldukça uyumlu olduğu görülmüştür.

Tablo 4.2: Tasarlanan memindüktör devresinin diğer çalışmalarla karşılaştırılması.

Referans	Aktif eleman sayısı	Pasif eleman sayısı	Benzetim / Deneysel	Çalışma frekansı	Elektronik olarak ayarlanabilir
[6]	7 AD844, 1 OP-AMP, 1 çarpıcı (MR→MI)	11R, 2C (MR→MI)	Den.	10.2-21.1 Hz	Hayır
	10 AD844, 1 OP-AMP, 1 çarpıcı (MC→MI)	13R, 4C (MC→MI)			
[15]	4 AD844s, 1 TL084	6R, 2C, 1D	Her ikisi	14-22 kHz	Hayır
[17]	4 AD844, 1 uA741	5R, 3C, 1D	Her ikisi	95-105 kHz (Den.)	Hayır
				140-160 kHz (Sim.)	
[19]	8 OP-AMP (TL082CP), 1CCII+ (AD844ANZ), 1 çarpıcı (AD633ANZ), 6 N-tipi MOSFET (ALD1116PAL), 6 P-tipi MOSFET (ALD1117PAL)	12R, 4C	Her ikisi	100-400 Hz	Hayır
[20]	3 OP-AMP, 2 CCII+, 1 çarpıcı	8R, 2C	Sim.	100-800 Hz	Hayır
[32]	3 CCII+, 1 çarpıcı (Topraklı)	3R, 2C (Topraklı)	Her ikisi	0.5-5 kHz	Hayır
	5 CCII+, 1 gerilim tamponu, 1 çarpıcı (İki ucu açık)	4R, 3C (İki ucu açık)			
[36]	2 VDTA (Sim.)	2C (Topraklı) / 2C, 1R (İki ucu açık)	Her ikisi	1 MHz	Hayır
	6 CA3080 (Den.)	2C (Topraklı) / 2C, 1R (İki ucu açık)			
[41]	5 OP-AMP (LF347), 1 çarpıcı (AD633)	11R, 2C	Her ikisi	10-70 Hz	Hayır
[42]	4 CCII (AD844), 2 OP-AMP (TL084), 1 çarpıcı (AD633)	8R, 2C	Den.	28.3-36.9 Hz	Hayır
[43]	2 AD844/AD, 2 AD633/AD, 1 TL082	7R, 1C	Sim.	0.1-1 Hz	Hayır
[44]	3 CCII+ (AD844), 1 çarpıcı (AD633), 1 toplayıcı (Akım kontrollü)	3R, 2C (Akım kontrollü)	Sim.	1-10 Hz	Hayır
	3 CCII+, 1 bölücü, 1 toplayıcı (Gerilim kontrollü)	3R, 2C (Gerilim kontrollü)			
Tasarlanan memindüktör	2 OTA, 1 çarpıcı (Sim.)	2R, 2C (Sim.)	Her ikisi	1 Hz-10 kHz (Sim.)	Evet
	6 OPA860s, 1 AD633 (Den.)	5R, 2C (Den.)		0.1-10 kHz (Den.)	

5. TARTIŞMA VE SONUÇ

Tez kapsamında memkapasitör ve memindüktör gibi yüksek dereceden lineer olmayan devre elemanları ve bu elemanların uygulamaları ile ilgili çalışmalar yapılmıştır. Dördüncü temel devre elemanı olarak lanse edilen memristörün bulunması ve fiziksel olarak üretilmesinden sonra, hafızalı devre elemanı kavramının sadece dirençle sınırlı olmadığı, kapasitif ve indüktif sistemlere de uygulanabileceği gösterilmiştir. Memkapasitörler yük ve gerilim arasında histerezis bir akım-gerilim ilişkisine sahiptirler. Bu eleman, akı ve yükün zaman alanındaki integrali arasındaki bağlantıyı sağlamaktadır. Lineer olmayan bir kapasitör değerine sahiptir ve hafıza özelliğinden dolayı bu değer geçmişine bağlıdır. Memindüktörler ise akı ve akım arasında histerezis bir gerilim-akım ilişkisine sahiptirler. Yük ile akının zaman alanındaki integrali arasındaki bağlantıyı sağlamaktadırlar. Memkapasitörde olduğu gibi memindüktör elemanı da lineer olmayan, geçmişine bağlı bir indüktör değerine sahiptir. Memkapasitör ve memindüktör elemanları henüz fiziksel olarak üretilmediği için araştırmacılar taklit devreleri üzerinde durmuşlardır. Memkapasitör ve memindüktör yapılarının diğer devre elemanları ile birlikte, ayrıca yeni tasarım ve uygulamalarda kullanılabilmesi için taklit devrelerinin çoğaltılması ve geliştirilmesi gerekmektedir. Bu nedenle çalışma kapsamında bu hafızalı devre elemanlarının taklit devreleri tasarlanmış, çeşitli uygulamalarda kullanılmış, benzetimleri yapılmış ve deneysel olarak da test edilmiştir.

İlk olarak CMOS transistörler kullanılarak gerçekleştirilmiş OTA tabanlı bir memkapasitör taklit devresi gerçekleştirilmiştir. OTA, basit yapısı, geniş bantlı olması, akım modlu olması ve kutuplama akımı aracılığıyla geçiş iletkenliği değerinin elektronik olarak ayarlanabilir olması nedeniyle devre tasarımlarında sıklıkla tercih edilen bir aktif elemandır. Tasarlanan memkapasitör taklit devresinde kullanılan OTA elemanlarının kutuplama akımları sayesinde gerçekleştirilen devre elektronik olarak ayarlanabilir özelliğe sahiptir. Bu özelliği göstermek amacıyla devrenin giriş gerilimi-yük eğrileri OTA'nın farklı geçiş iletkenliği değerleri için verilmiştir. Ayrıca önerilen devrenin histeresiz eğrilerindeki değişim giriş geriliminin farklı frekans ve genlik değerleri için de gösterilmiştir. Önerilen devrede bir memristör katı bulunmaktadır ve memristörün artan veya azalan olmasına bağlı olarak memkapasitör de iki türlü çalıştırılabilir. Memkapasitör taklit devresinin girişine kare dalgalar uygulanarak yük değişimi gözlemlenmiş ve yük değeri her darbede bir önceki kaldığı yerden başlayarak yapının hafıza özelliği test edilmiştir. Tasarlanan OTA tabanlı memkapasitör taklit devresi topraklı

olduğu için bir, iki ve üç adet memkapasitör yapısı birbirine paralel bağlanarak girişlerine sinüzoidal işaret uygulanmıştır. Paralel bağlı memkapasitör sayısı arttıkça toplam yük değeri de artmış böylece yapının kapasite davranışı sergilediği de gösterilmiştir.

İkinci olarak VDCC tabanlı bir memkapasitör taklit devresi gerçekleştirilmiştir. VDCC, CMOS transistörler ile gerçekleştirilmiş bir OTA ve bir akım taşıyıcının birleşmesi ile oluşturulmuş basit yapıda bir aktif elemandır. Akım taşıyıcıların bant genişliğinin ve lineerliğinin yüksek, güç tüketiminin ve kapladığı çip alanının küçük olması gibi avantajları vardır. Önerilen devre ayarlı bir memristör tabanlıdır ve bu nedenle kendisi de elektronik olarak ayarlanabilir özelliğe sahiptir. Memristörün ayarlanması ile memkapasitör taklit devresinin giriş gerilimi-yük eğrisindeki değişim gösterilmiştir. Ayrıca devre yine farklı frekanslar için çalıştırılmıştır. Hafıza özelliğini test etmek amacıyla önerilen devrenin girişine kare dalgalar uygulanmış ve yük değerinin her bir darbede bir önceki kaldığı yerden başladığı gösterilmiştir. Tasarlanan yapı topraklı olduğu için bir ve birden fazla memkapasitör birbirine paralel bağlanarak girişine sinüzoidal işaret uygulanmış ve beklenildiği gibi paralel bağlı memkapasitör sayısı arttıkça yük değerinin de arttığı gözlemlenmiştir. Daha sonra basit bir RC filtre yapısında kullanılmış ve yine kapasitör davranışı sergilediği uygulamalı olarak gösterilmiştir. Ek olarak bu devre ayrık devre elemanları kullanılarak deneysel olarak test edilmiştir. Elde edilen tüm sonuçlar bir tablo verilerek geçmişte bu konuda yapılan çalışmalarla karşılaştırılmıştır.

Son olarak OTA tabanlı bir memindüktör taklit devresi gerçekleştirilmiştir. Bu devrede de memristör kullanılarak memindüktör yapısı elde edilmiştir. OTA'nın kutuplama akımı aracılığıyla geçiş iletkenliği değiştirilerek devre elektronik olarak ayarlanabilir. Ayrıca girişe uygulanan akım sinyalinin farklı genlik ve frekans değerleri için memindüktör yapısının giriş akımı-akı eğrileri gösterilmiştir. Hafıza özelliğini test etmek amacıyla memindüktörün girişine akım darbeleri uygulanmış ve akı değeri her darbede bir önceki kaldığı yerden başlamıştır. Tasarlanan yapının indüktans karakteristiği gösterdiği seri bir RLC devresinde kullanılarak ve memindüktörleri paralel bağlayarak gözlemlenmiştir. Memindüktörün kullanıldığı RLC devresinin girişine farklı frekanslarda sinüzoidal işaret uygulanmış ve beklenildiği gibi frekans arttıkça memindüktör ile direncin gerilim değeri artarken kapasitörün geriliminin düştüğü görülmüştür. Bununla birlikte bir ve birden fazla paralel bağlı memindüktör devresinin girişine akım sinyali uygulandığında paralel bağlı memindüktör sayısı arttıkça akı değerinin azaldığı gösterilmiştir. Memindüktör taklit devresi ayrık devre elemanları kullanılarak gerçekleştirilmiş

ve farklı frekanslarda giriş sinyalleri uygulanarak deneysel olarak test edilmiştir. Önerilen yapı literatürdeki diğer devrelerle karşılaştırmalı olarak bir tablo halinde verilmiştir.

Yüksek dereceden lineer olmayan hafızalı devre elemanlarının tasarlanması lineer ve klasik devre elemanlarının yetersiz kaldığı alanlarda kullanılması açısından oldukça önemlidir. Tasarlanan tüm devreler memristör tabanlı olduğu için aslında birer mutator yapısı olarak da düşünülebilir. Memkapasitör ve memindüktör yapılarında kullanılan memristörler yerine farklı aktif elemanlarla gerçekleştirilmiş memristörler ya da memristörün SPICE veya matematiksel modelleri de kullanılabilir. Analog tümleşik devre uygulamalarına uygun olması amacıyla bu çalışma kapsamında aynı aktif elemanlarla ve CMOS transistörler kullanılarak gerçekleştirilmiş memristörler tercih edilmiştir. Önerilen tüm hafızalı elemanların SPICE ortamında benzetimleri TSMC CMOS 0.18 μm parametreleri kullanılarak gerçekleştirilmiştir. Bütün elemanlar ve bunların uygulamaları gerek benzetim gerek deneysel olarak analiz edilmiş ve başarılı bir şekilde sonuçlandırılmıştır.

Sonuç olarak, tez çalışması ile gerçekleştirilen devre elemanlarından elde edilen sonuçların literatürde mevcut olan eksikliklere özgün katkılar sağlayacağı ve bu alanda ileride yapılacak olan çalışmalar için ise yol gösterici olacağı düşünülmektedir.

KAYNAKLAR

[1] L. Chua, "Memristor-The missing circuit element," *IEEE Transactions on Circuit Theory*, vol. 18, no. 5, pp. 507–519, 1971.

[2] L. O. Chua and Sung Mo Kang, "Memristive devices and systems," *Proceedings of the IEEE*, vol. 64, no. 2, pp. 209–223, 1976.

[3] L. O. Chua, "Device modeling via basic nonlinear circuit elements," *IEEE Transactions on Circuits and Systems*, vol. 27, no. 11, pp. 1014–1044, 1980.

[4] M. Di Ventra, Y. V. Pershin, and L. O. Chua, "Circuit elements with memory: memristors, memcapacitors, and meminductors," *Proceedings of the IEEE*, vol. 97, no. 10, pp. 1717–1724, Oct. 2009.

[5] D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found," *Nature*, vol. 453, no. 7191, pp. 80–83, 2008.

[6] D. Yu, Y. Liang, H. H. C. Iu, and L. O. Chua, "A universal mutator for transformations among memristor, memcapacitor, and meminductor," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 61, no. 10, pp. 758–762, Oct. 2014.

[7] A. G. Radwan and M. E. Fouda, *On the Mathematical Modeling of Memristor, Memcapacitor, and Meminductor*, vol. 26. Cham: Springer International Publishing, 2015.

[8] D. Biolek, M. Di Ventra, and Y. V. Pershin, "Reliable SPICE Simulations of Memristors, Memcapacitors and Meminductors," *Radioengineering*, vol. 22, pp. 945–968, 2013.

[9] D. Biolek, Z. Biolek, and V. Biolkova, "SPICE modelling of memcapacitor," *Electronics Letters*, vol. 46, no. 7, pp. 520–522, 2010.

[10] D. Biolek, Z. Biolek, and V. Biolková, "PSPICE modeling of meminductor," *Analog Integrated Circuits and Signal Processing*, vol. 66, no. 1, pp. 129–137, 2011.

[11] H. Wang, X. Wang, C. Li, and L. Chen, "SPICE Mutator Model for Transforming Memristor into Meminductor," *Abstract and Applied Analysis*, vol. 2013, no. 1, pp. 1–6,

2013.

[12] D. Biolek, V. Biolková, and Z. Ě. K. Kolka, “SPICE modeling of meminductor based on its constitutive relation,” in *Proceedings of the 10th international conference on instrumentation, measurement, circuits and systems (IMCAS’11)*, 2011, pp. 76–79.

[13] D. Biolek, Z. Biolek, and V. Biolkova, “SPICE modeling of memristive, memcapacitative and meminductive systems,” in *2009 European Conference on Circuit Theory and Design*, 2009, pp. 249–252.

[14] D. Biolek and V. Biolkova, “Mutator for transforming memristor into memcapacitor,” vol. 46, no. 21, pp. 20–21, 2010.

[15] D. Yu, X. Zhao, T. Sun, H. H. C. Iu, and T. Fernando, “A Simple Floating Mutator for Emulating Memristor, Memcapacitor, and Meminductor,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, pp. 1–1, 2019.

[16] D. Biolek and V. Biolková, “Mutators simulating memcapacitors and meminductors,” in *2010 IEEE Asia Pacific Conference on Circuits and Systems*, 2010, pp. 800–803.

[17] C. Zheng *et al.*, “A Novel Universal Interface for Constructing Memory Elements for Circuit Applications,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 66, no. 12, pp. 4793–4806, Dec. 2019.

[18] M. P. Sah, R. K. Budhathoki, C. Yang, and H. Kim, “Expandable circuits of mutator-based memcapacitor emulator,” *International Journal of Bifurcation and Chaos*, vol. 23, no. 5, 2013.

[19] M. P. Sah, R. K. Budhathoki, C. Yang, and H. Kim, “Mutator-based meminductor emulator for circuit applications,” *Circuits, Systems, and Signal Processing*, vol. 33, no. 8, pp. 2363–2383, 2014.

[20] M. P. Sah, R. K. Budhathoki, C. Yang, and H. Kim, “A Mutator-Based Meminductor Emulator Circuit,” *2014 IEEE International Symposium on Circuits and Systems (ISCAS)*, no. 3, pp. 2249–2252, 2014.

[21] M. E. Fouda and A. G. Radwan, “Charge controlled memristor-less memcapacitor

emulator," *Electronics Letters*, vol. 48, no. 23, p. 1454, 2012.

[22] X. Y. Wang, A. L. Fitch, H. H. C. Iu, and W. G. Qi, "Design of a memcapacitor emulator based on a memristor," *Physics Letters A*, vol. 376, no. 4, pp. 394–399, Jan. 2012.

[23] S. Minaei, I. C. Göknar, M. Yıldız, and E. Yuce, "Memstor, memstance simulations via a versatile 4-port built with new adder and subtractor circuits," *International Journal of Electronics*, vol. 102, no. 6, pp. 911–931, Jun. 2015.

[24] F. Yuan and Y. Li, "A chaotic circuit constructed by a memristor, a memcapacitor and a meminductor," *Chaos: An Interdisciplinary Journal of Nonlinear Science*, vol. 29, no. 10, p. 101101, Oct. 2019.

[25] F. Yuan, Y. Li, G. Wang, G. Dou, and G. Chen, "Complex Dynamics in a Memcapacitor-Based Circuit," *Entropy*, vol. 21, no. 2, p. 188, Feb. 2019.

[26] A. Yesil and Y. Babacan, "Electronically Controllable Memcapacitor Circuit With Experimental Results," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 68, no. 4, pp. 1443–1447, Apr. 2021.

[27] E. Demir, A. Yesil, Y. Babacan, and T. Karacali, "Operational Transconductance Amplifier-Based Electronically Controllable Memcapacitor and Meminductor Emulators," *Journal of Circuits, Systems and Computers*, p. 2150222, Apr. 2021.

[28] D. S. Yu, Y. Liang, H. Chen, and H. H. C. Iu, "Design of a Practical Memcapacitor Emulator Without Grounded Restriction," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 60, no. 4, pp. 207–211, Apr. 2013.

[29] J. Vista and A. Ranjan, "Design of Memcapacitor Emulator using DVCCTA," *Journal of Physics: Conference Series*, vol. 1172, no. 1, p. 012104, Mar. 2019.

[30] M. P. Sah, C. Yang, R. K. Budhathoki, H. Kim, and H. J. Yoo, "Implementation of a Memcapacitor Emulator with Off-the-Shelf Devices," *Electronics and Electrical Engineering*, vol. 19, no. 8, pp. 54–58, Oct. 2013.

[31] J. Vista and A. Ranjan, "Simple charge controlled floating memcapacitor emulator using DXCCDITA," *Analog Integrated Circuits and Signal Processing*, vol. 104, no. 1, pp.

37–46, Jul. 2020.

[32] Q. Zhao, C. Wang, and X. Zhang, “A universal emulator for memristor, memcapacitor, and meminductor and its chaotic circuit,” *Chaos: An Interdisciplinary Journal of Nonlinear Science*, vol. 29, no. 1, p. 013141, Jan. 2019.

[33] Y. V. Pershin and M. Di Ventra, “Emulation of floating memcapacitors and meminductors using current conveyors,” *Electronics Letters*, vol. 47, no. 4, p. 243, 2011.

[34] Y. V. Pershin and M. Di Ventra, “Memristive circuits simulate memcapacitors and meminductors,” *Electronics Letters*, vol. 46, no. 7, p. 517, 2010.

[35] Y. Babacan, “An Operational Transconductance Amplifier-based Memcapacitor and Meminductor,” *Istanbul University - Journal of Electrical & Electronics Engineering*, vol. 18, no. 1, pp. 36–38, 2018.

[36] J. Vista and A. Ranjan, “High Frequency Meminductor Emulator Employing VDTA and its Application,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 39, no. 10, pp. 2020–2028, Oct. 2020.

[37] M. P. Sah, R. K. Budhathoki, C. Yang, and H. Kim, “Charge Controlled Meminductor Emulator,” *JSTS:Journal of Semiconductor Technology and Science*, vol. 14, no. 6, pp. 750–754, Dec. 2014.

[38] D. S. Yu, H. Chen, and H. H. C. Iu, “A meminductive circuit based on floating memristive emulator,” in *2013 IEEE International Symposium on Circuits and Systems (ISCAS2013)*, 2013, no. 978, pp. 1692–1695.

[39] B. Xu, G. Wang, and Y. Shen, “A simple meminductor-based chaotic system with complicated dynamics,” *Nonlinear Dynamics*, vol. 88, no. 3, pp. 2071–2089, May 2017.

[40] K. Kumar and B. C. Nagar, “New tunable resistorless grounded meminductor emulator,” *Journal of Computational Electronics*, vol. 20, no. 3, pp. 1452–1460, Jun. 2021.

[41] G.-Y. Wang, P.-P. Jin, X.-W. Wang, Y.-R. Shen, F. Yuan, and X.-Y. Wang, “A flux-controlled model of meminductor and its application in chaotic oscillator,” *Chinese Physics B*, vol. 25, no. 9, p. 090502, Sep. 2016.

[42] Y. Liang, H. Chen, S. Member, and D. S. Yu, "A Practical Implementation of a Floating Memristor-Less Meminductor Emulator," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 61, no. 5, pp. 299–303, May 2014.

[43] M. E. Fouda and A. G. Radwan, "Meminductor Response Under Periodic Current Excitations," *Circuits, Systems, and Signal Processing*, vol. 33, no. 5, pp. 1573–1583, May 2014.

[44] M. E. Fouda and A. G. Radwan, "Memristor-less current- and voltage-controlled meminductor emulators," in *2014 21st IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, 2014, pp. 279–282.

[45] L. O. Chua, "Nonlinear circuit foundations for nanodevices, part I: the four-element torus," *Proceedings of the IEEE*, vol. 9, no. 11, pp. 1830–1859, Nov. 2003.

[46] D. Biolek, Z. Biolek, and V. Biolkova, "Every nonlinear element from Chua's table can generate pinched hysteresis loops: generalised homothety theorem," *Electronics Letters*, vol. 52, no. 21, pp. 1744–1746, Oct. 2016.

[47] Y. V. Pershin and M. Di Ventra, "Practical approach to programmable analog circuits with memristors," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 57, no. 8, pp. 1857–1864, 2010.

[48] H. Kim, M. P. Sah, C. Yang, S. Cho, and L. O. Chua, "Memristor emulator for memristor circuit applications," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 59, no. 10, pp. 2422–2431, 2012.

[49] Y. Babacan, A. Yesil, and F. Kacar, "Memristor emulator with tunable characteristic and its experimental results," *AEU - International Journal of Electronics and Communications*, vol. 81, pp. 99–104, Nov. 2017.

[50] F. Kaçar, A. Yeşil, S. Minaei, and H. Kuntman, "Positive/negative lossy/lossless grounded inductance simulators employing single VDCC and only two passive elements," *AEU - International Journal of Electronics and Communications*, vol. 68, no. 1, pp. 73–78, Jan. 2014.

[51] A. Yesil, Y. Babacan, and F. Kacar, “Electronically tunable memristor based on VDCC,” *AEU - International Journal of Electronics and Communications*, vol. 107, pp. 282–290, Jul. 2019.

[52] S. Keleş and F. Keleş, “Ultra low power wide range four quadrant analog multiplier,” *Analog Integrated Circuits and Signal Processing*, vol. 102, no. 3, pp. 491–500, Mar. 2020.