T.C.
İSTANBUL ÜNİVERSİTESİ-CERRAHPAŞA
LİSANSÜSTÜ EĞİTİM ENSTİTÜSÜ

DOKTORA TEZİ

YÜKSEK FREKANS UYGULAMALARINA YÖNELİK FAZ KAYDIRICI DEVRE TASARIMLARINDA YENİ OLANAKLAR

Merve KILINÇ

DANIŞMAN
Prof. Dr. Fırat KAÇAR
(danışman imzalı olacaktır)

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği, Doktora Programı

Ocak, 2026

TEZ KABUL VE ONAYI

Merve KILINÇ tarafından, **Prof. Dr. Fırat KAÇAR** danışmanlığında hazırlanan **"YÜKSEK FREKANS UYGULAMALARINA YÖNELİK FAZ KAYDIRICI DEVRE TASARIMLARINDA YENİ OLANAKLAR"** başlıklı bu çalışma, jürimiz tarafından **21/01/2026** tarihinde yapılan sınav sonucunda **oy birliği** ile başarılı bulunarak **Doktora Tezi** olarak kabul edilmiştir.

Tez Jürisi

		İmza	Sonuç
DANIŞMAN	Prof. Dr. Fırat KAÇAR İstanbul Üniversitesi-Cerrahpaşa Elektrik-Elektronik Mühendisliği Anabilim Dalı		☒ Kabul ☐ Ret
ÜYE	Prof. Dr. Yasin ÖZÇELEP İstanbul Üniversitesi-Cerrahpaşa Elektrik-Elektronik Mühendisliği Anabilim Dalı		☒ Kabul ☐ Ret
ÜYE	Prof. Dr. Abdullah YEŞİL Bandırma Onyedi Eylül Üniversitesi Elektronik Anabilim Dalı		☒ Kabul ☐ Ret
ÜYE	Prof. Dr. Cengiz Polat UZUNOĞLU İstanbul Üniversitesi-Cerrahpaşa Elektrik-Elektronik Mühendisliği Anabilim Dalı		☒ Kabul ☐ Ret
ÜYE	Dr. Öğr. Üyesi Mustafa KONAL Namık Kemal Üniversitesi Elektrik-Elektronik Mühendisliği Anabilim Dalı		☒ Kabul ☐ Ret

İnsanlığa ve bilimin rehberliğine ithaf ediyorum…

BÜTÇE DESTEKLERİ

YÜKSEK FREKANS UYGULAMALARINA YÖNELİK FAZ KAYDIRICI DEVRE TASARIMLARINDA YENİ OLANAKLAR

Bu tez çalışması için herhangi bir kurumdan bütçe desteği alınmamıştır.

TEŞEKKÜR

Bu tezin hazırlanması sürecinde bilgi, deneyim ve yönlendirmeleriyle bana rehberlik eden danışmanım Prof. Dr. Fırat KAÇAR'a içtenlikle teşekkür ederim. Çalışmamın her aşamasında gösterdiği sabır ve katkılar, bu tezin şekillenmesinde önemli rol oynamıştır.

Tez izleme komitesi üyeleri Prof. Dr. Yasin ÖZÇELEP ve Prof. Dr. Abdullah YEŞİL'e, değerli görüş ve önerileriyle çalışmamın gelişmesine sağladıkları katkılardan dolayı teşekkür ederim.

Tez çalışmalarım sürecinde, analog entegre devre tasarımı konularındaki bilgi ve tecrübesini paylaşarak tasarımların geliştirilmesine katkı sağlayan Arş. Gör. Mehmet Aytuğ ORMANCI'ya içten teşekkür ederim.

Aynı alanda yürüttüğümüz akademik paylaşımlar ve tezime ilişkin yapıcı eleştirileriyle katkı sunan, süreç boyunca desteğini hissettiren eşim Dr. Öğr. Üyesi Sedat KILINÇ'a teşekkür ederim.

Son olarak, hayatım boyunca her zaman yanımda olan aileme minnettarım. Verdikleri moral ve anlayış, bu süreci daha verimli ve anlamlı kılmıştır.

Ocak 2026 Merve KILINÇ

İÇİNDEKİLER

Sayfa No

TEZ KABUL VE ONAYI ..... **ii**
BEYAN ..... **iii**
BÜTÇE DESTEKLERİ ..... **v**
TEŞEKKÜR ..... **vi**
İÇİNDEKİLER ..... **vii**
ŞEKİL LİSTESİ ..... **ix**
TABLO LİSTESİ ..... **xii**
SİMGE VE KISALTMA LİSTESİ ..... **xiii**
ÖZET ..... **xvi**
ABSTRACT ..... **xix**
1. GİRİŞ **1**
2. KAVRAMSAL ÇERÇEVE **4**
2.1. FAZ KAYDIRICILAR VE FAZLI DİZİLER 5
2.2. GEÇMİŞ ÇALIŞMALARIN GÖZDEN GEÇİRİLMESİ 10
2.3. FAZ KAYDIRICI TEMELLERİ 13
2.4. FAZ KAYDIRICI TOPOLOJİLERİ 15
2.4.1. Hat Anahtarlamalı Faz Kaydırıcılar 16
2.4.2. Yansıma Tip Faz Kaydırıcılar 17
2.4.3. Yüklü Hat Faz Kaydırıcılar 18
2.4.4. Vektör Modülatör Faz Kaydırıcılar 19
2.4.5. MEMS ve MMIC Anahtarlı Faz Kaydırıcılar 21
2.4.6. Anahtarlamalı Yapıdaki Faz Kaydırıcılar 22
2.5. FAZ KAYDIRICI PERFORMANS PARAMETRELERİ 24
2.5.1. Faz Hatası 24
2.5.2. Geri Dönüş Kaybı 25
2.5.3. İletim Kaybı 26
2.5.4. Çalışma Frekans Bandı ve Boyut 26
2.5.5. Genlik Bozulması Hatası 27

2.5.6. Bit Sayısı 28
2.5.7. Anahtarlama Süresi 28
2.6. AKTİF ENDÜKTÖR ELEMANI VE RF UYGULAMALARI 28
3. YÖNTEM 31
3.1. GENİŞBANTLI RF UYGULAMALARI İÇİN ÖNERİLEN AKTİF ENDÜKTÖR 31
3.1.1. Aktif Endüktörlerin Temel Prensipleri 31
3.1.2. G_m-Artırma (G_m-Boosting) Yöntemi 33
3.1.3. Önerilen Aktif Endüktör ve Küçük İşaret Özellikleri 34
3.2. YÜKSEK/ALÇAK/BANT-GEÇİREN DEVRELERİN ANAHTARLANMASINA DAYALI ÇOK BİTLİ FAZ KAYDIRICI YAPILARI 37
3.3. SİMETRİK LATİS YAPILARI 39
3.4. KAYIPSIZ SİMETRİK LATİS YAPILARININ FAZ KAYDIRICI OLARAK KULLANIMI 43
3.4.1. Gecikmeli Kayıpsız Simetrik Latis Yapısı 44
3.4.2. Öncü Kayıpsız Simetrik Latis Yapısı 46
3.5. SİMETRİK LATİS TOPOLOJİLERİ ARASINDA ANAHTARLAMA VE SSS-DPS YAPISININ ÇALIŞMA PRENSİBİ 46
3.5.1. 3S-DPS Topolojisinin İdeal Elemanlar Kullanarak Tasarlanması ve Uygulaması 51
3.5.2. 3S-DPS Topolojisinin NMOS Anahtarlar Kullanarak Tasarlanması 54
4. BULGULAR 57
4.1. ÖNERİLEN AKTİF ENDÜKTÖRÜN PERFORMANS SONUÇLARI 57
4.2. ÖNERİLEN AKTİF ENDÜKTÖRÜN GENİŞ BANT RF KUVVETLENDİRİCİ TASARIMI UYGULAMASI 64
4.3. ANAHTARLAMALI 5-BİT CMOS FAZ KAYDIRICISI TASARIMINDA AKTİF ENDÜKTÖRLERİN KULLANILMASI 68
4.4. 3S-DPS LATİS TOPOLOJİSİNİN NMOS ANAHTARLARLA GERÇEKLENMESİ 72
5. TARTIŞMA 75
6. SONUÇ VE ÖNERİLER 78
KAYNAKLAR 80
EKLER 92
İNTİHAL RAPORU İLK SAYFASI 94
ETİK KURUL İZİN YAZISI 95
KURUM İZNİ YAZILARI 96
ÖZGEÇMİŞ 97

ŞEKİL LİSTESİ

Sayfa No

Şekil 2.1: Dizi anten sistemleri. (a) Mekanik olarak yönlendirilen, dönen reflektör dizisi. (b) Elektronik yönlendirilen, sabit fazlı dizi. 6

Şekil 2.2: Huzme şekillendirme tekniğinin kullanıldığı örnek sistemler. (a) Verici sistem. (b) Alıcı sistem. 7

Şekil 2.3: Hücresel kablosuz iletişim ağında huzme şekillendirme [25]. 8

Şekil 2.4: Sivil sektörde faz dizilimi uygulamaları [29]. 9

Şekil 2.5: Bir vericiye ait temel faz dizili anten yapısının şematik gösterimi..... 13

Şekil 2.6: Kayıpsız iki-kapılı sistemler için saçılma parametreleri..... 14

Şekil 2.7: Hat anahtarlamalı faz kaydırıcı yapısı. 17

Şekil 2.8: Yansıma tip faz kaydırıcılar. (a) Hibrit. (b) Sirkülatör. 18

Şekil 2.9: Yüklü hat faz kaydırıcılar. (a) Şönt suseptans. (b) Seri reaktans..... 19

Şekil 2.10: Vektör modülatör faz kaydırıcılar. (a) Faz interpolasyonu. (b) I/Q faz vektör sentezi. 20

Şekil 2.11: RF-MEMS faz kaydırıcı tasarımlarının üstten görünüm yerleşim topolojileri. (a) K bandında 19.5 GHz merkez frekansında çalışan faz kaydırıcı. (b) Ka bandında 29.3 GHz merkez frekansına sahip faz kaydırıcı [61]..... 21

Şekil 2.12: MMIC faz kaydırıcı tasarımı yerleşimi üstten görünümü [62]..... 22

Şekil 2.13: Anahtarlamalı yapıdaki faz kaydırıcılarının genel şematik gösterimi. 22

Şekil 2.14: Yüksek-Alçak geçiren T tipi faz kaydırıcı devre şeması. 23

Şekil 2.15: T ve π tipi yüksek-alçak geçiren filtre devre bloklarının ayrıntılı gösterimi. 23

Şekil 3.1: Kayıplı tek uçlu jiratör-C aktif endüktör. (a) Blok diyagram. (b) Eşdeğer RLC modeli. 31

Şekil 3.2: Geçiş iletkenliği yapısı. (a) Temel transistör. (b) G_m-artırılmış versiyon..... 34

Şekil 3.3: Dirençli geri besleme ve G_m-artırma tekniğinin kullanıldığı önerilen aktif endüktör devresi..... 35

Şekil 3.4: Önerilen aktif endüktörün küçük işaret eşdeğer devresi. 35

Şekil 3.5: Önerilen 5-bit faz kaydırıcının devre şeması. 37

Şekil 3.6: Genel kafes (latis) devre yapısı. 39

Şekil 3.7: Gecikmeli Faz Kayması ile LC Latis Topolojisi (Tip-I Latis Topolojisi). 44

Şekil 3.8: Öncü faz kaydırıcı latis topolojisi (Tip-II Latis Topolojisi). 46

Şekil 3.9: Latis topolojileri arasında anahtarlama. 47

Şekil 3.10: Tasarımda kullanılan ideal elemanlardan oluşan kompakt faz kaydırıcı. 48

Şekil 3.11: Durum A: İdeal Anahtarlı SSS-DPS. (a) Devre yapısı. (b) Eşdeğer devresi. 49

Şekil 3.12: Durum B: İdeal Anahtarlı SSS-DPS. (a) Devre yapısı. (b) Eşdeğer devresi. 49

Şekil 3.13: 45°, 90°, 135° ve 180° için faz kaymaları. (a) $\Delta\theta\omega = 45°$ 90°, 135° ve 180°. (b) $\delta\theta = f(\Delta\theta 0, \Delta\theta)$ [4]. 53

Şekil 3.14: 3S-DPS topolojisinin pratik devre uygulaması. 54

Şekil 3.15: MOS anahtar eşdeğer devreleri. (a) ON durumu. (b) OFF durumu. 55

Şekil 3.16: Seri ve çapraz kol empedansları eş değer devresi. (a) Durum-B. (b) Durum-A. 56

Şekil 4.1: Tasarlanan aktif endüktörün serim (layout) görünümü. 58

Şekil 4.2: Tasarlanan aktif endüktörün farklı kontrol gerilimlerine karşılık endüktans değişimi. 58

Şekil 4.3: Önerilen aktif endüktörün giriş empedansı (Zin). (a) Genlik ve faz. (b) Gerçel ve sanal kısımlar. 59

Şekil 4.4: Önerilen aktif endüktörün simülasyon sonuçları. (a) Düşük frekansta R_f değişiminin kalite faktörüne etkisi. (b) R_f değişiminin kalite faktörüne etkisi. 60

Şekil 4.5: Girişe referanslanan akım gürültüsü. 60

Şekil 4.6: Önerilen aktif endüktörün R_f yolu üzerindeki döngü kazancı sonuçları. (a) Genlik. (b) Faz. 61

Şekil 4.7: Önerilen aktif endüktörün G_m-artırma yolu üzerindeki döngü kazancı sonuçları. (a) Genlik. (b) Faz. 61

Şekil 4.8: Önerilen aktif endüktöre ait köşe analizleri. (a) Giriş empedansının sanal kısmı. (b) Eşdeğer endüktans. 62

Şekil 4.9: Önerilen aktif endüktöre ait sıcaklık değişim etkisi. (a) Giriş empedansının sanal kısmı. (b) Eşdeğer endüktans 63

Şekil 4.10: Aktif endüktörün Monte Carlo simülasyonuna dayalı histogramı. (a) Eşdeğer endüktans. (b) SRF (Öz Rezonans Frekansı). 63

Şekil 4.11: Tasarlanan geniş bantlı RF kuvvetlendirici ve OMN'de şönt endüktör L_{O2}'yi gerçekleştirmek için önerilen aktif endüktörün kullanımı. 65

Şekil 4.12: Tasarlanan kuvvetlendiricinin performans sonuçları. (a) Giriş yansıması. (b) Çıkış yansıması. 66

Şekil 4.13: Tasarlanan kuvvetlendiricinin performans sonuçları. (a) Kazanç. (b) İzolasyon. . 66

Şekil 4.14: Tasarlanan kuvvetlendiricinin performans sonuçları. (a) Gürültü Katsayısı. (b) Monte Carlo analizi ile kararlılık metriği [K]. 67

Şekil 4.15: Monte Carlo simülasyonları ile kararlılık metrikleri. (a) μ-yük. (b) μ-kaynak. 67

Şekil 4.16: Ayarlanabilir aktif endüktörlere sahip önerilen 5-bit faz kaydırıcının devre şeması. 69

Şekil 4.17: Tasarlanan 5-bitlik faz kaydırıcının giriş yansıması performansı. 70

Şekil 4.18: Tasarlanan 5-bitlik faz kaydırıcının çıkış yansıması performansı. 70

Şekil 4.19: Tasarlanan 5-bitlik faz kaydırıcının iletim kaybı ve RMS faz hatası performansı. 70

Şekil 4.20: Faz kaydırıcının 32 bit için referans duruma göre göreli faz kaydırması. 71

Şekil 4.21: Önerilen 5-bitlik faz kaydırıcı devresinin serimi. 71

Şekil 4.22: 3.4 nH'lik endüktör (L_6) yerine kullanılan aktif endüktörün serimi. 72

Şekil 4.23: 45°, 90°, 135° ve 180° faz kaymaları için simülasyon sonuçları. 73

Şekil 4.24: 45°, 90°, 135° ve 180° faz kaymaları için iletim kaybı grafiği. 74

TABLO LİSTESİ

Sayfa No

Tablo 2.1: Yüksek ve alçak geçiren filtre bloklarının eleman değer denklemleri. 24

Tablo 2.2: Pasif ve aktif endüktörlerin karşılaştırmalı analizi. 29

Tablo 3.1: Hesaplama adımları. 51

Tablo 3.2: Normalize komponent değerleri. 52

Tablo 3.3: Faz eğrisine karşılık maksimum faz pertürbasyonu $\delta\theta$. 52

Tablo 4.1: Devreye ait parametre değerleri. 57

Tablo 4.2: İstenen faz kayması için hesaplanan eleman değerleri ve transistör boyutları. 73

Tablo 5.1: Literatürdeki benzer aktif endüktör çalışmalarının karşılaştırılması. 75

Tablo 5.2: Literatürdeki benzer faz kaydırıcı çalışmalarının karşılaştırılması. 76

SİMGE VE KISALTMA LİSTESİ

Simgeler	Açıklama
R	: Direnç (Resistance)
L	: Endüktans (Inductance)
C	: Kapasitans (Capacitance)
F	: Farad
H	: Henry
Ω	: Ohm
φ	: Faz Açısı (Phase Angle)
θ	: Faz Açısı / Elektriksel Açı (Phase / Electrical Angle)
Γ	: Yansıma Katsayısı (Reflection Coefficient)
ω	: Açısal Frekans (Angular Frequency)
Q	: Kalite Faktörü (Quality Factor)
Z	: Empedans (Impedance)
dB	: Desibel (Decibel)
Hz	: Hertz
λ	: Dalga Boyu (Wavelength)
S	: Saçılma Parametresi (Scattering Parameter)
†	: Para eşlenik (Para Conjugate)
δ	: Pertürbasyon (Perturbation)

Kısaltmalar	Açıklama
PCB	: Baskı Devre Kartı (Printed Circuit Board)
MMIC	: Monolitik Mikrodalga Entegre Devre (Monolithic Microwave Integrated)
MEMS	: Micro Electro-Mekanik Sistemler (Micro Electro-Mechanical System)
RF	: Radyo Frekansı (Radio Frequency)
MOSFET	: Metal Oksit Yarıiletken Alan Etkili Transistör (Metal Oxide Semiconductor Field Effect Transistor)
CMOS	: Eşlenik Metal Oksit Yarıiletken (Complementary Metal Oxide Semiconductor)

RMS : Karekök Ortalama (Root Mean Square)

GSM : Küresel Mobil İletişim Sistemi (Global System for Mobile Communications)

5G : 5. Nesil Mobil İletişim (5th Generation)

6G : 6. Nesil Mobil İletişim (6th Generation)

LTE : Uzun Dönemli Evrim (Long Term Evolution)

SRF : Öz Rezonans Frekansı (Self-Resonant Frequency)

CG : Ortak Kapı Yapılandırması (Common Gate)

PMOS : Pozitif-Kanal MOS (Positive Metal Oxide Semiconductor)

NMOS : Negatif-Kanal MOS (Negative Metal Oxide Semiconductor)

IC : Entegre Devre (Integrated Circuit)

DC : Doğru Akım (Direct Current)

VCO : Gerilim Kontrollü Osilatör (Voltage Controlled Oscillator)

TPG : Çevrim Güç Kazancı (Transducer Power Gain)

SRFT : Basitleştirilmiş Gerçek Frekans Tekniği (Simplified Real Frequency Technique)

NF : Gürültü Figürü (Noise Figure)

K : Kararlılık Metriği (Stability Factor)

SNR : Sinyal-Gürültü Oranı (Signal-to-Noise Ratio)

T/R : Verici/Alıcı (Transmit/Receive)

TX : Verici (Transmitter)

RX : Alıcı (Receiver)

PA : Güç Kuvvetlendirici (Power Amplifier)

LNA : Düşük Gürültülü Kuvvetlendirici (Low Noise Amplifier)

I/Q : Faz İçi/Faz Dışı Bileşenler (In-phase / Quadrature)

SPDT : Tek Kutuplu Çift Konumlu Anahtar (Single Pole Double Throw)

IL : İletim Kaybı (Insertion Loss)

IP3 : Üçüncü Derece Kesişim Noktası (Third Order Intercept Point)

ADC : Analog-Dijital Dönüştürücü (Analog to Digital Converter)

DAC : Sayısal-Analog Dönüştürücü (Digital to Analog Converter)

PIN : Pozitif-Intrinsik-Negatif Diyot (Positive-Intrinsic-Negative Diode)

GaAs : Galyum Arsenit (Gallium Arsenide)

SWaP : Boyut, Ağırlık ve Güç (Size, Weight and Power)

LSLS : Kayıpsız Simetrik Latis Bölümleri (Lossless Symmetrical Lattice Sections)

SSS-DPS	: Basit ve Tekil-Simetrik Sayısal Faz Kaydırıcı (Single and Single-Symmetrical Digital Phase Shifter)
ADS	: İleri Düzey Tasarım Sistemi (Advanced Design System)
IMN	: Giriş Uyumlandırma Devresi (Input Matching Network)
OMN	: Çıkış Uyumlandırma Devresi (Output Matching Network)
STPS	: Anahtarlamalı Tip Faz Kaydırıcı (Switching Type Phase Shifter)

ÖZET

DOKTORA TEZİ

YÜKSEK FREKANS UYGULAMALARINA YÖNELİK FAZ KAYDIRICI DEVRE TASARIMLARINDA YENİ OLANAKLAR

Merve KILINÇ

İstanbul Üniversitesi-Cerrahpaşa

Lisansüstü Eğitim Enstitüsü

Elektrik- Elektronik Mühendisliği Anabilim Dalı

Elektrik-Elektronik Mühendisliği, Doktora Programı

Danışman: Prof. Dr. Fırat KAÇAR

Bu tezde, modern haberleşme sistemlerinde kritik öneme sahip faz kaydırıcıların performans, doğruluk ve entegrasyon düzeylerini artırmaya yönelik yeni tasarım yaklaşımları sunulmaktadır. Beşinci nesil (5G) ve ötesi kablosuz haberleşme, radar, seyrüsefer, füze güdüm vb. sistemlerinde faz kaydırıcılar; sinyal yönlendirme, zamanlama hassasiyeti ve anten örüntüsünün kontrolünde belirleyici rol üstlenmektedir. Bu nedenle faz doğruluğu, bant genişliği, iletim kaybı ve kararlılık gibi elektriksel performans göstergelerinin yanı sıra fiziksel boyut ve çip alanı da tasarımın temel kriterlerindendir. Bu bağlamda, tez çalışması faz kaydırıcı tasarımını yalnızca devre düzeyinde değil, fazlı dizi anten sistemlerinin bütünsel performansını etkileyen bir mühendislik problemi olarak ele almaktadır.

Çalışma kapsamında, bant geçiren, yüksek geçiren ve alçak geçiren tabanlı yapılar, anahtarlamalı devre mimarileri ile simetrik latis (kafes) yöntemleri kullanılarak oluşturulan çeşitli faz kaydırıcı topolojileri ayrıntılı biçimde incelenmiş ve bunlara ek olarak özgün çok bitli bir faz kaydırıcı devresi önerilmiştir. Bu değerlendirmeler doğrultusunda, anahtarlamalı devre yaklaşımı temel alınarak çok bitli CMOS faz kaydırıcı tasarımlarına odaklanılmıştır.

Literatür incelemeleri, faz kaydırıcı tasarımlarındaki temel tasarım zorluğunun fiziksel boyut gereksinimi olduğunu ortaya koymaktadır. Bu gereksinimi en çok etkileyen ve tasarım esnekliğini sınırlayan başlıca eleman ise RF devrelerinde yaygın biçimde kullanılan endüktörlerdir. Bu sınırlamayı aşmak amacıyla tez kapsamında pasif endüktörlerin yerini alabilecek özgün bir CMOS aktif endüktör mimarisi geliştirilmiştir. Önerilen tasarım, literatürde "jiratör" (gyrator) olarak bilinen yapıya dayalı akım–gerilim dönüştürücü tabanlı bir endüktans eşdeğerine sahiptir ve kalite faktörünü artırmak amacıyla yapıya geri besleme direnci entegre edilmiştir. Geçiş iletkenliğini yükseltirken güç tüketimi ve gürültüyü azaltan G_m-artırma tekniği kullanılarak aktif endüktörün ayarlanabilirliği genişletilmiştir. Geliştirilen aktif endüktör, çok küçük çip alanı, geniş endüktans ayar aralığı ve yüksek frekanslarda kararlı çalışma özellikleriyle modern haberleşme devrelerindeki kompaktlık gereksinimlerine önemli bir çözüm sunmaktadır. 180 nm RFCMOS teknolojisi ile 1.8 V besleme gerilimi altında tasarlanan aktif endüktör, 4.5 nH ile 215 nH arasında ayarlanabilir endüktans sunmakta ve yaklaşık 4.1 GHz'e kadar endüktif davranış göstermektedir. Tasarımın kararlılığı, sıcaklık, köşe ve Monte Carlo analizleri ile doğrulanmıştır. Önerilen aktif endüktörün bir doğrulaması olarak ve pratik RF sistemlerinde uygulanabilirliğini göstermek amacıyla, yapı 0.8–2.1 GHz bandında çalışan, 13.43–13.88 dB aralığında kazanca sahip geniş bantlı bir CMOS RF küçük işaret kuvvetlendiricisine entegre edilmiştir. Gerçekleştirilen ayrıntılı analizler neticesinde başarımı doğrulanmıştır.

Bu doğrulamanın ardından, tezin temelini oluşturan 5-bitlik faz kaydırıcı tasarımı geliştirilen aktif endüktörle bütünleştirilmiştir. Faz kaydırıcı topolojisindeki toprağa bağlı tüm endüktörler, gerekli ayarlamaların yapılmasının ardından önerilen aktif endüktör mimarisiyle değiştirilerek devrenin fiziksel boyutu önemli ölçüde azaltılmıştır. Bu entegrasyon yalnızca alan kazancı sağlamamış aynı zamanda faz doğruluğunun iyileştirilmesi, bant içi davranışın daha kararlı hâle gelmesi ve faz hatasının küçülmesi gibi önemli performans artışları da sağlamıştır. 2.2–3.6 GHz bandında çalışan, giriş ve çıkış yansıma katsayıları –10 dB'nin altında bir faz kaydırıcı elde edilmiştir. Faz doğruluğu açısından, bant boyunca RMS faz hatası 3.3°'nin altında kalmıştır. Tüm topraklanmış pasif endüktörlerin aktif endüktörlerle değiştirilmesi sayesinde yaklaşık 0.17 mm^2'lik toplam çip alanı kaplamaktadır. Böylelikle, gerçekleştirilen analizlerde düşük RMS faz hatası, stabil çalışma ve geniş bantlı davranış gibi mikrodalga devrelerdeki gereksinimlerle uyumlu sonuçlar ortaya konulmuştur.

Elde edilen sonuçlar, özgün aktif endüktör mimarisinin faz kaydırıcılara entegrasyonunun yeni nesil haberleşme sistemlerinde elektronik devre tasarımına yeni olanaklar sunduğunu göstermektedir. Bu çalışma, pasif endüktör kaynaklı alan kısıtlarını ortadan kaldırarak faz kaydırıcıların kompakt hâle gelmesini sağlamış, farklı topolojilerin aktif elemanlarla yeniden tasarlanabilmesine olanak tanımış ve yüksek performanslı RF mikrodalga uygulamaları için alternatif bir tasarım yaklaşımı ortaya koymuştur. Geliştirilen aktif endüktör tabanlı faz kaydırıcılar, radar, seyrüsefer, anten faz dizileri ve geniş bantlı devreler gibi geleceğin haberleşme teknolojilerinde kullanılabilecek ölçeklenebilir, tümleştirmeye uygun ve yüksek doğrulukla çözümler sunmakta, düşük faz hatalı ve tümleşik devreye uygun faz kaydırıcı mimarileri açısından literatüre anlamlı bir katkı sağlamaktadır.

Ocak 2026 , 119 sayfa.

Anahtar kelimeler: Faz kaydırıcı, Aktif endüktör, CMOS, Genişbantlı RF mikrodalga devreleri

ABSTRACT

Ph.D. THESIS

NEW APPROACHES IN PHASE SHIFTER CIRCUIT DESIGNS TOWARDS HIGH-FREQUENCY APPLICATIONS

Merve KILINÇ

Istanbul University-Cerrahpaşa

Institute of Graduate Studies

Department of Electrical and Electronics Engineering

Electrical and Electronics Engineering, PhD Program

Supervisor: Prof. Dr. Fırat KAÇAR

This thesis presents new design approaches aimed at improving the performance, accuracy, and integration level of phase shifters, which are of critical importance in modern communication systems. In fifth-generation (5G) and beyond wireless communication, radar, navigation, missile guidance, and related systems, phase shifters play a decisive role in signal steering, timing accuracy, and antenna pattern control. Therefore, in addition to electrical performance metrics such as phase accuracy, bandwidth, insertion loss, and stability, physical size and chip area are also fundamental design criteria. In this context, the thesis addresses phase shifter design not merely at the circuit level, but as an engineering problem that directly affects the overall performance of phased-array antenna systems.

Within the scope of this work, various phase shifter topologies formed using band-pass, high-pass, and low-pass filter-based structures, switched-circuit architectures, and symmetric lattice (grid) methods have been examined in detail. In addition, an original multi-bit phase shifter circuit has been proposed. In particular, lattice-based differential architectures have been shown

to offer significant advantages in maintaining phase accuracy over a wide bandwidth and reducing amplitude imbalance. Based on these evaluations, the study focuses on multi-bit CMOS phase shifter designs employing switched-circuit approaches.

Literature reviews indicate that one of the primary design challenges in phase shifter implementations is the requirement for large physical dimensions. The component that most strongly influences this requirement and limits design flexibility is the inductor, which is widely used in RF circuits. To overcome this limitation, an original CMOS active inductor architecture capable of replacing passive inductors has been developed in this thesis. The proposed design is based on a current–voltage conversion structure with an inductance equivalent derived from a configuration commonly referred to as a "gyrator" in the literature, and a feedback resistor is integrated to enhance the quality factor. A G_m-boosting technique is employed to extend the tunability of the active inductor while increasing transconductance and simultaneously reducing power consumption and noise. The developed active inductor offers a significant solution to compactness requirements in modern communication circuits through its extremely small chip area, wide inductance tuning range, and stable operation at high frequencies. Implemented in 180 nm RFCMOS technology under a 1.8 V supply voltage, the active inductor provides a tunable inductance range from 4.5 nH to 215 nH and exhibits inductive behavior up to approximately 4.1 GHz. The stability of the design has been verified through temperature, process corner, and Monte Carlo analyses. As a validation of the proposed active inductor and to demonstrate its applicability in practical RF systems, the structure has been integrated into a broadband CMOS RF small-signal amplifier operating in the 0.8–2.1 GHz frequency band and achieves a gain of 13.43–13.88 dB. Detailed analyses confirm the successful performance of the proposed approach.

Following this validation, the 5-bit phase shifter design that constitutes the core of this thesis has been integrated with the developed active inductor. All grounded inductors in the phase shifter topology have been replaced with the proposed active inductor architecture after appropriate tuning, resulting in a significant reduction in the physical size of the circuit. This integration not only provides substantial area savings but also leads to notable performance improvements, including enhanced phase accuracy, more stable in-band behaviour, and reduced phase error. Operating in the 2.2–3.6 GHz frequency band, the phase shifter achieves input and output reflection coefficients below –10 dB, while the RMS phase error remains below 3.3° across the band. By replacing all grounded passive inductors with active inductors, the total

chip area is limited to approximately 0.17 mm². Consequently, the analysis results demonstrate performance characteristics that are well aligned with microwave circuit requirements, including low RMS phase error, stable operation, and wideband behaviour.

The obtained results demonstrate that integrating the proposed original active inductor architecture into phase shifter designs enables new possibilities in electronic circuit design for next-generation communication systems. By eliminating the area constraints imposed by passive inductors, this work enables more compact phase shifter implementations, facilitates the redesign of various topologies using active components, and introduces an alternative design approach for high-performance RF and microwave applications. The developed active-inductor-based phase shifters provide scalable, integration-friendly, and high-accuracy solutions suitable for future communication technologies such as radar, navigation, antenna phased arrays, and broadband circuits, thereby making a meaningful contribution to the literature on low-phase-error, fully integrated phase shifter architectures.

January 2026, 119 pages.

Keywords: Phase shifter, Active Inductor, CMOS, Broadband RF microwave circuits

1. GİRİŞ

Haberleşme, savunma ve aviyonik gibi yeni nesil teknolojilerin hızla geliştiği günümüzde, RF mikrodalga devreleri haberleşme elektroniğinin temel bileşenleri arasında yer almaktadır. Gelişen teknolojiyle birlikte bu bileşenler, sahip oldukları çeşitli avantajlar nedeniyle 5G–6G haberleşme sistemlerinden aviyonik, havacılık, savunma, radar ve diğer geniş bantlı uygulamalara kadar pek çok alanda farklı mimari ve özelliklerde kullanılmaktadır. İnsanlar arasındaki iletişim trafiğinin artması ve taşınabilir elektronik cihaz kullanımının yaygınlaşmasıyla birlikte, düşük güçlü ve tümleşik sistemler dünya genelinde giderek daha fazla önem kazanmıştır. Bu ihtiyaç, küçük boyutlu, akıllı, güç açısından verimli ve hassas tümleşik devrelerin geliştirilmesine olanak sağlamıştır. Dolayısıyla kablosuz haberleşme teknolojisi, geniş bir araştırma yelpazesiyle küresel ölçekte popülerliğini artırmaya devam etmektedir. Kablosuz haberleşme teknolojilerinde yaşanan hızlı gelişmeler, haberleşme sistemlerinin mimarisini köklü biçimde değiştirmiştir. Özellikle beşinci nesil (5G) ve ötesi haberleşme sistemlerinde, yüksek veri hızları, düşük gecikme süreleri ve artan kullanıcı yoğunluğu ile oluşan yüksek spektral verimlilik gereksinimleri, klasik sabit huzmeli anten çözümlerinin yetersiz kalmasına neden olmuştur. Bu bağlamda, elektromanyetik enerjinin istenen doğrultuda yönlendirilmesine imkân tanıyan fazlı dizi (phased-array) anten sistemleri, modern haberleşme altyapılarının vazgeçilmez bir bileşeni hâline gelmektedir.

Fazlı dizi anten sistemlerinde huzme yönlendirme işlemi, her bir anten elemanına uygulanan sinyal fazının hassas biçimde ayarlanmasıyla gerçekleştirilir. Bu ayarlama, faz kaydırıcı olarak adlandırılan devre blokları aracılığıyla sağlanmakta olup, faz kaydırıcıların performansı doğrudan huzme yönlendirme doğruluğunu, yan lob seviyelerini ve sistem kazancını etkilemektedir. Bu nedenle, faz kaydırıcı tasarımı yalnızca bir devre problemi değil, aynı zamanda sistem seviyesinde kritik bir tasarım konusu, bir mühendislik problemidir. Faz dizili antenler, elektromanyetik huzmenin mekanik hareket olmaksızın elektronik olarak yönlendirilmesine olanak tanıyarak hem verici hem de alıcı tarafında sistem performansını önemli ölçüde artırmaktadır. Örneğin, bir 5G haberleşme sisteminde düşük güç tüketimiyle uzun mesafelere yayın yapmayı sağlayan anten huzme şekillendiricilerden önce yer alan faz kaydırıcılar, işaretin fazını belirli miktarlarda değiştirerek çok sayıdaki anten elemanına uygun

fazlarla gönderir. Böylece antenin yönü elektronik olarak belirli bir doğrultuya ayarlanabilir ve toplam enerji bu yöne odaklanarak güç tasarrufu sağlanır. Bir diğer örnekte, hava araçlarında radar anteninin mekanik olarak döndürülmesi yerine faz kaydırıcılar kullanılarak elektronik tarama yapılabilir. Böylece mekanik sistemlerin getirdiği zorluklar ortadan kalkar ve uçağın yapısına uygun bir anten mimarisi ile radar taraması gerçekleştirilebilir. Benzer şekilde, yeni nesil güdümlü füze sistemlerinde de hedef takibi ve hedefe yönelme sürecinde farklı frekanslarda çalışan elektronik taramalı radar sistemlerinden yararlanılmaktadır.

Literatürde faz kaydırıcılar, farklı tasarım yaklaşımları kullanılarak gerçekleştirilmiştir. Hat anahtarlamalı, yüklü hat, yansıma tipi ve vektör modülatör tabanlı faz kaydırıcılar, farklı frekans aralıklarında ve uygulama alanlarında yaygın olarak kullanılmaktadır. Bu yapılar arasında, anahtarlamalı yüksek geçiren, alçak geçiren ve bant geçiren filtre tabanlı faz kaydırıcılar, bir oktav ve üzerindeki bant genişliklerinde neredeyse sabit faz kayması sağlayabilmeleri nedeniyle geniş bantlı uygulamalar için öne çıkmaktadır. Ancak bu tür faz kaydırıcı topolojilerinin önemli bir dezavantajı, devre içerisinde kullanılan pasif endüktörlerin fiziksel boyutlarıdır. Özellikle S ve C-bant gibi nispeten düşük mikrodalga frekanslarında, gerekli endüktans değerlerinin elde edilebilmesi için spiral endüktörler kullanılmakta, bu durum çip alanını artırmakta ve parazitik etkiler nedeniyle performansı sınırlamaktadır. Bu problem, tümleşik devre teknolojilerinde düşük maliyetli ve kompakt faz kaydırıcı çözümlerinin önünde ciddi bir engel oluşturmaktadır. Pasif endüktörlerin bu sınırlamaları, aktif endüktör kavramını ön plana çıkarmıştır. Aktif endüktörler, transistörlerden oluşan ve belirli şartlar altında bobin gibi davranan elektronik devrelerdir. Aktif endüktörler, transistör tabanlı yapıları sayesinde daha küçük alanlar kaplamaktadır. Ayrıca bu yaklaşımın bir avantajı da aktif elemanların kutuplama koşullarının değiştirilmesiyle ayarlanabilir bir endüktans değerleri sunmasıdır. Bu sayede kazanç, bant genişliği gibi ayarlanabilir parametrelere sahip devrelerin tasarlanması mümkün olmaktadır. Bu özellikler, özellikle CMOS teknolojilerinde geniş bantlı ve frekans-ayarlı RF devrelerinin tasarlanmasına olanak tanımaktadır [1]. Her ne kadar aktif endüktörler filtreler, osilatörler ve empedans uyumlama devrelerinde yaygın olarak kullanılmış olsa da çok bitli anahtarlamalı faz kaydırıcı uygulamalarındaki kullanımları literatürde sınırlı kalmıştır.

Bu tez çalışması, söz konusu problemi doğrudan hedef alarak, faz kaydırıcı tasarımına odaklanmaktadır. Bu doğrultuda, pasif endüktörlerin neden olduğu alan ve bant genişliği kısıtlarını aşmak amacıyla, ayarlanabilir aktif endüktör tabanlı bir faz kaydırıcı mimarisi geliştirilmiştir. Anahtarlamalı faz kaydırıcı mimarilerinin geniş bant avantajlarını, aktif

endüktörlerin ayarlanabilirliği ve alan tasarrufu özellikleriyle birleştiren yeni bir faz kaydırıcı yapısı geliştirilmiştir. Tez kapsamında önerilen aktif endüktör yapısı, G_m-artırımlı jiratör-C ve dirençli geri besleme mimarisine dayanmaktadır. Bu yapı, küçük çip alanı, ayarlanabilirlik ve geniş çalışma bandı gibi avantajlar sunmaktadır. Aktif endüktörün faz kaydırıcı bloklarında kullanılmasıyla hem tasarım esnekliği artırılmış hem de faz kaydırıcı performansının geniş bantta korunması hedeflenmiştir. Bu sayede, yeni nesil haberleşme sistemleri, havacılık ve uzay haberleşme uyduları, savunma elektroniği gibi alanlarda kullanılabilecek tümleştirmeye uygun faz kaydırıcı devre tasarım yöntemleri araştırılmış, yeni bir devre tasarımı sunulmuş ve elde edilen bulgular örnek uygulamalarla ortaya konmuştur.

Tezin ilerleyen bölümlerinde, öncelikle Bölüm 2'de, faz kaydırıcıların teorik temelleri ve literatürdeki başlıca yaklaşımlar ele alınmaktadır. Bölüm 3'te, tez çalışmasında kullanılan geniş bantlı faz kaydırıcı tasarım yöntemleri olarak alçak/yüksek/bant geçiren devrelerin anahtarlamasıyla gerçekleştirilen tek-sonlu (single-ended) yapı ve latis (kafes) tipi diferansiyel anahtarlamalı faz kaydırıcısı tasarım yöntemleri incelenmiştir. Ayrıca yine bu bölümde, önerilen aktif endüktör yapısı ayrıntılı olarak incelenmektedir. Bulgular bölümü olan Bölüm 4'te, önerilen aktif endüktöre ait detaylı analizler yapılmıştır. Ayrıca tasarlanan aktif endüktörün RF performansını göstermek amacıyla 0.8-2.1 GHz bandında çalışan bir RF küçük işaret kuvvetlendiricisi tasarlanmış ve bu kuvvetlendiricinin uyumlama elemanı olarak tasarlanan aktif endüktörden faydalanılmıştır. Simülasyon sonuçlarından, aktif endüktörlü yapının, ideal duruma çok yakın performans sergilediği görülmektedir. Geliştirilen mimari ile alçak/yüksek/bant geçiren devrelerin anahtarlandığı yapı kullanılarak 2.2-3.6 GHz bandında çalışan 5-bitlik faz kaydırıcısı tasarlanmıştır. Tasarlanan faz kaydırıcının benzetim sonuçları sunulmakta ve elde edilen performans metrikleri literatürdeki çalışmalarla karşılaştırılmaktadır. Son olarak, latis tipi faz kaydırıcı yapısı kullanılarak 3.3-4.2 GHz bandında yeni nesil 5G ve ötesi haberleşme uygulamalarına yönelik 4 bitlik faz kaydırıcısı uygulaması sunulmaktadır. Bölüm 5'te, yapılan çalışmalar, elde edilen performans metrikleri literatürdeki çalışmalarla karşılaştırılmaktadır. Eksiklikler ve geliştirilmesi gereken yönleriyle ele alınmakta, gelecekte yapılacak çalışmalar ve olası iyileştirmeler irdelenmektedir. Bölüm 6'da ise tüm çalışma değerlendirilmektedir.

2. KAVRAMSAL ÇERÇEVE

Yeni nesil haberleşme sistemlerinin istenilen performansları sağlayacak şekilde gerçeklenebilmesi için anten huzme yönlendirme tekniklerinin kullanımı kaçınılmaz hale gelmiştir. Faz dizili anten sistemlerinde faz kaydırıcılar, huzmenin dinamik ve yüksek doğrulukla yönlendirilmesini mümkün kılan temel bileşenlerdir. İlk başlarda bir radar anteninin uzayda tarama yapabilmesi bir servo motor yardımıyla mekanik yöntemlerle sağlanmaktaydı. Ancak ilerleyen yıllarda elektronik sektöründe meydana gelen gelişmeler sayesinde, mekanik yapıların elektronik eşdeğerleri ile değiştirilmesi imkânı ortaya çıkmıştır. Bu sayede hem cihazların güvenilirliğinin artması hem de kullanım sürelerinin uzatılması sağlanmıştır.

Faz dizili antenler, özellikle beşinci nesil (5G) ve sonrası iletişim teknolojilerinde hem mikrodalga hem de milimetre dalga bantlarında çalışan sistemlerde hassas huzme şekillendirme, sinyal kalitesinin artırılması, uzamsal çözünürlüğün iyileştirilmesi ve girişimlerin bastırılması açısından kritik öneme sahiptir. Faz çözünürlüğü ile faz ve genlik hataları, doğrudan huzme yönlendirme doğruluğunu ve yan lob seviyelerini etkilemektedir [2-4]. Faz kaydırıcı sistemler, günümüzde farklı alanlarda kullanılagelen ve halen geliştirilmekte olan düzenekler olup, vektör modülatörleri, radyo konumlama sistemleri, frekans dönüştürücüler ve savunma radar sistemlerinde hali hazırda kullanılmaktadır.

Bununla birlikte, geniş bantta veya çoklu frekans bantlarında çalışan yeni nesil uygulamalar; maliyet, boyut, performans ve bant genişliği arasındaki kaçınılmaz ödünleşimler nedeniyle faz kaydırıcılar için ek zorluklar getirmektedir. Geniş bantlı faz kaydırıcı tasarımlarında, yüksek geçiren, alçak geçiren ve bant geçiren devreler arasında anahtarlama yapan yapılar yaygın olarak tercih edilmektedir. Çünkü bu yapılar bir oktav ve üzerindeki geniş bantlarda neredeyse sabit faz kayması sağlayabilmektedir [5, 6]. Ancak, özellikle 6 GHz altındaki daha düşük mikrodalga frekanslarında bu tür faz kaydırıcıların uygulanmasında birtakım zorluklar bulunmaktadır. Bunun başlıca nedeni, ayrık veya dağıtılmış elemanların özellikle de endüktörlerin fiziksel boyutlarının büyük olması ve bu durumun, düşük maliyetli tümleşik devre çözümlerinin gerçekleştirilmesinde önemli bir kısıt oluşturmasıdır.

Endüktörler birçok tümleşik RF devresinin temel bileşenleridir ve genellikle geniş bir çip alanı kaplayan spiral yapılarda gerçeklenmektedir. Bu nedenle, aktif endüktörler, son yıllarda çip alanından tasarruf sağlayan ve ayarlanabilirliği mümkün kılan alternatif bir çözüm olarak öne çıkmıştır. Aktif endüktörler; filtreler [7-10], güç bölücüler [11-13], gerilim kontrollü osilatörler [14-17] ve empedans uyumlama devreleri [18, 19] gibi çok sayıda RF uygulamasında yaygın olarak kullanılmış olsa da anahtarlamalı yapıdaki çok bitli CMOS faz kaydırıcı tasarımlarında kullanımları literatürde oldukça sınırlıdır [20, 21].

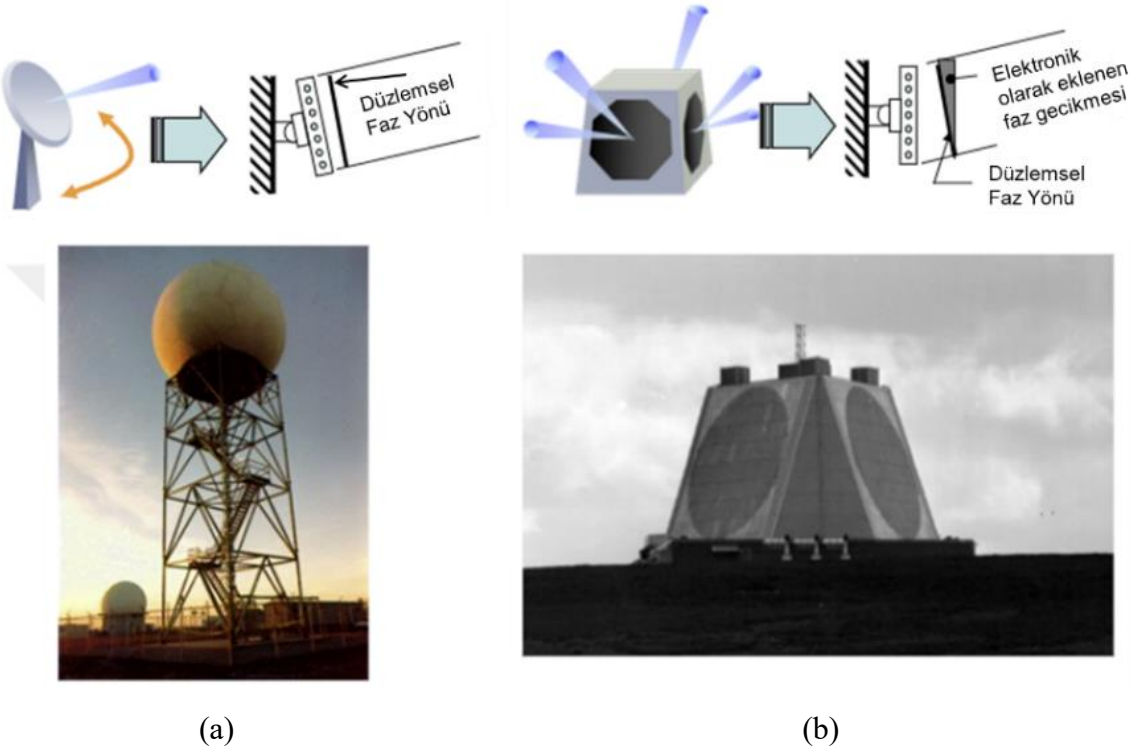
Bu çalışmada, anahtarlamalı yapıdaki devrelerin geniş bant avantajlarını aktif endüktörlere özgü ayarlanabilme kabiliyeti ile birleştiren yeni bir faz kaydırıcı mimarisi önerilmektedir. Önerilen aktif endüktör yapısı, dirençli geri besleme ile desteklenen G_m-artırımlı bir jiratör-C topolojisine dayanmakta olup, çip alanını önemli derecede azaltarak geniş bir bant aralığında endüktans ayarı gerçekleştirmeyi sağlar. Ayrıca pasif endüktörün büyük boyutu nedeniyle meydana gelen parazitik etkileri de azaltır. Bu avantajları sayesinde, önerilen aktif endüktörün RF devrelerindeki etkinliği araştırılmış ve 5-bitlik bir faz kaydırıcı tasarımı yapılmıştır. Tasarım süreci boyunca, hesaplanan devre parametreleri doğrultusunda ihtiyaç duyulan endüktans değerlerini hassas şekilde sağlayabilmek için geleneksel topraklı (grounded) pasif endüktörler yerine ayarlanabilir aktif endüktör yapıları kullanılmıştır.

Bu kapsamda devam eden alt başlıklarda, yapılan çalışmanın içeriğine uygun olarak, öncelikle faz kaydırıcı sistemler daha sonra ise aktif endüktör yapıları kavramsal olarak açıklanacaktır.

2.1. FAZ KAYDIRICILAR VE FAZLI DİZİLER

Fazlı diziler (phased arrays), bir grup antenin tek bir anten birimi gibi davranarak istenen yönde elektromanyetik sinyal iletimi veya alımı yapılmasına olanak tanıyan yapılardır. Bu sistem, istenmeyen yönlerden gelen sinyalleri baskılarken, efektif ışıma örüntüsünü ayarlayarak belirli bir yönde huzme yönlendirme (beam-steering) gerçekleştirebilir. Huzme şekillendirilme (beam-forming) ise her bir antendeki sinyal genliğinin ayarlanmasıyla sağlanabilmektedir [22]. Sinyallerin birleştirilerek faz uyumlu şekilde işlenmesi, tek bir anten elemanına kıyasla sistemin işaret-gürültü oranını (SNR) da artırmaktadır.

Huzme yönlendirme için iki temel yöntem bulunmaktadır. Bunlardan ilki, Şekil 2.1a'da gösterildiği üzere yansıtıcı yüzeyin döndürülmesiyle huzme açısının mekanik olarak değiştirilmesidir. İkinci yöntem ise, Şekil 2.1b'de gösterildiği gibi, dizideki her bir anten üzerindeki sinyal fazının ayarlanmasıyla huzme yönlendirmesinin elektronik olarak gerçekleştirildiği faz dizili anten yapısıdır [23, 24].

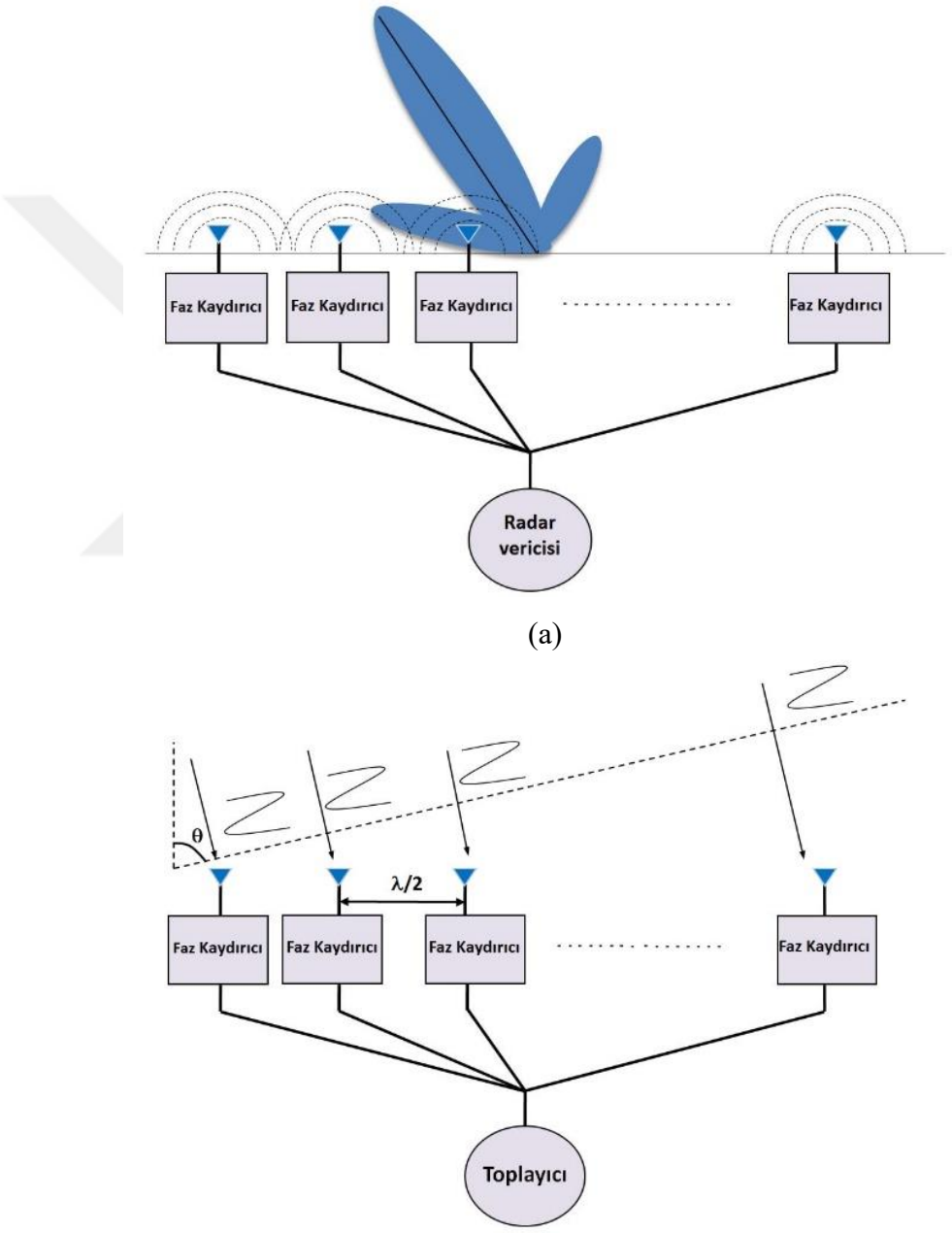


(a) (b)

Şekil 2.1: Dizi anten sistemleri. (a) Mekanik olarak yönlendirilen, dönen reflektör dizisi. (b) Elektronik yönlendirilen, sabit fazlı dizi.

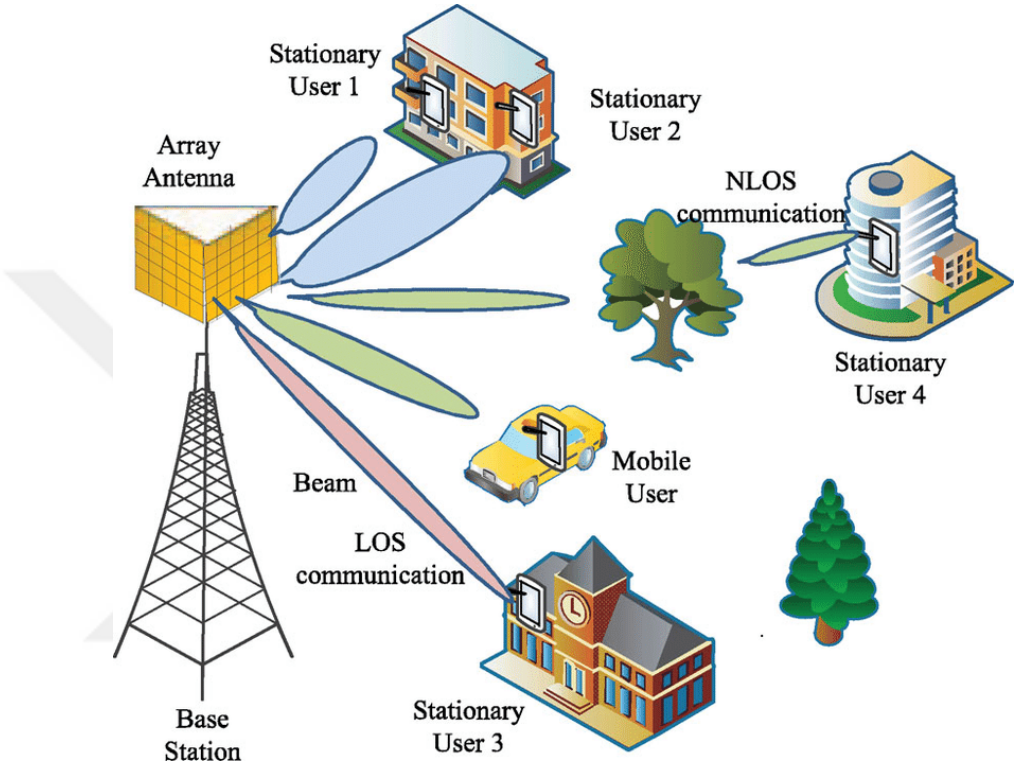
Başlangıçta radar antenlerinin uzayda tarama yapabilmesi, servo motorlar kullanılarak gerçekleştirilen mekanik yöntemlere dayanmaktaydı. Ancak ilerleyen yıllarda elektronik alanındaki gelişmeler sayesinde, bu mekanik yapıların elektronik eşdeğerleriyle değiştirilmesi mümkün hale gelmiş ve böylece hem sistemlerin güvenilirliği artmış hem de kullanım ömürleri uzamıştır. Yukarıda bahsedilen sıralı anten dizilerinde kullanılan faz kaydırıcıları aracılığıyla gerçekleştirilen elektronik tarama yöntemi özetle şu şekilde açıklanabilir: Şekil 2.2'de gösterilen sıralı anten dizisinde, çok sayıda anten elemanı, çalışma frekansına karşılık gelen dalga boyunun yarısı ($\lambda/2$) kadar aralıklarla yerleştirilmiştir. Bu faz dizili antenler, bir kaynaktan çıkan elektriksel işaretle faz kaydırıcı devreler üzerinden sürülmektedir. Faz kaydırıcı devrelerin açıları öyle ayarlanabilir ki, istenilen bir doğrultuda elektromanyetik alan şiddeti maksimum olacak şekilde düzenlenebilir. Belli bir açı altında kalarak diğer yönlerdeki

alan ise antenlerden değişik fazlarda çıkan elektromanyetik dalgaların fazlarına bağlı olarak ifade edilir. Bu faz kaydırıcıların zaman içinde istenilen biçimde ayarlanmasıyla, sıralı anten dizisi belirli (0–360° arasındaki) bir uzay açısını kademeli olarak tarayabilmektedir. Bu işleme "elektronik tarama" adı verilir. Söz konusu anten yapıları yüksek frekanslarda çalıştırıldıklarında hem anten hem de faz kaydırıcı devrelerin boyutları küçülmekte ve tüm yapı entegre devre formunda gerçekleştirilebilir hale gelmektedir.



Şekil 2.2: Huzme şekillendirme tekniğinin kullanıldığı örnek sistemler. (a) Verici sistem. (b) Alıcı sistem.

Şekil 2.3'te mobil hücresel ağlarda faz dizili sistemlerin kullanımına ilişkin bir örnek gösterilmektedir. Bu yapı, mevcut ağ kapasitesinin daha fazla kullanıcı tarafından paylaşılmasına olanak sağlamaktadır. Sistem, enerjiyi istenen doğrultuda odaklayarak diğer yönlere yayılan enerjiyi en aza indirmekte ve böylece iletim gücü gereksinimlerinin karşılanmasını mümkün kılmaktadır.



Şekil 2.3: Hücresel kablosuz iletişim ağında huzme şekillendirme [25].

Fazlı dizi sistemleri, aynı anda birden fazla huzme iletebilmesi ve karıştırıcılar (jammers) gibi istenmeyen sinyallerin yönüne boşluk (null) yerleştirebilmesi sayesinde mekanik radarlara göre önemli üstünlükler sağlamaktadır. Bu anten dizileri iki veya üç boyutlu olarak tasarlanabilmekte, düzlemsel ya da konformal yüzey yapısına sahip olabilmektedir. Sisteme kazanç sağlayan herhangi bir aktif cihaz içermeyen pasif faz dizili sistemlerde, her bir anten elemanı, bir faz kaydırıcı ile bir zayıflatıcıdan oluşan ve ardışık şekilde yapılandırılmış bir gönderme/alma (T/R) modülü içerir. Huzmenin istenen yönde yönlendirilebilmesi için her bir anten elemanı bu modüller aracılığıyla ayrı ayrı ayarlanmaktadır. Bir fazlı dizinin yüksek performansla çalışabilmesi için sistem gürültü katsayısının iyileştirilmesi ve verici çıkış gücünün artırılması gerekmektedir. Bu iyileştirme, içerisinde hem düşük gürültülü kuvvetlendirici (Low Noise Amplifier, LNA) hem de güç kuvvetlendiricisi (Power Amplifier, PA) bulunduran aktif T/R modüllerinin kullanılmasıyla sağlanabilir. Bu aktif modüller aynı

zamanda iletim ve besleme yolunda meydana gelen kayıpların telafi edilmesine de olanak tanımaktadır. Geçmişte, fazlı dizi sistemleri başlıca arama ve tespit, hedef takibi, füze güdüm, hava haritalama sistemleri ile kara ve muharebe meydanı gözetleme gibi askeri ve idari uygulamalarda kullanılmaktaydı [26]. Son yıllarda ise, mobil hücresel iletişimin yanı sıra aviyonik, navigasyon ve hava trafik kontrolü için faz dizili sistemler kullanılmaktadır. [27, 28].

Fazlı dizi sistemlerinin sivil kullanımına ilişkin bazı örnekler Şekil 2.4'te gösterilmiştir. Faz dizili antenler aynı zamanda hava aracı gözetim görevlerinin daha hızlı gerçekleştirilmesine olanak tanıyarak hava trafik kontrolünde daha yüksek verimlilik sağlamaktadır. Bunun yanı sıra, bu sistemler atmosferdeki biyolojik, radyolojik, kimyasal ve nükleer kirleticilerin izlenebilmesi için gerekli hassasiyette hava kalitesi değerlendirmelerinde de kullanılabilmektedir.



Şekil 2.4: Sivil sektörde faz dizilimi uygulamaları [29].

İlk zamanlarda fazlı diziler, piyasada hazır bulunan bileşenlerin kullanıldığı hibrit bir tasarım yaklaşımıyla geliştirilmiştir. Bu tasarım, mikroşerit hatlar gibi baskı devre kartı bileşenlerini, pasif elemanları ve mikrodalga tümdevreleri bir araya getirmekteydi. Bu durum yalnızca yüksek maliyete yol açmakla kalmamış, aynı zamanda yüksek güç tüketen, büyük ve hacimli sistemlerin ortaya çıkmasına neden olmuştur [28]. Son yıllarda tümdevre teknolojilerinin olgunlaşması sayesinde, maliyet açısından ticari uygulamaların gerçeklenebilirliği önemli ölçüde artmıştır. Bu gelişme, tüm RF T/R zincirinin tek bir MMIC

veya modül içine entegre edilebilmesini mümkün kılmakta; böylece fazlı dizilerin maliyetini, boyutunu, ağırlığını ve güç tüketimini azaltmaktadır. Entegre devre teknolojisinin gelişmesiyle hem askerî hem de ticari uygulamalar için düşük maliyetli ve yüksek güvenilirliğe sahip faz dizili sistemlerin tasarlanıp uygulanması günümüzde mümkün hâle gelmiştir.

Fazlı dizi sistemlerin tasarımında faz kaydırıcı, en temel yapı taşı olup özellikle tek bir çipe entegre edildiğinde tasarlanması en zor bloklardan biridir. Tümleştirme dikkate alındığında, faz kaydırıcılar genel sistem maliyetinin önemli bir bölümünü oluşturmaktadır. Fazlı dizi sistemlere olan talep uzun süre boyunca maliyeti karşılayabilen askerî uygulamalar tarafından belirlenmiş olsa da önceki bölümlerde tartışıldığı üzere günümüzde pek çok ticari uygulamanın ortaya çıkması rekabet edilebilirlik açısından kritik bir önem taşımaktadır.

Tümleştirme söz konusu olduğunda, maliyet açısından küçük alan kaplayan devreler tercih edilmektedir ve çalışma frekansına bağlı olarak faz kaydırıcı için farklı tasarım tekniklerinin değerlendirilmesi gerekmektedir. Daha düşük RF frekanslarında, örneğin S-Bant ve L-Bant uygulamalarında, bazı pasif faz kaydırıcılar büyük endüktans değerlerine ihtiyaç duymakta ve bu da önemli ölçüde çip alanı kaplayarak alternatif tasarım yaklaşımlarını gerekli kılmaktadır.

Yüksek performanslı bir faz kaydırıcı tasarımı için karşılanması gereken bazı ölçütler arasında 360° faz kaydırma yeteneği, yeterli bant genişliği, küçük boyut, düşük güç tüketimi, düşük RMS faz ve genlik hatası, yeterli doğrusallık ve kararlılık bulunmaktadır. Bu gereksinimleri farklı frekanslarda karşılayabilmek adına, sisteme kazanç sağlayan aktif faz kaydırıcılar ve pasif faz kaydırıcılar olmak üzere çeşitli türde faz kaydırıcılar tasarlanmıştır. Bunlar arasında yansıtma tipi faz kaydırıcılar, anahtarlamalı iletim hatları, vektör modülatör tipi faz kaydırıcılar, latis faz kaydırıcılar ve anahtarlamalı filtre yapıları yer almaktadır. Bu faz kaydırıcı türleri ve diğer teknikler ilerleyen alt başlıklarda kısaca ele alınacaktır.

2.2. GEÇMİŞ ÇALIŞMALARIN GÖZDEN GEÇİRİLMESİ

Literatürde faz kaydırıcı uygulamalarına yönelik çeşitli yaklaşımlar bulunmakta olup, bu yaklaşımlar genellikle bant genişliği, faz aralığı, iletim ve geri dönüş kaybı, faz çözünürlüğü, doğrusallık, boyut ve güç tüketimi gibi temel performans parametrelerinin optimize edilmesini amaçlamaktadır. Kablosuz haberleşme sektörünün 5G gibi yeni iletişim standartlarıyla birlikte hızlı bir gelişim göstermesi, çoklu anten alıcı-verici sistemlerinde kullanılan faz kaydırıcıların

kompakt boyutlu, geniş bantta çalışabilen, düşük maliyetli ve düşük güç tüketimine sahip olacak şekilde tasarlanmasını daha da önemli hale getirmektedir.

B. M. Schiffman, 1950'li yıllarda bağlaşımlı iletim hattı elemanlarını kullanarak uyumlandırılmış diferansiyel faz kaydırıcısı tasarlamış ve geniş bantlı mikrodalga faz kaydırıcıları kavramını ortaya koymuştur [30]. Schiffman yöntemi, biri referans yolu diğeri ise iletim hattının uzunluğuna bağlı olarak gerekli faz kaymasını sağlayan iki paralel bağlı iletim hattının kullanımına dayanmaktadır. Bu hatların uzunluk, bağlaşım derecesi (coupling ratio) gibi parametreleri uygun seçilerek aralarındaki faz farkının 90° civarında geniş bir bant boyunca sabit olması sağlanır. Schiffman'ın orijinal yaklaşımına çoklu-kesit bağlaşımlı hatların (multi-section coupled lines) yeni biçimleri kullanılarak iyileştirmeler önerilmiştir [31-39]. Farklı bir yöntemde, çok küçük faz dalgalanması ve iyi geri dönüş kaybıyla %90'ın üzerinde bant genişliği elde etmek için çoklu-kesit bir Schiffman faz kaydırıcı kullanmıştır. Burada kullanılan tasarımların yüksek empedanslı hatlar ve hatlar arası çok dar boşluklar gerektirmesi sebebiyle, PCB üretim teknolojilerinde kısıtlamalar ile karşılaşılmaktadır. [36]'teki yaklaşımda, 3 GHz'de 90° ve 180° faz kaydırıcılar için geniş bant performansı elde etmek amacıyla iletim hatları olarak uygulanan bir anahtar yapısı ile bir Schiffman faz kaydırıcısı kullanılmıştır. Benzer bir yaklaşım [37]'da uygulanmış ve geniş bantlı bir 180° faz kaydırıcı tasarlanmıştır. Bu tasarım, anahtarlama devreleri için farklı bir yöntem benimsemiş ve buna ek olarak paralel açık ve kısa devre saplamalar (stubs) ile bağlı hatları içermiştir. Ölçülen performans, 1.5–4.5 GHz arasında 5°'lik maksimum faz sapmasıyla 14 dB'lik bir geri dönüş kaybı göstermektedir. Çalışma [39]'de açık devre ve kısa devre çoklu-kesit uçların kullanımı, 45° faz kaydırıcının tasarımına yeni bir yaklaşım sunmuştur. Önerilen tasarımın boyutu çok daha küçük olup, öncekilere göre daha iyi bant genişliği performansına sahip olduğu söylenebilir. Daha küçük boyutuna rağmen, pasif bileşenlerin kullanımı nedeniyle kaplanan alan aşırı büyük olacağından bu uygulama tümleştirme için hala pratik görünmemektedir.

PIN diyotlarının anahtar olarak kullanıldığı hat anahtarlamalı, yansıma tipi, yüklü hat ve alçak geçiren-yüksek geçiren faz kaydırıcı tasarımları [40]'da raporlanmıştır. Çalışma [41]'ta, bu tür faz kaydırıcıların bant genişliğinin iyileştirildiği ve daha geniş aralıkta faz kaymalarının olduğu bildirilmiştir. Burada hem sabit faz kayması hem de sabit zaman gecikmesi performansı, genlik ve faz tepkisini olumsuz etkileyen rezonans etkilerinin ortadan kaldırılmasıyla iyileştirilmiştir.

Seri ve paralel LC devreleri ile 3 dB Lange kuplörün birlikte kullanıldığı yansıma tipi bir 180° faz kaydırıcı [42]'de önerilmiştir. Tasarım, 0.5–30 GHz arasında 180° faz kaymasını sağlayan bir MMIC olarak gerçekleştirilmiştir. [43]'de bildirilen çalışmada ise, bir C-bant 5-bit MMIC tasarlamak için ayrık elemanlı tüm geçiren filtreler kullanılmıştır.

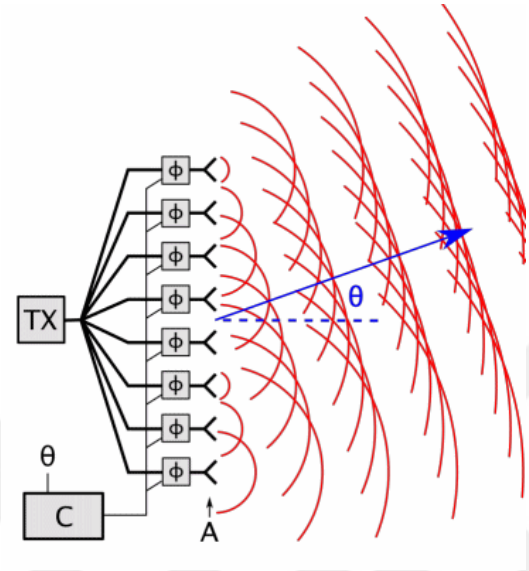
Literatürde vektör toplamalı (vector summation) çeşitli analog teknikler son yıllarda rapor edilmiştir [44-50]. Bu teknikte istenen faz kayması, I/Q sinyallerinin genliklerinin ayarlanmasıyla elde edilir. Bu ayarlama, değişken kazançlı kuvvetlendiriciler veya zayıflatıcılar kullanılarak yapılır. Yöntem, pasif bileşenlerin çok sınırlı sayıda kullanılması sayesinde tümleşik devre uygulamaları için oldukça uygundur. Ancak daha düşük RF frekanslarında, örneğin S ve L bantlarında, I/Q sinyallerinin üretilmesi ihtiyacı doğar. Bu ise RC-CR veya R–C çok fazlı filtrelere dayanan büyük boyutlu toplu parametre devrelerinin kullanımını gerektirir ve bu durum bant genişliğini oldukça sınırlandırır [44].

[51]'deki çalışmada, tüm geçiren filtre devreleri ile tek kutuplu çift konumlu (SPDT) anahtarların birlikte kullanıldığı geniş bantlı faz kaydırıcı tasarımı için özgün bir yöntem sunulmuştur. Bu devrelerden ikisi veya daha fazlasının ardışık bağlanmasıyla, tek ve çok oktavlık bant genişliğine sahip faz kaymaları elde edilmiştir.

Bu tezdeki başlangıç tasarımı da yüksek geçiren, alçak geçiren ve bant geçiren devre yapılarının aktif elemanlar kullanılarak anahtarlandığı mimariye dayanmaktadır. Yine tezde önerilen aktif endüktör yapılarının, faz kaydırıcı bloklarında pasif endüktörlerin yerine kullanılması, özellikle tümleşik devre uygulamalarında eleman boyutlarının küçülmesine ve dolayısıyla çip alanının azalmasına imkân tanır.

2.3. FAZ KAYDIRICI TEMELLERİ

Faz kaydırıcılar, “fazlı dizi anten” sistemlerinin temel yapı taşlarıdır. Şekil 2.5’te gösterildiği üzere, çoğunlukla anten huzmelerini elektronik olarak yönlendirmek için verici antenlerinin arkasında kullanılmaktadırlar.



Şekil 2.5: Bir vericiye ait temel faz dizili anten yapısının şematik gösterimi.

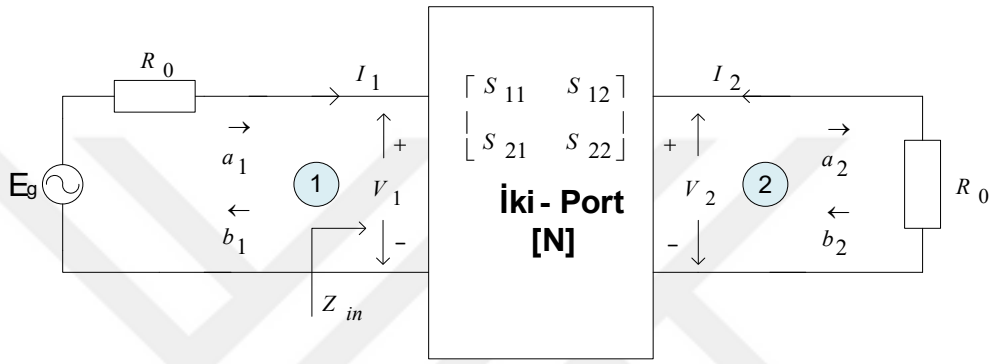
Faz dizisi, anteni mekanik olarak döndürmeden, elektronik olarak farklı yönlere yönlendirilebilen bir radyo dalgası huzmesi üreten, bilgisayar kontrollü bir antendir. Bu sistemler, aviyonik ve askeri radarlar gibi geniş bir alanda kullanılmaktadır. Günümüzde, uçtan uca iletişim için kablosuz iletişim sistemlerinde, Radyo Frekans (RF) sinyalinin fazını ve anten huzmesinin yönünü ayarlamak amacıyla kullanılmaktadırlar.

Faz dizili anten, bir verici (TX) tarafından uyarılan, birden fazla özdeş anten elemanından (A) oluşmaktadır. Her anten için besleme akımı, bir bilgisayar kontrol sistemi (C) tarafından kontrol edilen, “faz kaydırıcı” adı verilen iki portlu bir cihazdan geçmektedir. Şekil 2.5’teki kırmızı çizgiler, her bir antenden yayılan sabit fazlı dalga yüzeylerini göstermektedir. Antenlerin ürettiği dalgalar küreseldir ancak havada birleşerek düzlem dalga ve belirli bir yönde ilerleyen bir radyo dalgası huzmesi oluştururlar.

Faz kaydırıcılar, hat boyunca her bir antenin fazını kademeli olarak geciktirerek radyo dalgalarının anten düzlemine “θ” açısıyla yayılacak şekilde bir huzme oluşturur. Faz kaymaları değiştirilerek, bilgisayar kontrol sistemi, huzmeyi antenin önünde geniş bir açıda herhangi bir yöne anında yönlendirebilir.

Faz kaydırıcılar, Şekil 2.6'da gösterildiği üzere ideal koşullar altında bir sistemde girişten çıkışa kadar olan iletim fazını değiştiren, kayıpsız iki kapılı devreler olarak tanımlanmaktadır. Faz kayması, ileri yönlü saçılma parametresinin fazı $\varphi_{21}(\omega)$ ile ölçülür ve her zaman belirli bir başlangıç durumuna göre referans alınmalıdır, aksi hâlde ölçüm anlamsız olacaktır. Bu nedenle sinyalin faz kayması, her zaman referans duruma göre değerlendirilmelidir ve şu şekilde tanımlanır:

$$S_{21}(j\omega) = |S_{21}(j\omega)|e^{j\varphi_{21}(\omega)} \tag{2.1}$$



Şekil 2.6: Kayıpsız iki-kapılı sistemler için saçılma parametreleri.

İdeal iki-kapılı faz kaydırıcı için saçılma matrisi (scattering matrix) aşağıdaki şekilde verilmiştir:

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix} \tag{2.2}$$

Tasarım açısından bakıldığında, iki-kapılı elemanlar olan faz kaydırıcıların aşağıdaki temel özelliklere sahip olması gerekmektedir.

(a) İdeal durumda faz kaydırıcıların kayıpsız olması beklenmektedir. Ancak pratik uygulamalarda kullanılan bazı bileşenler çeşitli kayıplara sebep olmaktadır. Faz kaydırma kaybı genellikle kazanç (G) parametresi ile ifade edilmekte olup, kazanç dB cinsinden aşağıdaki şekilde tanımlanmaktadır:

$$G(\omega) = 10\log_{10}|S_{21}(j\omega)|^2 \tag{2.3}$$

veya iletim kaybı (insertion loss, IL) ile ifade edilir ve şu şekilde tanımlanır:

$$IL(\omega) = 10\log_{10}\left[\frac{1}{|S_{21}(j\omega)|^2}\right] \tag{2.4}$$

(b) Faz kaydırıcıların, tüm faz durumları için frekansın bir fonksiyonu olarak eşit kazanç ya da eşdeğer şekilde eşit iletim kaybı (insertion loss) özellikleri sergilemesi gerekmektedir. Ancak pratikte bu koşulun tüm frekans bandı boyunca sağlanması oldukça güçtür. Buna karşın, belirli bir "f" çalışma frekansında ya da eşdeğer olarak açısal frekans $\omega = 2\pi f$ değerinde, faz kaydırıcı tüm faz durumlarında kazanç veya iletim kaybı eşitlenecek biçimde tasarlanabilmektedir.

(c) Faz kaydırıcıya ait iki-kapılı yapı kayıpsız olup ideal endüktör ve kapasitelerden oluştuğu için devre resiprok bir özellik sergilemektedir. Bu durumda faz kaydırıcı, her iki iletim yönünde de aynı faz kaymasını sağlamaktadır. Bu özellik, faz kaydırıcıların hem alıcı hem de vericide kullanılabilmesine olanak tanımaktadır.

Yukarıdaki özellikler, faz kaydırıcıların elektriksel performansını tanımlamaktadır. Genel olarak, faz kaydırıcıların en kritik parametreleri arasında 0° ile 360° arasında faz kaydırma kapasitesi, IC uygulamaları için çip boyutu, yansıma kaybı, iletim kaybı, güç tüketimi, genlik değişimi, üçüncü dereceden kesişim noktası (IP3) ve kontrol fonksiyonunun doğrusallığı sıralanabilir. İletim kaybı, büyük ölçüde belirli bir bant genişliğine ulaşmak için gerekli eleman sayısı ve kullanılan topolojiye bağlıdır. Genlik değişimi (amplitude variation) ise faz kayması ile ilişkilidir ve farklı faz kaydırma değerleri için iletim kaybındaki değişimi ifade eder. IP3 parametresi, faz kaydırıcının doğrusallığını değerlendirirken; yansıma kaybı, faz kaydırıcının giriş ve çıkış uyumunun ne kadar iyi olduğunu gösterir.

Kontrol fonksiyonunun doğrusallığı, kontrol gerilimi ile buna karşılık gelen faz kaydırma değerleri arasındaki ilişkiyi ifade eder. İdeal pasif faz kaydırıcılarda bu ilişki doğrusal olmakla birlikte, aktif cihazlarda transistörün kesim (cut-off) durumundan doyuma (saturation) geçişi sırasında genellikle doğrusal değildir.

2.4. FAZ KAYDIRICI TOPOLOJİLERİ

Faz kaydırıcılar, farklı faz durumlarını ayarlayan kontrol türüne bağlı olarak analog, dijital veya hibrit olarak sınıflandırılmaktadır. Kullanılan ayarlama mekanizmasına bağlı olarak, bu işlem elektriksel ya da mekanik kontrollü olabilir. Elektronik faz kaydırıcılar, gerilim ve akım kontrolü aracılığıyla çalışmakta olup mekanik yöntemlere kıyasla çok daha hızlı bir tepki süresine sahiptirler [52]. Mekanik faz kaydırıcılar ise genellikle iletim hattı yapıları

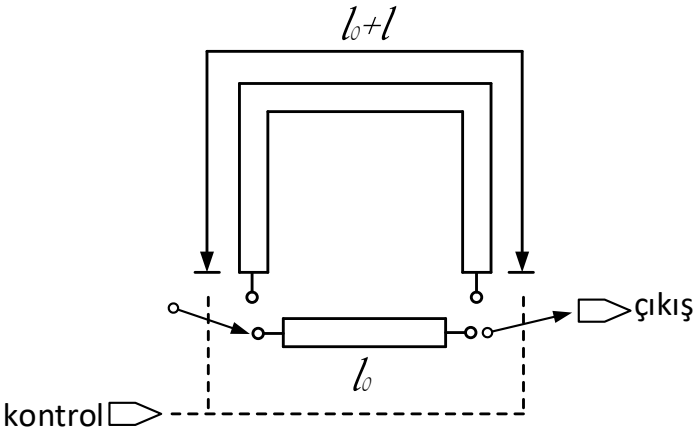
kullanılarak tasarlanmakta ve istenen faz kayması karakteristiğini elde edebilmek için manuel ayarlama mekanizmaları içermektedir.

Elektronik faz kaydırıcılar, kontrol edilme biçimlerine göre iki ana kategoriye ayrılabilir. Dijital faz kaydırıcılar, çözünürlüğe ya da bit sayısına bağlı olarak yalnızca ayrık faz kayması değerleri üretebilmektedir ve sabit gerilim seviyeleri ile kontrol edilir. Dijital faz kaydırıcıların temel çalışma prensibi, sinyalin bir referans durum ile istenen faz kaymasını sağlayan durum arasında anahtarlanması esasına dayanmakta olup, elde edilen faz kayması bu iki durum arasındaki fark alınarak hesaplanmaktadır. Bu tür faz kaydırıcılar, anahtarlama durumlarının kontrolü için yalnızca dijital gerilimlere ihtiyaç duyar ve bu anahtarlama işlemi genellikle transistörler veya diyotlar gibi elektronik anahtarlar aracılığıyla gerçekleştirilir. Bu yaklaşım kullanılarak her bir faz kayma bitini oluşturmanın çeşitli yöntemleri bulunmaktadır.

Bu alt bölümde, tez kapsamında doğrudan geliştirilmeyen ancak literatürde farklı uygulama alanlarında yaygın olarak kullanılan faz kaydırıcı türlerine genel bir bakış sunulacaktır. Tez çalışması kapsamında kullanılan ve geliştirilen yüksek geçiren, alçak geçiren ve bant geçiren anahtarlamalı faz kaydırıcılar ile simetrik latis tipi faz kaydırıcılar ise ilerleyen alt başlıklarda ayrıntılı olarak ele alınacaktır.

2.4.1. Hat Anahtarlamalı Faz Kaydırıcılar

Hat anahtarlamalı faz kaydırıcılar, Şekil 2.7'de gösterildiği gibi, anahtarlar tarafından kontrol edilen alternatif sinyal yolları olarak farklı uzunluklardaki iletim hatlarını kullanmaktadır [53]. Bu tür faz kaydırıcılar literatürde gerçek zaman gecikmeli (true time delay) faz kaydırıcılar olarak da adlandırılmaktadır [54-58]. Faz kaydırıcının giriş ve çıkış portlarına bağlı iki yol arasındaki zaman gecikmesi farkı faz kaymasını belirlemektedir. Uzunluğu L_0 olan bir iletim hattı için saniye cinsinden zaman gecikmesi $\tau_D = \frac{2\pi L_0}{v_p}$ şeklinde ifade edilebilir. Derece cinsinden faz kayması, referans hat ile gecikme hattı arasındaki uzunluk farkından türetilebilir. Uzunluk farkının ΔL_0 olması durumunda, zaman gecikmesi $\Delta\tau_D = \frac{2\pi\Delta L_0}{v_p}$ olarak elde edilir. Burada v_p, faz hızını temsil etmektedir.

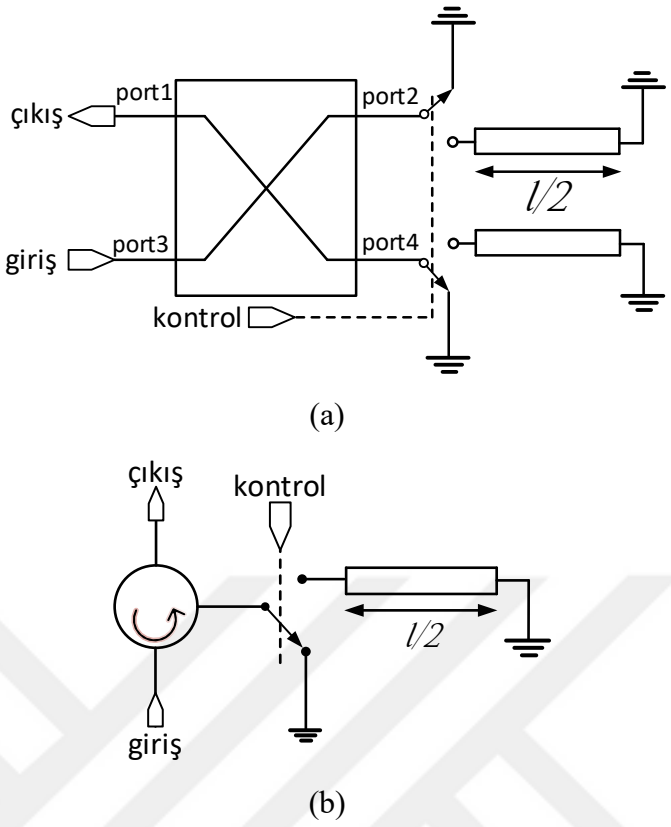


Şekil 2.7: Hat anahtarlamalı faz kaydırıcı yapısı.

Hat anahtarlamalı faz kaydırıcıların başlıca avantajlarından biri, sağladıkları faz kaymasının geniş bantlı olmasıdır. Bu özellik, geniş bantlı dizi anten sistemlerinde huzme sapmasını (beam squinting) önlemekte veya en aza indirmektedir. Ancak, zaman gecikmesi denkleminde görüldüğü üzere, faz kayması/zaman gecikmesi değeri arttıkça iletim hattının uzunluğunun da artırılması gerekmektedir. Bu durum sistem kayıplarının artmasına neden olmaktadır. Ayrıca, faz kaymasının eşit olmayan uzunluktaki iki iletim hattı üzerinden elde edilmesi, girişten çıkışa kadar olan kayıpların farklı olmasına yol açmakta ve bunun sonucunda genlik dengesizliği (amplitude imbalance) oluşmaktadır.

2.4.2. Yansıma Tip Faz Kaydırıcılar

Yansıma tip faz kaydırıcılar genellikle Şekil 2.8a'da verilen 3 dB'lik hibrit kuplörlerin yönlü özelliklerinden veya Şekil 2.8b'de verilen sirkülatörler kullanılarak tasarlanmaktadır [59]. 3 dB'lik 90º hibrit kuplörde, giriş portlarına gelen güç 90° faz farkıyla çıkış portları arasında eşit olarak bölünmektedir. Anahtarın durumuna bağlı olarak, bu iki sinyal bileşeni ya yansıtılarak çıkış portunda yeniden birleştirilmekte ya da $\ell/2$ uzunluğundaki bir iletim hattı boyunca ilerledikten sonra, ilave bir $\ell/2$ uzunluk kat ederek yansıtılmakta ve ardından çıkış portunda tekrar birleştirilmektedir. Toplam kat edilen uzunluk ℓ olduğundan, sinyalin maruz kaldığı zaman gecikmesi $\tau_D = \frac{2\pi\ell}{v_p}$ olmaktadır. Dijital faz kayması elde etmek amacıyla anahtarlama işlemi PIN diyotlar veya alan etkili transistörler (FET) kullanılarak gerçekleştirilebilmektedir [60].

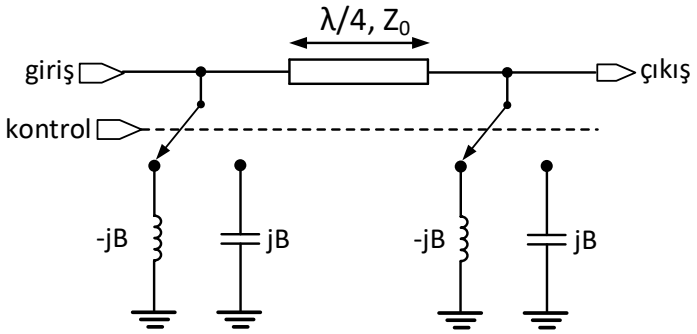


Şekil 2.8: Yansıma tip faz kaydırıcılar. (a) Hibrit. (b) Sirkülatör.

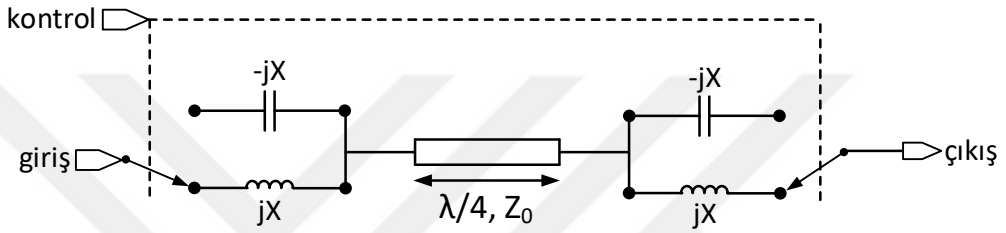
Yansımalı tip faz kaydırıcıların başlıca avantajları, düşük yansıma kaybı özelliğine sahip olmalarıdır. Ayrıca, bu tür faz kaydırıcılar değişken gecikme sağlayabilmektedir. Bununla birlikte, port 2 ve port 4 yüklerinin uygun şekilde uyumlandırılması, genlik dengesizliği oluşmaması açısından kritik öneme sahiptir. Bu durum, yansımalı tip faz kaydırıcıların uygulanmasını zorlaştırmaktadır. Ayrıca, yük olarak iletim hatları kullanıldığından, geniş faz kayması değerlerinin elde edilmesi oldukça zordur.

2.4.3. Yüklü Hat Faz Kaydırıcılar

Yüklü hat faz kaydırıcılarda, önceki iki teknikte olduğu gibi faz kaymasını sağlamak için farklı hat uzunlukları kullanmak yerine, iletim hattının yayılım özelliklerinin değiştirilmesiyle istenilen faz farkı elde edilmektedir. Bu işlem, Şekil 2.9a ve Şekil 2.9b'de gösterildiği gibi şönt (shunt) suseptans veya seri reaktans arasında anahtarlama yapılarak gerçekleştirilmektedir [52]. Bu yöntem, uçları hem endüktif hem de kapasitif yüklerle sonlandırılmış çeyrek dalga boyu iletim hatlarından oluşan hattın özelliklerinin yönlendirilmesiyle sağlanır.



(a)



(b)

Şekil 2.9: Yüklü hat faz kaydırıcılar. (a) Şönt suseptans. (b) Seri reaktans.

Şönt suseptans topolojisi için faz kayması miktarı aşağıdaki şekilde elde edilebilir:

$$\Delta\theta = 2\tan^{-1}\left[\frac{1}{BZ_0} - \frac{BZ_0}{2}\right] \tag{2.5}$$

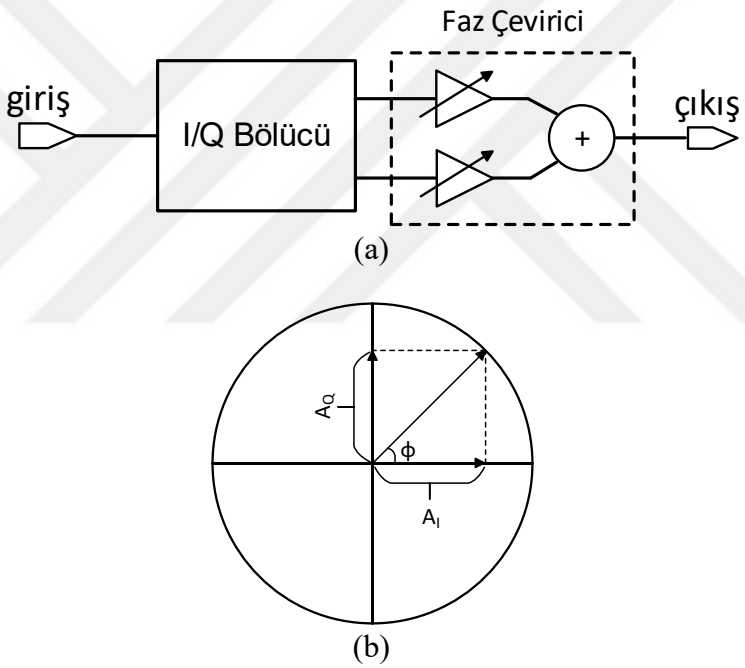
Yüklü hat faz kaydırıcıların başlıca avantajlarından biri, dijital uygulamalara uygunluk göstermeleridir. Küçük açılı faz kayması ($\Delta\theta$ <45°) değerleri için bu faz kaydırıcılar geniş bantlı çalışma sağlayabilmektedir. Bunun yanı sıra çeyrek dalga boyu hatların kullanılması tasarımın bant genişliğini sınırlamaktadır. Ayrıca, faz kayması değerleri arttıkça giriş uyumlandırma kalitesi bozulmaktadır. Bu nedenle geniş aralıktaki faz kaymaları veya bant gereksinimi olan uygulamalar için uygun olmamaktadır.

2.4.4. Vektör Modülatör Faz Kaydırıcılar

Önceki başlıklarda tanımlanan tüm faz kaydırıcılar, yalnızca ayrık faz durumları sağlayabildiklerinden dijital olarak sınıflandırılabilmektedirler. Öte yandan, tam 360° faz kayması ve yüksek çözünürlük gerektiren çip içi (on-chip) uygulamalar için sürekli faz kaydırıcılar daha uygun seçeneklerdir. Bu tür faz kaydırıcıların kontrol gerilimleri genellikle

daha yüksek doğruluk ve kolay kalibrasyon sağlamak amacıyla çok bitli sayısal-analog dönüştürücüler (DAC) kullanılarak uygulanmaktadır.

Vektör modülatörler Şekil 2.10a'da verildiği üzere, 360° faz kayması elde edebilen sürekli tip bir faz kaydırıcıdır [44, 45]. Aynı zamanda faz interpolasyon faz kaydırıcı olarak da adlandırılan bu yapı, giriş sinyalini ideal olarak fazları 90° ayrık iki eş genlikli sinyale böler. Bu iki sinyal daha sonra iki kazanç-ayarlı kuvvetlendirici (VGA) ile yükseltilir ve toplandıktan sonra çıkış sinyalini oluşturur. Faz kayması, bağımsız olarak kontrol edilen iki VGA'nın kazançları tarafından belirlenir. Bu yaklaşım kullanılarak, 0° ile 360° arasındaki herhangi bir faz kayması elde edilebilir. Sonuç olarak elde edilen faz kayması, I ve Q bileşenlerinin ağırlıklı toplamı kullanılarak oluşturulmakta olup, bu durum Şekil 2.10b'de gösterilmiştir.

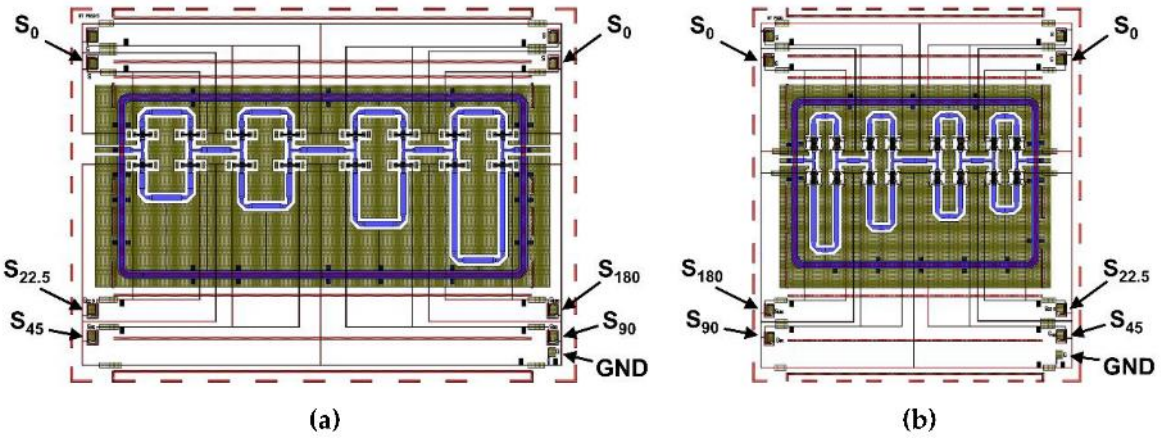


Şekil 2.10: Vektör modülatör faz kaydırıcılar. (a) Faz interpolasyonu. (b) I/Q faz vektör sentezi.

Bu mimari, aktif eleman kullanımının yaygın olması nedeniyle özellikle tümleşik devre uygulamaları için oldukça yaygındır. Ancak bu yaklaşımın başlıca dezavantajı, RMS faz hatalarını azaltmak için genlik kontrol bileşenlerinde son derece yüksek doğruluk ve karmaşıklık gerektirmesidir, bu da faz kaymasının hassasiyetini sağlamak için kontrol devrelerinin kullanılmasını zorunlu kılmaktadır. Ayrıca, düşük RF frekanslarında çalıştırıldığında, çip üzerine entegre edilemeyebilecek büyük boyutta ve pasif I/Q bölücüler gerektirmektedir.

2.4.5. MEMS ve MMIC Anahtarlı Faz Kaydırıcılar

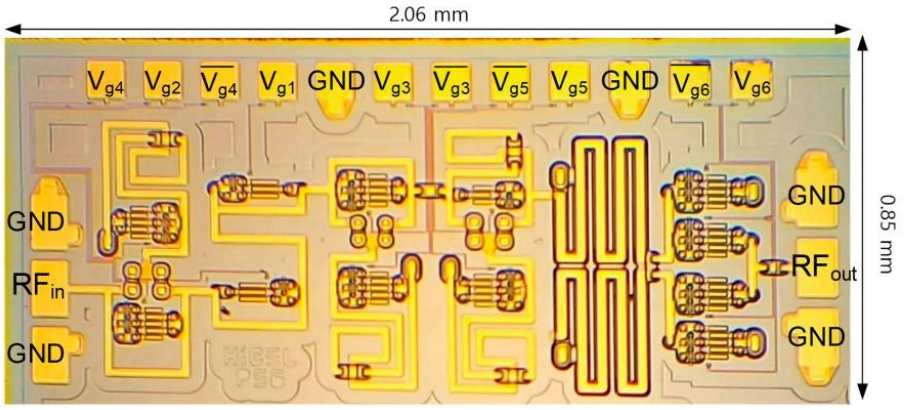
MEMS (Mikro Elektromekanik Sistemler) ve MMIC (Monolitik Mikrodalga Entegre Devre) tabanlı faz kaydırıcılar, günümüzde radar ve kablosuz iletişim sistemlerinde kritik öneme sahip yüksek performanslı devrelerdir. MMIC ve MEMS faz kaydırıcıların tasarımının gösterildiği devreler Şekil 2.11 ve Şekil 2.12'de verilmektedir. MEMS faz kaydırıcılar, mikro ölçekteki anahtarlar aracılığıyla sinyallerin yönünü hassas bir şekilde değiştirebilir ve mikro saniyeler içinde tepki verebilir. Bu özellik, çevresel değişimlere hızlı adaptasyon gerektiren uygulamalarda büyük avantaj sağlamaktadır. Ayrıca MEMS anahtarlarının düşük enerji tüketimi, yüksek doğrusallık ve geniş frekans aralıklarında çalışabilme yetenekleri, onları uzun ömürlü ve verimli çözüm haline getirmektedir. Bununla birlikte, MEMS'ler genellikle yüksek dirençli cam veya alüminyum gibi farklı malzeme kalıpları üzerine işlenmektedir. Bu da hareketli şeritlerin gerçeklenmesi ve ince film kapasite ile dirençlerin uyarlanması sürecini karmaşık hâle getirmektedir. Özellikle geniş bantlı faz kaydırma sağlamak ve empedans uyumlandırma teknik açıdan zorludur.



Şekil 2.11: RF-MEMS faz kaydırıcı tasarımlarının üstten görünüm yerleşim topolojileri. (a) K bandında 19.5 GHz merkez frekansında çalışan faz kaydırıcı. (b) Ka bandında 29.3 GHz merkez frekansına sahip faz kaydırıcı [61].

MMIC tabanlı faz kaydırıcılar ise GaAs veya CMOS gibi yarı iletken teknolojiler kullanılarak üretilir ve hem aktif hem de pasif bileşenleri tek bir entegre devrede birleştirerek boyut ve maliyet avantajı sağlar. Bu tasarım, hatlar arası bağlantılardan kaynaklanan kayıpları en aza indirirken, hızlı anahtarlama ve geniş bant desteği sunar. MMIC faz kaydırıcılar, anten dizilerinde faz kontrolünü kolaylaştırarak sinyal yönünü ve şeklini dinamik olarak değiştirebilme imkânı sağlar. Böylece radar ve telekomünikasyon sistemlerinde tasarım esnekliği, adaptif yönlendirme ve performans artırımı mümkün olur. Her iki teknoloji de farklı

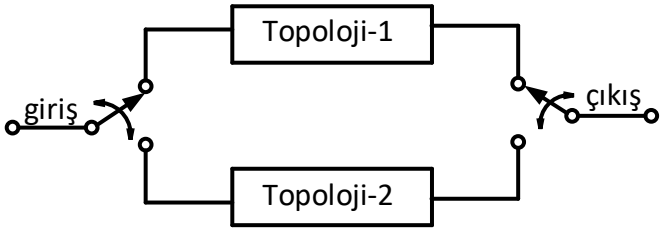
avantaj ve sınırlamalara sahip olmakla birlikte, modern RF ve mikrodalga uygulamalarında birbirini tamamlayıcı bir rol üstlenir. MEMS, yüksek hassasiyet ve düşük kayıpla öne çıkarken, MMIC çözümleri entegre yapıları ve hızlı anahtarlama özellikleri ile tercih edilir. Bu nedenle MEMS ve MMIC faz kaydırıcılar, anten dizilerinde huzme şekillendirme, yönlendirilmiş iletişim ve radar sinyali işleme gibi kritik uygulamalarda yaygın olarak kullanılmaktadır.



Şekil 2.12: MMIC faz kaydırıcı tasarımı yerleşimi üstten görünümü [62].

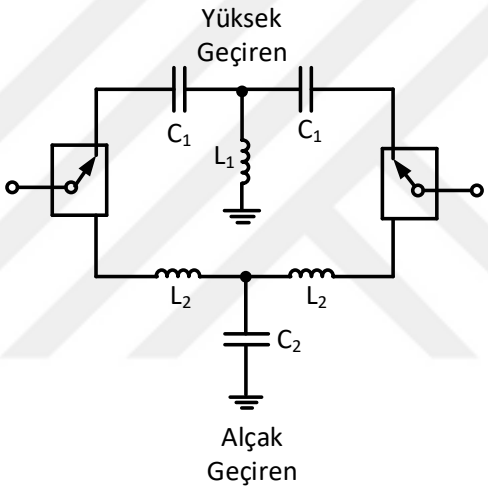
2.4.6. Anahtarlamalı Yapıdaki Faz Kaydırıcılar

Geniş bant faz kaydırıcı tasarımlarında karşılaşılan en kritik sorunlardan biri de, hedeflenen frekans bandı boyunca sabit bir faz kaymasının elde edilememesidir. Bu amaçla geliştirilen yüksek ve alçak geçiren faz kaydırıcı yapıları, geciktirme hatlarına olan ihtiyacı azaltarak daha kompakt tasarımlara olanak sağlamaktadır. Anahtarlamalı yapıdaki faz kaydırıcılar, hat anahtarlamalı faz kaydırıcıların farklı bir türüdür. Bu tip faz kaydırıcıların geliştirilmesine yönelik çalışmalar oldukça yoğundur; bunun temel nedeni, farklı filtre devrelerinin kombinasyonlarının sayısının fazla olmasıdır. Yaygın olarak kullanılan anahtarlamalı yapıdaki faz kaydırıcıların genel gösterimi, Şekil 2.13'te verildiği üzere, farklı devre topolojileri arasında anahtarlama yapılarak istenen faz farkı elde edilmektedir.

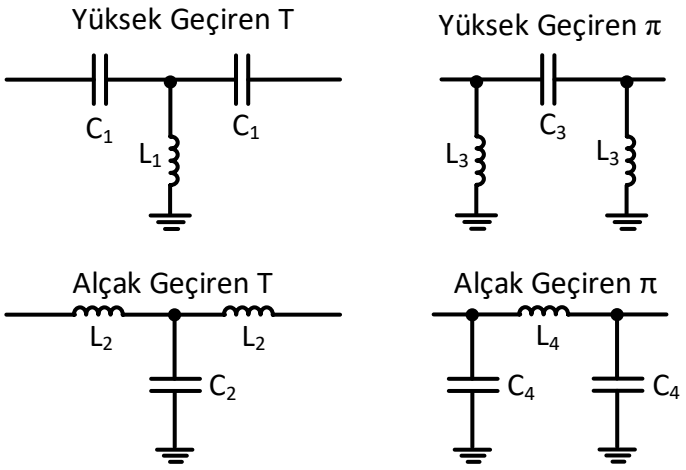


Şekil 2.13: Anahtarlamalı yapıdaki faz kaydırıcılarının genel şematik gösterimi.

Bu bölümde hem literatürde yaygın olarak kullanılan hem de bu tez çalışmasında önerilen faz kaydırıcı mimarisinde de yer alan üç temel faz kaydırıcı topolojisi ele alınmaktadır. Bunlar, alçak-geçiren, yüksek-geçiren ve bant-geçiren faz kaydırıcı topolojileridir. Yüksek ve alçak geçiren faz kaydırıcılar, T tipi veya π tipi filtre blokları kullanılarak gerçekleştirilebilmektedir. Şekil 2.14'te yüksek ve alçak geçiren T tipi devre topolojileri arasında anahtarlama yapan örnek bir devre yapısı, Şekil 2.15'te ise farklı devrelerde kullanılabilecek temel T ve π tipi bloklar ayrıntılı olarak gösterilmiştir. Yüksek geçiren filtreler negatif, alçak geçiren filtreler ise pozitif faz değişimi sağlayarak toplam faz kaymasını oluşturur. Bu yapılarda kapasitörler genellikle toplu (lumped) elemanlarla, endüktörler ise yüksek empedanslı iletim hatları kullanılarak gerçeklenmektedir.



Şekil 2.14: Yüksek-Alçak geçiren T tipi faz kaydırıcı devre şeması.



Şekil 2.15: T ve π tipi yüksek-alçak geçiren filtre devre bloklarının ayrıntılı gösterimi.

Şekil 2.15'te verilen her bir devre bloğunun hedeflenen faz kayması (φ) için merkez frekansında sıfır kayıp durumuna göre eleman değerleri aşağıdaki tabloda verilen denklemler ile ifade edilebilir [63].

Tablo 2.1: Yüksek ve alçak geçiren filtre bloklarının eleman değer denklemleri.

Yüksek Geçiren -T	**Alçak Geçiren -T**	**Yüksek Geçiren -π**	**Alçak Geçiren -π**
$L_1 = \frac{Z_0}{\omega \sin(\varphi)}$	$L_2 = \frac{Z_0(1-\cos\varphi)}{\omega \sin(\varphi)}$	$L_3 = \frac{Z_0 \sin(\varphi)}{\omega(1-\cos\varphi)}$	$L_4 = \frac{Z_0 \sin(\varphi)}{\omega}$
$C_1 = \frac{\sin(\varphi)}{\omega Z_0(1-\cos\varphi)}$	$C_2 = \frac{\sin(\varphi)}{\omega Z_0}$	$C_3 = \frac{1}{\omega Z_0 \sin(\varphi)}$	$C_4 = \frac{1-\cos\varphi}{\omega Z_0 \sin(\varphi)}$

2.5. FAZ KAYDIRICI PERFORMANS PARAMETRELERİ

Faz kaydırıcıların elektriksel performansını tanımlamak için kullanılan temel teknik gereksinimler bu bölümde sunulmakta ve kısaca açıklanmaktadır. Uygulama alanına bağlı olarak bu gereksinimlerin bazıları diğerlerine kıyasla daha fazla önem kazanmaktadır. Bu performans kriterleri: faz kaydırma hatası, genlik dengesizliği, yansıma kaybı, iletim kaybı, bit sayısı, çalışma frekans bandı ve tasarım boyutunu kapsamaktadır.

2.5.1. Faz Hatası

Faz kayması, referans durum ile faz farkı oluşturan durumun fazları arasındaki fark olarak tanımlanır ve çalışma bandı boyunca mümkün olduğunca sabit kalması hedeflenir. Tasarım sürecinde, çalışma bandı içerisinde belirli bir faz hatasının oluşması kaçınılmazdır; bu hatanın kabul edilebilir sınırları ise sistem seviyesinde belirlenir ve uygulama türüne bağlı olarak değişkenlik gösterir. Savunma ve radar gibi uygulamalarda faz hatasına karşı tolerans genellikle daha düşükken, ticari uygulamalarda daha esnek sınırlar söz konusu olmaktadır.

Dijital faz kaydırıcıların performansında, faz hatasının faz çözünürlüğünü aşmaması gerekmektedir, ayrıca bitişik iki faz durumunun çalışma bandı içerisinde kesişmesi genellikle kabul edilemez bir durumdur. Bu tür kesişmeler, faz durumlarından birinin veya her ikisinin bant genişliği boyunca aşırı faz değişimi göstermesi sonucunda ortaya çıkmaktadır. Faz hatasının kaynakları arasında giriş gücündeki değişimler, sıcaklık dalgalanmaları, transistör veya devre elemanları arasındaki uyumsuzluklar yer almaktadır. Faz hatası performansının raporlanmasında en yaygın kullanılan ölçüt RMS (karekök ortalama) faz hatası olmakla

birlikte, bazı çalışmalarda tepeden-tepeye (peak-to-peak) faz hatası tanımı da tercih edilmektedir. RMS faz hatası matematiksel olarak aşağıdaki denklemde verildiği şekilde tanımlanır:

$$\Delta\theta_{\mathrm{RMS}} = \sqrt{\frac{1}{\mathrm{N}}\sum_{\mathrm{i}=1}^{\mathrm{N}}(\theta_{\mathrm{i}} - \theta_{\mathrm{ideal}})^2} \tag{2.6}$$

Burada θ_i çalışma bant genişliği içerisindeki ölçülen faz değerini, θ_{ideal} hedeflenen faz kaydırma değerini ve N ise faz kaydırıcının sahip olduğu toplam faz bit-durumu sayısını ifade etmektedir.

2.5.2. Geri Dönüş Kaybı

Tüm mikrodalga devrelerde olduğu gibi faz kaydırıcılarda da geri dönüş kaybı (return loss), devre performansını doğrudan etkileyen temel parametrelerden biridir. Faz kaydırıcıların giriş ve çıkış portlarında meydana gelen empedans uyumsuzlukları, sinyal yansımalarına neden olarak geri dönüş kaybını artırmaktadır. Faz kaydırıcının istenilen performansta çalışabilmesi ve çevresel devre bloklarını olumsuz etkilememesi için, geri dönüş kaybının düşük yansıma seviyelerine karşılık gelecek şekilde, mutlak değerce yüksek olması gerekmektedir.

Geri dönüş kaybı, bir devre portunda, yansıyan güç ile iletilen güç arasındaki oran olarak tanımlanmaktadır. Buna göre saçılma parametreleri cinsinden iki kapılı faz kaydırıcı devresi için $|S_{11}|$ ve $|S_{22}|$ ile ölçülmekte ve genellikle desibel (dB) cinsinden ifade edilmektedir. Giriş ve çıkış portlarında −10 dB ve daha düşük seviyelerde (mutlak değerce daha yüksek) geri dönüş kaybı değerleri, empedans uyumunun iyi olduğunu ve gücün büyük oranda yüke aktarıldığını göstermektedir. Buna karşılık, geri dönüş kaybının yeterince düşük olmaması durumunda, iletim kaybı artmakta, sistem kazancı azalmakta ve sinyal-gürültü oranında (SNR) düşüş meydana gelmektedir. Ayrıca, yansıyan sinyaller genlik ve faz bozulmalarına yol açarak kaskat bağlı sistemlerin genel performansını olumsuz yönde etkilemektedir.

Faz kaydırıcılarda geri dönüş kaybının istenilen seviyelerde sağlanamaması, özellikle huzme şekillendirme (beamforming) sistemleri gibi hassas genlik ve faz kontrolünün gerekli olduğu uygulamalarda daha belirgin problemlere neden olmaktadır. Bu tür sistemlerde faz kaydırıcılar çoğunlukla kuvvetlendirici, zayıflatıcı (attenuator) gibi RF blokları ile birlikte kullanılmaktadır. Geri dönüş kaybının yeterince yüksek olmaması durumunda, faz kaydırıcı ve

bu bloklar arasındaki karşılıklı yansımalar nedeniyle hedeflenen genlik ve faz değerlerine ulaşabilmek için her iki blok üzerinde ek ayarlamalar yapılması gerekebilmektedir. Bu durum, sistem karmaşıklığını artırmakta ve çalışma kararlılığını olumsuz yönde etkilemektedir. Bu nedenle, faz kaydırıcı devrelerin tasarımında giriş ve çıkış empedanslarının sistemin diğer bloklarıyla uyumlu olacak şekilde optimize edilmesi büyük önem taşımaktadır. Empedans uyumunun iyileştirilmesi, yansımaların azaltılmasını sağlayarak geri dönüş kaybını iyileştirmekte ve böylece daha yüksek verim, daha kararlı çalışma ve daha iyi sinyal bütünlüğü elde edilmesine katkı sağlamaktadır. Sonuç olarak, faz kaydırıcıların giriş ve çıkış portlarındaki geri dönüş kaybı, cihaz ve sistem performansını doğrudan belirleyen temel tasarım kriterlerinden biri olarak değerlendirilmektedir.

2.5.3. İletim Kaybı

Bir devrenin giriş ve çıkış uçları arasındaki toplam güç kaybı iletim kaybı olarak tanımlanmaktadır. İletim kaybı: devre elemanlarının içsel kayıpları, empedans uyumsuzlukları, iletken ve dielektrik kayıpları gibi etkenler sonucunda ortaya çıkmaktadır. Bu kayıplar, çıkıştaki sinyal gücünün azalmasına neden olarak sistemin sinyal-gürültü oranının (SNR) düşmesine yol açmakta ve gerekli kazancın sağlanabilmesi için ek yükseltme ihtiyacını artırarak toplam güç tüketiminin yükselmesine neden olabilmektedir.

İletim kaybının, tasarımın hedeflediği frekans bandı boyunca analiz edilmesi gerekmektedir. Çok bitli sistemlerde ise, iletim kaybının yalnızca frekansa bağlı değişimi değil, aynı zamanda seçilen faz kaydırma durumuna bağlı olarak gösterdiği değişim de kritik önem taşımaktadır. Çok bitli faz kaydırıcılarda, farklı faz kaydırma durumları arasındaki iletim kaybı değişiminin mümkün olduğunca düşük olması istenmektedir. Faz kaydırıcılarda oluşan iletim kaybının etkilerini azaltmak amacıyla, sinyal zayıflamasını telafi edecek kuvvetlendirici katlar kullanılabilmektedir. İletim kaybını ölçmek amacıyla genellikle $|S_{21}|$ (veya ters yönde iletim için $|S_{12}|$) saçılma parametrelerinden faydalanılır.

2.5.4. Çalışma Frekans Bandı ve Boyut

Çalışma frekans bandı, sistemin bant genişliğini belirleyen temel bir parametre olup, kullanılacak faz kaydırıcı topolojisinin seçilmesinde önemli bir rol oynamaktadır. Bu parametre, tasarımın başlangıç aşamasında belirlenerek alt ve üst çalışma frekanslarını tanımlamakta, diğer performans gereksinimleri bu frekans bandı içerisinde sağlanacak biçimde şekillendirilmektedir. MHz ve düşük GHz frekanslarında, pasif devre elemanlarının fiziksel

boyutları görece çok büyük olduğundan, bu frekans aralıklarında genellikle aktif faz kaydırıcı çözümleri tercih edilmektedir. Buna karşın, daha yüksek frekanslarda pasif faz kaydırıcı tasarımları yaygın olarak da kullanılmaktadır.

Daha önceki bölümlerde belirtildiği üzere, faz kaydırıcı tasarımında cihazın boyutu, ağırlığı ve güç tüketimi (Size, Weight and Power – SWaP) 5G fazlı dizi sistemleri gibi yeni nesil haberleşme sistemlerinde ve özellikle askerî uygulamalarda kritik öneme sahiptir. Bu tür sistemlerde faz kaydırıcıların mümkün olduğunca kompakt yapıda tasarlanması, faz kaydırıcı ile diğer devre bileşenleri arasındaki entegrasyonu kolaylaştırmakta ve sistem içi bağlantıların iyileştirilmesine katkı sağlamaktadır. Bunun yanı sıra, faz kaydırıcı boyutunun azaltılması, yüksek sayıda faz kaydırıcının kullanıldığı bu mimarilerde sistem maliyetinin önemli ölçüde düşürülmesini mümkün kılmaktadır. Bu nedenle, çalışma frekans bandı ile birlikte fiziksel boyut kısıtları ve güç gereksinimleri, faz kaydırıcı tasarım sürecinde birlikte ele alınması gereken temel kriterler arasında yer almaktadır.

2.5.5. Genlik Bozulması Hatası

İdeal koşullarda, faz kaydırıcıdan geçen sinyalin genliği sabit kalmalı ve faz kaydırıcı tarafından etkilenmemelidir. Ancak pratikte, faz kaydırıcının referans durumu ile faz kaydırma durumları arasında sinyal genliği üzerinde değişimler meydana gelebilir. Bu genlik farkı, genlik dengesizliği (amplitude imbalance) olarak da tanımlanmakta olup, mümkün olduğunca düşük olması istenmektedir.

Referans durum ile faz kaydırma durumu arasındaki kazanç farkını nicel olarak ifade etmenin en yaygın yöntemlerinden biri, RMS kazanç hatası (RMS gain error) tanımıdır. RMS kazanç hatası, genlik bozulmasının frekans ve faz durumları boyunca oluşturduğu değişimi özetleyen önemli bir performans metriği olarak kullanılmaktadır. Buna ek olarak, belirli bir genlik dağılımının (tapering) hedeflendiği faz dizili anten sistemlerinde, genlik bozulması huzme yönlendirme sırasında genlik dağılımının bozulmasına neden olabilmektedir. Bu bozulma, yan lob seviyelerinde birkaç desibel artışa yol açabilmektedir. Genlik bozulmasının yeterince düşük olmadığı veya bu etkiyi düzeltebilecek ayarlanabilir zayıflatıcıların bulunmadığı durumlarda, sistem performansı önemli ölçüde olumsuz etkilenmektedir.

Bu nedenle, genlik bozulmasının mümkün olduğunca düşük tutulması, faz kaydırıcının farklı sistemlerde ve özellikle genlik dağılımı kullanılan dizili anten uygulamalarında sorunsuz bir şekilde kullanılabilmesi açısından büyük önem taşımaktadır.

2.5.6. Bit Sayısı

Faz kaydırıcı ile gerçekleştirilebilecek minimum faz kayması açısı, faz çözünürlüğü olarak adlandırılmakta ve sistemdeki bit sayısı ile belirlenmektedir. Dijital faz kaydırıcılar için, teorik olarak faz çözünürlüğü sonsuz olacak şekilde artırılabilse de faz çözünürlüğünden daha büyük faz hatasına sahip bir faz kaydırıcı tasarlamak anlamsız olmaktadır. Fazlı dizi uygulamalarında yüksek faz çözünürlüğü elde edilmesi, iyi huzme yönlendirme çözünürlüğü ve düşük yan lob seviyelerinin elde edilebilmesi açısından kritik öneme sahiptir. Buna karşın, faz çözünürlüğünün artırılması, iletim kaybı, maliyet, devre boyutu ve tasarım karmaşıklığı üzerinde sınırlayıcı bir faktör olarak ortaya çıkmaktadır.

2.5.7. Anahtarlama Süresi

Anahtarlama süresi, bir faz kaydırıcının herhangi iki faz değeri arasında tepki verebilmesi için gereken süre olarak tanımlanmaktadır. Genellikle mikro saniye veya nano saniye cinsinden ölçülmekte ve cihazın hızlı yanıt verebilme kapasitesini göstermektedir. Fazlı dizi antenlerde huzme yönlendirme hızı, doğrudan anahtarlama hızına bağlıdır. IC tabanlı faz kaydırıcılarda anahtarlama hızı, kullanılan teknoloji ve devre topolojisine göre değişmektedir. Ferrit faz kaydırıcılarda ise anahtarlama hızını belirleyen en önemli etken ferrit malzemenin histerezis karakteristiğidir. Mekanik faz kaydırıcılarda ise, faz değişim hızı oldukça düşüktür ve yüksek hızlı uygulamalarda sınırlayıcı bir unsur olarak ortaya çıkmaktadır.

2.6. AKTİF ENDÜKTÖR ELEMANI VE RF UYGULAMALARI

Kablosuz iletişim teknolojilerine yönelik artan talep, özellikle maliyet açısından verimli ve giderek küçülen boyutlara sahip olması nedeniyle CMOS teknolojisinde RFIC tasarımına yönelik araştırmaları hızlandırmıştır. Uyumlandırma devreleri, filtreler, faz kaydırıcılar, gerilim kontrollü osilatörler vb. pek çok analog, RF ve sayısal sinyal devresi, RF tasarımlarında yaygın olarak kullanılan endüktörler, kapasitörler ve dirençler gibi doğası gereği pasif bileşenlere dayanır [64, 65]. Bu bileşenler arasında, silikon CMOS süreçlerinde gerçekleştirilen endüktörler önemli zorlukları da beraberinde getirmektedir [66-69]. Geleneksel çip içi pasif endüktörler genellikle spiral yapılarda tasarlanır ve düşük öz rezonans frekansı (SRF), sınırlı endüktans değeri ve büyük silikon alanı gereksinimi gibi çeşitli temel dezavantajlara sahiptir [70]. Daha büyük boyutların getirdiği, artan dielektrik kayıplar ve parazitik etkiler nedeniyle kalite faktörleri özellikle düşük frekanslarda belirgin şekilde düşmektedir. Ayrıca, iyi karakterize edilmiş süreçlerde dahi endüktans değerleri hassas olmayabilir, bu da pasif

endüktörleri yüksek performanslı RF uygulamaları için daha az tercih edilir hale getirmektedir. Bu sınırlamaların üstesinden gelmek için, aktif endüktör yapıları geleneksel pasif spiral endüktörlere daha kompakt bir alternatif sunmaktadır. CMOS aktif endüktörler, daha küçük çip alanı, daha yüksek endüktans değeri ve SRF, ayarlanabilirlik ve iyileştirilmiş kalite faktörü gibi avantajlara sahip olmaları sayesinde son yıllarda literatürde önemli ilgi görmektedir [71-75]. Bu çalışmalar, genellikle çeşitli NMOS–PMOS konfigürasyonlarıyla oluşturulan ve bazı durumlarda ek kapasitör ve direnç içeren jiratör tabanlı devreler kullanarak endüktif davranışı taklit etmeye dayanır. Bununla birlikte aktif endüktörlerin, aktif elemanlardan kaynaklanan gürültü, güç tüketimi ve üretim süreci ile besleme gerilimi değişimlerine bağlı performans dalgalanmaları gibi birtakım dezavantajlar taşıdığı da belirtilmelidir. Tablo 2.2, pasif ve aktif CMOS endüktörleri çip alanı, tümleştirme kolaylığı, kalite faktörü, ayarlanabilirlik gibi kriterler açısından detaylı bir şekilde karşılaştırmaktadır.

Tablo 2.2: Pasif ve aktif endüktörlerin karşılaştırmalı analizi.

Parametre	Aktif Endüktörler	Pasif Endüktörler
Temel Fark	Transistörler gibi aktif elemanlar (gerekli durumlarda ilave kapasite ve dirençler) kullanılarak gerçekleştirilir.	Çip dışı bobinler kullanılır veya metal hatlar (spiraller) kullanılarak silikon üzerinde oluşturulur.
Boyut ve Entegrasyon	Küçük alan kaplar; yüksek yoğunluklu tümleşik devreler için uygundur. Transistör geçit genişliği küçüldükçe kapladığı alan daha da azalır.	Kapladığı alan büyüktür ve endüktans değeri arttıkça alan gereksinimi de artar.
Doğrusallık	Büyük işaret koşullarında çalışırken sinyal bozulması görülebilir.	Doğrusal davranış sergiler.
Kalite Faktörü	Yüksek kalite faktörü elde edilebilir.	Kalite faktörü düşüktür.
Ayarlanabilirlik	Transistör kutuplama koşulları değiştirilerek ayarlanabilir.	Sabit ve ayarlanamaz endüktans değerine sahiptir.
Gürültü	Aktif elemanlardan kaynaklı gürültü yüksektir ve cihaz boyutu küçüldükçe artış gösterir.	Aktif eleman içermediği için düşük gürültülüdür.
Frekans Aralığı	Yüksek SRF değerine sahiptir ancak kararlılık durumu dikkatle yönetilmelidir.	Parazitik kapasite ve direnç kayıpları nedeniyle düşük SRF değerine sahiptir.

Maliyet	Devre karmaşıklığı nedeniyle daha yüksek olabilir, ancak entegrasyon açısından avantajlıdır.	Üretim maliyeti düşüktür; ancak büyük alan gerektirdiğinden tümleşik devre toplam maliyetini artırabilir.
Güç Tüketimi	Aktif elemanların besleme vb. durumları nedeniyle güç tüketimine sahiptir.	Çalışmak için DC besleme gerektirmez.

Bu tez çalışmasında, aktif endüktörlerin performansını artırmak amacıyla G_m-artırma tekniği kullanılmakta olup, bu yöntem iyileştirilmiş kalite faktörü, düşük güç tüketimi ve düşük gürültü gibi çeşitli avantajlar sağlamaktadır [76, 77]. Önerilen aktif endüktör, CMOS teknolojisinde G_m-artırma tekniği kullanılan bir jiratör-C konfigürasyonuna dayanmaktadır. Ayrıntılı bir küçük işaret analizi sunulmuş ve beklenen G_m-artırma etkilerini doğrulamak üzere simülasyon sonuçları verilmiştir. Ayrıca, önerilen aktif endüktörün 5G ve ötesi uygulamalar için tasarlanan geniş bantlı bir RF yükselteci içinde kullanılmasıyla, 0.8–2.1 GHz aralığında neredeyse ideal kazanç, giriş ve çıkış yansımaları ile gürültü katsayısı elde edilerek pratik etkinliği ortaya konmuştur.

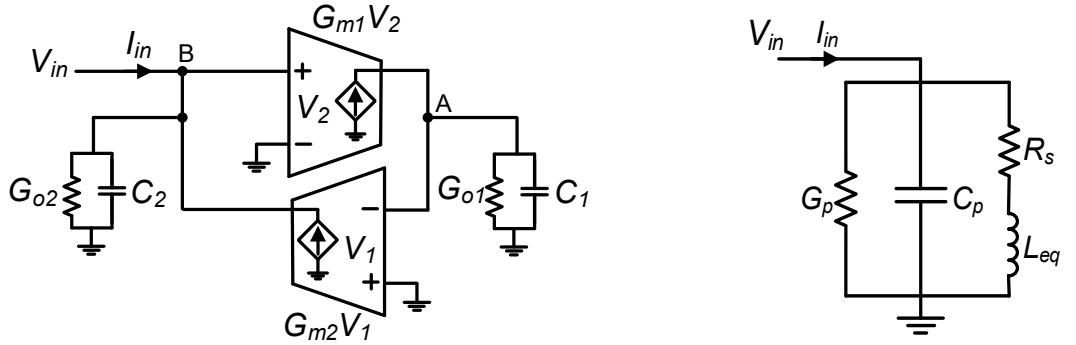
3. YÖNTEM

Bu bölümde ilk olarak, tez çalışması kapsamında geliştirilen ve önerilen faz kaydırıcı yapılarında kullanılan aktif endüktör devresine ait tasarım yöntemi verilmiştir. Daha sonra anahtarlamalı tipte faz kaydırıcı tasarımı ele alınmıştır. Öncelikle alçak-geçiren, yüksek-geçiren ve bant-geçiren yapılar arasındaki anahtarlamaya dayalı olan faz kaydırıcının tasarım yöntemi verilmiştir. Son olarak, yine tez çalışması kapsamında uygulaması yapılan simetrik latis devrelerin saçılma parametreleri incelenerek faz kaydırma özellikleri türetilmektedir. Simetrik latis yapılar kullanılarak ideal bir faz kaydırıcı devrenin tasarımı, bu teorik altyapı kullanılarak MATLAB fonksiyonları ve simülasyonları Tip-I ve Tip-II faz kaydırıcılar için geliştirilmiştir.

3.1. GENİŞBANTLI RF UYGULAMALARI İÇİN ÖNERİLEN AKTİF ENDÜKTÖR

3.1.1. Aktif Endüktörlerin Temel Prensipleri

Jiratörler, MOS transistörleri ile kapasitörler kullanılarak gerçekleştirilen ve literatürde yaygın olarak "gyrator-C" yapısı olarak adlandırılan CMOS tabanlı aktif endüktörlerin temel yapı taşını oluşturmaktadır [78-80]. Kayıplı, tek uçlu bir jirator-C devresinin blok diyagramı Şekil 3.1a'da sunulmuştur. Şekilden görülebileceği üzere, jirator-C tabanlı aktif endüktör yapısı, biri negatif diğeri pozitif olmak üzere iki geçiş iletkeni elemanının art arda birbirine bağlanması ve çıkış düğümünde (Düğüm-A) bir kapasitörün konumlandırılması ile elde edilmektedir. Pratikte, her iki geçiş iletkeninin de sonlu giriş ve çıkış empedanslarına sahip olduğu bilinmektedir.



(a) (b)

Şekil 3.1: Kayıplı tek uçlu jiratör-C aktif endüktör. (a) Blok diyagram. (b) Eşdeğer RLC modeli.

Şekil 3.1a'da G_{o1} ve G_{o2} sırasıyla çıkış ve giriş iletkenliklerini, C_1 ve C_2 ise parazitik çıkış ve giriş kapasitansını temsil etmektedir. Düğüm A ve B için Kirchhoff Akım Yasası (KCL) uygulanarak, B düğümünden ölçülen giriş admitansı aşağıdaki gibi ifade edilebilir:

$$Y_{in} = \frac{I_{in}}{V_{in}} = sC_2 + G_{o2} + \frac{1}{s\left(\frac{C_1}{G_{m1}G_{m2}}\right) + \frac{G_{o1}}{G_{m1}G_{m2}}} \tag{3.1}$$

(3.1) numaralı ifadeye göre, çıkış iletkenliği (G_{o1}) yeterince küçük olduğunda ve parazitik giriş kapasitansı (C_2) ile giriş iletkenliği (G_{o2}) ihmal edilebilir düzeyde olduğunda, giriş empedansı ideal bir endüktif davranış sergilemektedir. Ancak pratik uygulamalarda, eşdeğer endüktans belirli kayıplar içermekte olup, bu kayıplar Şekil 3.1b'de gösterildiği üzere bir RLC devre yapısı ile modellenebilmektedir. (3.1) numaralı ifadeye dayanarak, eşdeğer RLC devresindeki her bir bileşenin değeri aşağıdaki gibi belirlenmektedir:

$$G_p = G_{o2}, \qquad C_p = C_2 \tag{3.2}$$

$$R_s = \frac{G_{o1}}{G_{m1}G_{m2}}, \qquad L_{eq} = \frac{C_1}{G_{m1}G_{m2}} \tag{3.3}$$

Bir aktif endüktörün maksimum çalışma frekansını belirleyen önemli bir parametre, ω_0 ile gösterilen öz rezonans frekansıdır (SRF) ve bu frekans aşağıdaki gibi ifade edilmektedir:

$$\omega_0 = \frac{1}{\sqrt{L_{eq}C_p}} = \sqrt{\frac{G_{m1}}{C_1}\frac{G_{m2}}{C_2}} = \sqrt{\omega_{t1}\omega_{t2}} \tag{3.4}$$

Burada ω_{t1} ve ω_{t2} sırasıyla G_{m1} ve G_{m2} geçiş iletkenlerinin kesim frekanslarını temsil etmekte olup (3.5) numaralı denklem ile tanımlanmaktadır:

$$\omega_{t1,2} = \frac{G_{m1,2}}{C_{1,2}} \tag{3.5}$$

Denklemlerden görüldüğü üzere, bir aktif endüktör tasarımının etkinliği, parazitiklerin doğru şekilde tanımlanmasına ve minimize edilmesine bağlıdır. Şekil 3.1b detaylı incelendiğinde, aktif endüktör davranışını etkileyen başlıca faktörler seri direnç (R_s), paralel iletkenlik (G_p) ve paralel kapasitans (C_p) olarak sıralanabilir. Ayrıca, L_{eq} ve R_s, C_1 ve G_{o1} üzerinden kontrol edilebilmektedir. Elde edilen denklemler, endüktif bant genişliğinin

transistörün geçiş iletkenliği, parazitik kapasitansı C_p ve çıkış iletkenliği (G_{o1} veya g_{ds}) tarafından belirlendiğini ortaya koymaktadır.

3.1.2. G_m-Artırma (G_m-Boosting) Yöntemi

G_m-artırma, CMOS tabanlı kuvvetlendiricilerin kazancını artırmak için yaygın olarak kullanılan bir tekniktir [81]. Önerilen aktif endüktörün tasarımında da bu teknik kullanıldığından, bu alt bölümde öncelikle G_m-artırma kavramı kısaca açıklanacak ve ardından önerilen aktif endüktörün detaylı analizi sunulacaktır.

Geleneksel bir MOS transistörde geçiş iletkenliği, $g_m = \sqrt{2\mu C_{ox}\left(\frac{W}{L}\right) I_D}$ olarak ifade edilmektedir. Burada μ taşıyıcı hareketliliğini (NMOS için μ_n, PMOS için μ_p), C_{ox} birim alan başına geçit kapasitansını, W/L transistörün genişlik-uzunluk oranını ve I_D kutuplama akımını göstermektedir. Daha yüksek bir geçiş iletkenliği elde etmek genellikle daha büyük bir cihaz boyutu ve daha yüksek kutuplama akımı gerektirmektedir. Bu durum ise güç tüketimini artırmakta ve performansı sınırlamaktadır. Bu dezavantajları ortadan kaldırmak amacıyla G_m-artırma tekniği geliştirilmiştir [76, 77]. G_m-artırma tekniğinin temel prensibi Şekil 3.2'de gösterilmektedir. Şekil 3.2b'de görüldüğü üzere, G_m-artırılmış transistör, negatif kazançlı (-|A|) bir geri besleme döngüsünü kullanmaktadır. Bu yöntem, geçiş iletkenliğini (3.6) numaralı denklemde verilen katsayı ile artırmaktadır.

$$\begin{aligned} i_o &= -g_m V_{gs} = -g_m\left(V_g - V_{in}\right) \\ &= -g_m(-AV_{in} - V_{in}) = g_m(1+A)V_{in} \\ &\Rightarrow G_m = i_o/V_{in} = g_m(1+A) \end{aligned} \tag{3.6}$$

Burada g_m, MOS transistörün yapısal (intrinsic) geçiş iletkenini, A ise geri besleme kuvvetlendiricisinin kazancını ifade etmektedir. Negatif kazançlı bir ortak kapı (CG) kuvvetlendiricisi eklenerek, toplam geçiş iletkenliği G_m önemli ölçüde artırılmaktadır. (3.6) numaralı denklem ve Şekil 3.2'ye göre, giriş sinyali, eviren kazanç bloğu aracılığıyla (-|A|) katsayısıyla yükseltilerek M_1 transistörünün kapısına uygulanmaktadır. Sonuç olarak, CG kuvvetlendiricisinin toplam geçiş iletkenliği (1+A) katsayısı ile artmaktadır. Ayrıca, geleneksel tasarımlara kıyasla, geri besleme kuvvetlendiricisi benzer geçiş iletkenliği seviyelerini elde etmek için düşük kutuplama akımları ile çalışmakta ve böylece ek güç tüketimi minimum düzeyde tutulmaktadır.

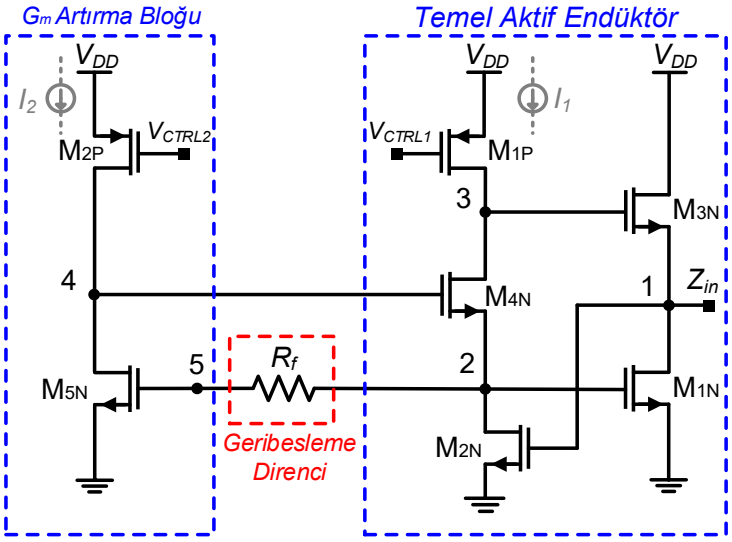


Şekil 3.2: Geçiş iletkenliği yapısı. (a) Temel transistör. (b) G_m-artırılmış versiyon.

Bu teknik, geçiş iletkenliğini artırarak devrenin performansını yükseltmekle kalmayıp, aynı zamanda güç tüketimini de azaltmaktadır. Sağladığı bu avantajlar, G_m-artırma tekniğini, empedans uyumlama devreleri, faz kaydırıcılar, filtreler, gerilim kontrollü osilatörler (VCO) ve benzeri düşük güç tüketimi ile yüksek performans gerektiren RF uygulamalarında kullanıma son derece uygun hâle getirmektedir.

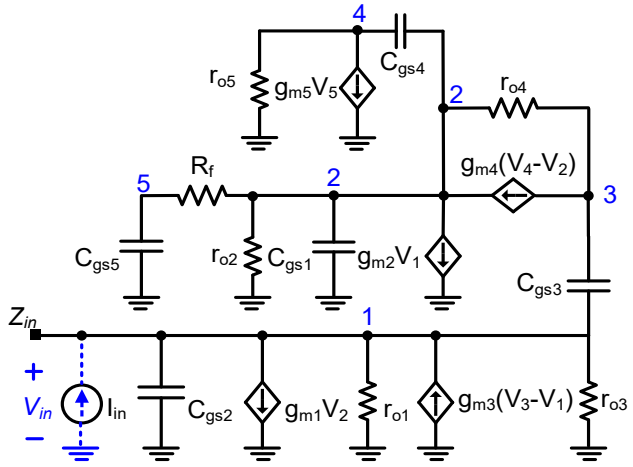
3.1.3. Önerilen Aktif Endüktör ve Küçük İşaret Özellikleri

Önerilen aktif endüktör, jiratör-C yapısına ve geri besleme direnci üzerinden bağlanmış bir G_m-artırma bloğu kombinasyonuna dayanmaktadır. Önerilen aktif endüktörün şeması Şekil 3.3'te verilmiştir. Jiratör-C yapısı, birbirinden farklı pozitif ve negatif transkondüktörlere dayanmaktadır. M_{3N} transistörü pozitif transkonduktör (G_{m1}) olarak görev yaparken, regüleli kaskod giriş transistörleri M_{2N}, M_{4N} ve M_{5N}, jiratörün negatif transkondüktans bloğu (G_{m2}) aracılığıyla aktif endüktansı ve giriş parazitik kapasitansını bağımsız olarak kontrol etmektedir. Bu kontrol, esas olarak G_m-artırma bloğu (M_{2P} ve M_{5N} transistörleri) üzerinden sağlanmaktadır. Burada M_{2P} ve M_{5N}, M_{4N} transistörünün geçit gerilimini yönlendiren bir geri besleme yolu olarak çalışmaktadır. Akım kaynakları I_1 ve I_2, sırasıyla M_{P1} ve M_{P2} ile gerçekleştirilmiştir. V_{CTRL1} ve V_{CTRL2} değerleri uygun şekilde ayarlandığında, M_{4N} ve M_{5N} üzerinden geçen akımlar kontrol edilmekte ve böylece aktif endüktörün endüktans değeri ayarlanabilmektedir. Ayrıca, çapraz bağlı M_{1N} ve M_{2N} yapılarının negatif direnci, endüktörün parazitik seri direncini yok ederek kalite faktörünü artırmaktadır. Düğüm-4 üzerinden uygulanan G_m-artırma tekniği, M_{4N} transistörünün efektif transkondüktansını yükselterek aktif endüktörün genel gürültü performansını iyileştirmektedir. Temel aktif endüktör ile G_m-artırma blokları arasına eklenen geri besleme direnci R_f ise, G_p değerini azaltmakta ve kalite faktörünü artırmaktadır. Bununla birlikte, çapraz bağlı negatif direnç kompanzasyonu ve G_m-artırma geri besleme döngüsü nedeniyle devrenin kararlılığı, özellikle geniş proses, voltaj ve sıcaklık değişim (process-voltage-temperature, PVT) aralıklarında dikkatle ele alınmalıdır.



Şekil 3.3: Dirençli geri besleme ve G_m-artırma tekniğinin kullanıldığı önerilen aktif endüktör devresi.

Önerilen tasarımda, Şekil 3.3'te kesik çizgi ile gösterilen I_1 ve I_2 kutuplama akımları, aktif endüktörün çalışma noktalarını ve ayarlanabilme özelliklerini belirleyen kontrol edilebilir akım kaynaklarını temsil etmektedir. Bu tezde, söz konusu akım kaynakları M_{1P} ve M_{2P} PMOS transistörleri tarafından gerçekleştirilmiş olup, kutuplama gerilimi değerleri V_{CTRL1} ve V_{CTRL2} aracılığıyla ayarlanmaktadır. Kompakt ve tamamen tümleştirmeye uygun bir yapı sağlamak amacıyla burada akım kaynakları MOS transistörler kullanılarak tasarlanmıştır ancak, bunlar tasarıma bağlı olarak ayarlanabilir akım aynaları veya harici kontrollü kutuplama devreleri ile değiştirilebilir. Önerilen aktif endüktörün küçük işaret eşdeğer devresi Şekil 3.4'te sunulmuştur. Bu küçük işaret devre şemasından hareketle, sistemin giriş admitansı hesaplanmış ve Ekler bölümünde detayları verilmiştir.



Şekil 3.4: Önerilen aktif endüktörün küçük işaret eşdeğer devresi.

Matematiksel hesaplamalar ve sadeleştirmelerden sonra, bu devre (3.7) numaralı denklemde verilen eleman değerleri ile eşdeğer bir RLC devresi olarak modellenebilir.

$$\begin{cases} L_{eq} \cong \dfrac{C_{gs5}R_f g_{o4} + 2C_{gs3}}{g_{m2}g_{m3}} \\ R_s \cong \dfrac{g_{o4}}{g_{m3}g_{m2}} \\ G_p \cong \dfrac{g_{m3}g_{m2}}{g_{o4}} + \dfrac{C_{gs4}g_{m3}g_{m2}}{2C_{gs3}g_{m4}g_{m5} + C_{gs5}g_{o4}R_f g_{m4}g_{m5}} \\ C_p = C_{gs2} - \dfrac{C_{gs4}g_{m1}g_{m2}}{g_{m4}g_{m5}} \end{cases} \tag{3.7}$$

Yukarıdaki denklemde yer alan L_{eq}'nin R_f ile doğrudan bağlantılı olduğu görülmektedir. Böylece, yüksek bir R_f seçimi, elde edilen endüktans değerinin artmasını sağlamaktadır. (3.7) numaralı denklemden görüldüğü üzere, seri direnç (R_s), R_f'deki değişimlerden etkilenmemektedir. Devrenin endüktif davranış sergilediği maksimum frekans, aktif endüktörün öz rezonans frekansı (SRF) olarak adlandırılır ve $\omega_0 = \frac{1}{\sqrt{L_{eq}C_p}}$ şeklinde tanımlanır. (3.7) numaralı denklemden elde edilen L_{eq} ve C_p ifadeleri kullanılarak, önerilen aktif endüktörün SRF ve kalite faktörü sırasıyla (3.8) ve (3.9) numaralı denklemlerle ifade edilmektedir.

$$\omega_0 \cong \sqrt{\frac{g_{m2}g_{m3}g_{m4}g_{m5}}{\left(C_{gs5}R_f g_{o4} + 2C_{gs3}\right)\left(C_{gs2}g_{m4}g_{m5} - C_{gs4}g_{m1}g_{m2}\right)}} \tag{3.8}$$

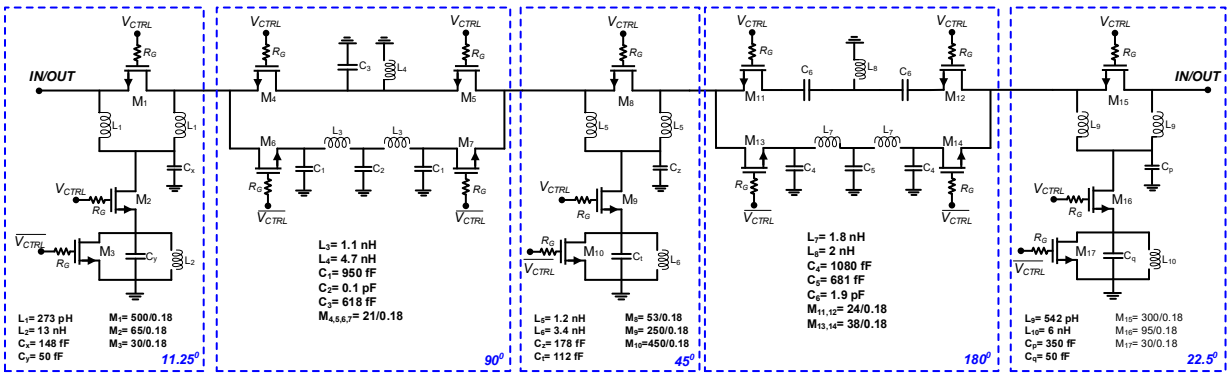
$$Q = \frac{\omega_0 L_{eq}}{R_s} \cong \sqrt{\frac{\left(C_{gs5}R_f g_{o4} + 2C_{gs3}\right)g_{m2}g_{m3}g_{m4}g_{m5}}{\left(C_{gs2}g_{m4}g_{m5} - C_{gs4}g_{m1}g_{m2}\right){g_{o4}}^2}} \tag{3.9}$$

(3.8) ve (3.9) numaralı denklemlerden hareketle, daha yüksek bir R_f değeri ile kalite faktörünün artabileceği ön görülmektedir. Bu durum, bir sonraki bölümde yapılan simülasyonlarla da incelenecektir.

3.2. YÜKSEK/ALÇAK/BANT-GEÇİREN DEVRELERİN ANAHTARLANMASINA DAYALI ÇOK BİTLİ FAZ KAYDIRICI YAPILARI

İstenen 5-bit faz doğruluğunu sağlarken toplam alanı minimuma indirmek için, her faz bit durumuna uygun bir mimarinin seçilmesi önemlidir. Bu mimari, komponent boyutunu ve faz hatasını en aza indirirken, hedef frekans bandı içinde makul bir giriş-çıkış uyumlandırması sağlamaktadır. Bu bağlamda, pasif komponentler ve CMOS anahtarların devre parametreleri, frekansa bağlı faz değişimlerini minimize etmek amacıyla detaylıca hesaplanmış ve hassas bir şekilde ayarlanmıştır.

Bir MOS anahtarında iletim kaybı; elektron mobilitesi, cihaz parazitikleri, açık durum direnci ve silikon taban ile olan kapasitif etkileşimlere bağlıdır [82, 83]. İletim kaybını en aza indirmek için MOS transistör boyutunun dikkatli bir şekilde seçilmesi gerekmektedir. Bu nedenle, her faz kaydırma bit durumu için transistör boyutları, iletim kaybı ve izolasyon arasındaki ödünleşim dikkate alınarak optimize edilmelidir. Pratikte, cihaz parazitiklerinin etkisini azaltmak ve doğrusal performansı iyileştirmek için çeşitli teknikler uygulanmaktadır. Yaygın bir yaklaşım kontrol geriliminin seri bir geçit direnci üzerinden uygulanmasıdır. Böylelikle transistörün açık durum direncini stabilize etmek, sinyal yolunu kontrol geriliminden izole etmek ve geçit-savak ile geçit-kaynak kapasitanslarının etkisini azaltmak hedeflenir. Önerilen faz kaydırıcıda doğrusal performansı artırmak, sinyal sızıntısını önlemek ve MOS anahtarlarda oksit kırılmasını engellemek amacıyla büyük değerde bir geçit direnci (R_g=20 kΩ) kullanılmaktadır. Transistörler, kutuplama gerilimlerinin 0 V ve 2.7 V arasındaki iki farklı gerilim değişimleri ile anahtar görevi görmektedir.



Şekil 3.5: Önerilen 5-bit faz kaydırıcının devre şeması.

180° faz kaydırma bloğu için yüksek geçiren T ve alçak geçiren Π devre topolojileri kullanılmıştır. Bu tür tasarımlar için genellikle üçüncü dereceden devreler kullanılsa da iletim kaybını en aza indirmek ve geniş bir frekans bandında faz kaydırma performansını artırmak amacıyla burada beşinci dereceden alçak geçiren bir devre tercih edilmiştir. 90° bloğunu gerçekleştirmek için, yansıma performansını ve faz hatasını iyileştirmek amacıyla bant geçiren ve alçak geçiren devrelerin bir kombinasyonu kullanılmaktadır. 90° ve 180° faz kaydırma bloklarının transistör boyutları, farklı faz durumları arasında iletim kaybı varyasyonunu en aza indirecek şekilde optimize edilmiştir. Çok bitli faz kaydırma, geniş bantta çalışabilme ve merkez frekansta iyi empedans uyumu elde etmek için optimum eleman değerleri, [83]'deki çalışmada verilen denklemler kullanılarak hesaplanmıştır ve aşağıdaki eşitlikler ile ifade edilmektedir:

$$C_{1,4} = \frac{\tan(\Delta\varphi/2)}{\omega_0 Z_0}, \quad L_{3,7} = \frac{Z_0 \sin\Delta\varphi}{\omega_0}, \quad L_8 = \frac{Z_0}{\omega_0 \sin\Delta\varphi} \tag{3.10}$$

$$C_{2,5} = \frac{2\tan(\Delta\varphi/2)}{\omega_0 Z_0}, \quad C_6 = \frac{1}{\omega_0 Z_0 \tan(\Delta\varphi/2)} \tag{3.11}$$

45°, 22.5° ve 11.25° faz kaydırma blokları için tasarımda, alçak geçiren ve bant geçiren hatlar arasında anahtarlamalı bir yapı kullanılmaktadır. Her üç bit için de topolojiler aynı olduğundan, 11.25° bloğu temsili örnek olarak ele alınmıştır. Birinci durumda, M_1 ve M_2 kapalı (OFF) ve M_3 açık (ON) durumdadır, toplam kapasitans ve M_2'nin OFF durum kapasitanslarının toplamı olarak hesaplanır. Bu konfigürasyon, merkez frekansta hedeflenen faz kaydırmayı sağlar. Diğer durumda, M_1 ve M_2 açık (ON) ve M_3 kapalı (OFF) durumdadır, toplam kapasitans C_X, C_7 ve M_3'ün OFF durum parazitik kapasitanslarını içerir. Bu konfigürasyon, merkez frekansta sıfır faz kaydırma sağlarken, alçak geçiren devre ile aynı faz-frekans eğimini korur. 90° ve 180° faz kaydırma blokları ile karşılaştırıldığında, bu topolojide RF yolunda yalnızca bir seri anahtar kullanıldığından daha düşük iletim kaybı sergilemektedir. Önerilen 5-bitli faz kaydırıcı mimarisinde, her bit için geniş bir faz kaydırma bandı ve en iyi empedans uyumu elde etmek için 45°, 22.5° ve 11.25° faz kaydırma bloklarının optimum eleman değerleri, [84]'deki çalışmada verilen denklemler kullanılarak hesaplanmıştır ve aşağıdaki eşitlikler ile ifade edilmektedir:

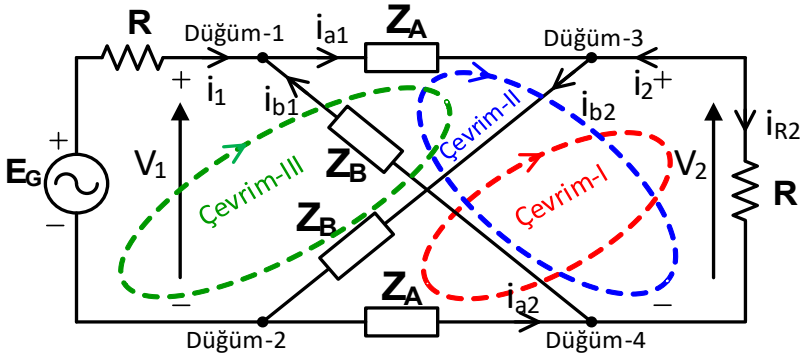
$$C_{7,8,9} = \frac{\sin(\Delta\varphi/2)}{\omega_0 Z_0}, \quad C_{10,11,12} = \frac{2\tan(\Delta\varphi/2)}{\omega_0 Z_0} \tag{3.12}$$

$$L_{1,5,9} = \frac{Z_0 \tan(\Delta\varphi/2)}{\omega_0}, \quad L_{2,6,10} = \frac{Z_0}{2\omega_0 \tan(\Delta\varphi/2)} \tag{3.13}$$

Burada, $\Delta\varphi$ istenen faz kaydırmayı, ω_0 merkez açısal frekansı ve Z_0 terminasyon empedansını temsil etmektedir. Şekil 3.5'te tasarlanan faz kaydırıcı yapısı, 11.25°, 22.5°, 45°, 90° ve 180° faz kaydırmalarını sağlayan anahtarlamalı devrelerden oluşmaktadır. Geliştirilmiş anahtarlamalı L/C devreleri geniş bantta 50 Ω empedans uyumunu sağlayabildiğinden, yapının her iki ucuna yerleştirilmiş, yüksek geçiren/alçak geçiren devre yapıları ise geniş bant performansı ve daha iyi S-parametresi özelliklerini sağlamak amacıyla ortada konumlandırılmıştır.

3.3. SİMETRİK LATİS YAPILARI

Geniş bantlı sayısal faz kaydırıcıların yapı taşı olarak kullanılabilen tipik bir simetrik latis kesiti Şekil 3.6'da gösterilmektedir [4, 85-88]. Bu yapıda, gerçel empedans Z_A seri kol (series- arm) empedansı olarak adlandırılmaktadır. Benzer şekilde, gerçel empedans Z_B ise çapraz kol (cross-arm) empedansı olarak tanımlanmaktadır. İdeal koşullarda, faz kaydırıcı devreleri kayıpsız iki portlu yapılar olarak kabul edilmektedir. Bu nedenle, Z_A ve Z_B empedansları Foster empedansları niteliğindedir. Şekil 3.6'da gösterilen latis yapı, iç direnci R olan bağımsız bir gerilim kaynağı E_G tarafından sürülmekte olup, çıkış portunda aynı R değerinde bir yük ile sonlandırılmıştır.



Şekil 3.6: Genel kafes (latis) devre yapısı.

Pratik uygulamalarda, RF ve mikrodalga frekanslarında çalışan kayıpsız latis yapılar gibi iki portlu devrelerin analizi, gerçel - normalize saçılma (S) parametreleri cinsinden tanımlanmaktadır. Ele alınan durum için, port normalizasyon katsayıları sonlandırma dirençleri R olacak şekilde seçilmiştir. Gerçek empedans değerleri cinsinden ifade edildiğinde, simetrik bir kafes yapının saçılma parametrelerinin aşağıdaki şekilde elde edilebildiği gösterilebilir:

$$S_{11}(p) = S_{22}(p) = \frac{Z_A Z_B - R^2}{Z_A Z_B + (Z_A + Z_B)R + R^2} \tag{3.14}$$

$$S_{21}(p) = S_{12}(p) = \frac{(Z_B - Z_A)R}{Z_A Z_B + (Z_A + Z_B)R + R^2} \tag{3.15}$$

Gerçel frekans ekseni boyunca $(p = j\omega_a)$, girişten çıkışa mükemmel sinyal iletiminin sağlanabilmesi için aşağıdaki koşulun sağlanması gerekmektedir:

$$S_{11}(j\omega_a) = S_{22}(j\omega_a) = 0 \tag{3.16}$$

Burada f_a gerçel frekans ifadesi olmak üzere, $\omega_a = 2\pi f_a$ ise gerçel açısal frekansı ifade etmektedir. Yukarıda belirtilen koşuldan ise aşağıdaki sonucun elde edildiği görülmektedir:

$$Z_A(p)Z_B(p) = R^2 \tag{3.17}$$

Normalize empedanslar aşağıdaki şekilde tanımlanmaktadır:

$$z_a(p) = \frac{Z_A(p)}{R} = \frac{N_a(p)}{D_a(p)} = O_a(p) \tag{3.18}$$

$$z_b(p) = \frac{Z_B(p)}{R} = \frac{N_b(p)}{D_b(p)} = O_b(p) \tag{3.19}$$

Burada N ve D, sırasıyla $z_a(p)$ ve $z_b(p)$ ifadelerinin karmaşık Laplace değişkeni $p = \sigma + j\omega$ cinsinden pay ve payda polinomlarını göstermektedir. $z_a(p)$ ve $z_b(p)$ Foster biçiminde olduğundan, $O_a(p)$ ve $O_b(p)$ fonksiyonlarının tek fonksiyon olması gerekmektedir. Bu bağlamda, aşağıdaki sonuca doğrudan ulaşılmaktadır:

$$z_a^{\dagger} = z_a(-p) = O_a(-p) = -O_a(p) = -z_a(p) \tag{3.20}$$

$$z_b^{\dagger} = z_b(-p) = O_b(-p) = -O_b(p) = -z_b(p) \tag{3.21}$$

Burada "†" işareti, karmaşık değişken p'nin para-eşleniğini ifade etmektedir. Bu durumda, yukarıdaki ifadenin mükemmel iletim koşulu aşağıdaki sonucu vermektedir:

$$\left[\frac{N_a(p)}{D_a(p)}\right]\left[\frac{N_b(p)}{D_b(p)}\right] = 1 \tag{3.22}$$

Alternatif olarak, $z_a(p)$ ve $y_b(p) = \frac{1}{z_b(p)}$ şeklinde tanımlanan normalize matematiksel ifadelerin aşağıdaki denklemi sağlaması gerekmektedir:

$$z_a(p)z_b(p) = 1 \tag{3.23}$$

$$z_a(p) = \frac{1}{z_b(p)} = y_b(p) \tag{3.24}$$

Şekil 3.6'da gösterilen yapı dikkate alındığında, kayıpsız simetrik latis iki-kapılı [N] devrenin özelliklerini yeniden özetlemek gerekirse,

- İdeal olarak, kayıpsız simetrik bir kafes iki-kapılı devre [N], seri ve çapraz kollarda sırasıyla Foster empedansları $z_a(p)$ ve $z_b(p)$'ye sahip olmalıdır.
- İki-kapılı devre [N], $S(p) = \begin{bmatrix} S_{11}(p) & S_{12}(p) \\ S_{21}(p) & S_{22}(p) \end{bmatrix} = \begin{bmatrix} S_{11}(p) & S_{21}(p) \\ S_{21}(p) & S_{11}(p) \end{bmatrix}$ biçiminde ifade edilen, gerçel-normalize (real-normalized), sınırlı-gerçel (bounded-real) ve para-üniter (para-unitary) bir saçılma matrisi özelliği göstermelidir.

$$S(p)S^T(-p) = S(p)S^\dagger(p) \tag{3.25}$$

$$S(p)S^\dagger(p) = \begin{bmatrix} S_{11}(p) & S_{12}(p) \\ S_{21}(p) & S_{22}(p) \end{bmatrix}\begin{bmatrix} S_{11}(-p) & S_{21}(-p) \\ S_{12}(-p) & S_{22}(-p) \end{bmatrix} = I = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \tag{3.26}$$

Burada "†" işareti, bir matrisin para-eşlenik transpozunu (para conjugate-transpose) ifade etmekte, "I" harfi ise birim matrisini göstermektedir. İncelenen durum için, R sonlandırma direnci, S(p) saçılma matrisi açısından port normalizasyon katsayısı olarak seçilmiştir. Bu ifade açıldığında,

$$S_{11}(p)S_{11}(-p) + S_{21}(p)S_{21}(-p) = 1 \tag{3.27}$$

durumu sağlanır.

- İdeal bir simetrik kafes devresi, tüm frekans ekseni boyunca mükemmel iletim sağlayan bir faz kaydırma birimi olarak tasarlanmıştır: öyle ki $S_{11}(p) = 0$ olur ve bu durum (3.23) numaralı denklemde olduğu gibi $z_a(p)z_b(p) = 1$ sonucunu vermektedir. Ayrıca, bu durumda aşağıdaki sonuç elde edilmektedir:

$$S_{21}(p)S_{21}(-p) = 1 \tag{3.28}$$

(3.14), (3.15) ve (3.16) numaralı ifadelerde verilen normalize empedans ifadeleri kullanılarak, iki-kapılı devre yapısının [N] saçılma parametreleri şu şekilde yeniden yazılabilir:

$$S_{11}(p) = S_{22}(p) = \frac{z_a z_b - 1}{z_a z_b + (z_a + z_b) + 1} \tag{3.29}$$

$$S_{21}(p) = S_{12}(p) = \frac{(z_b - z_a)}{z_a z_b + (z_a + z_b) + 1} \tag{3.30}$$

Mükemmel iletim koşulu altında (yani Foster z_a ve z_b için $z_b(p) = \frac{1}{z_a(p)}$ şartı sağlandığında), (3.29) ve (3.30) numaralı eşitlikler aşağıdaki hale getirilebilir:

$$S_{11}(p) = S_{22}(p) = 0 \tag{3.31}$$

$$\begin{aligned} S_{21}(p) = S_{12}(p) &= \frac{(1 - z_a^2)}{(1 + z_a^2) + 2z_a} = \frac{(1 - z_a^2)}{(1 + z_a)^2} \\ &=> \frac{(1 - z_a)(1 + z_a)}{(1 + z_a)(1 + z_a)} = \frac{1 - z_a(p)}{1 + z_a(p)} \end{aligned} \tag{3.32}$$

Bu noktada, (3.28) ifadesinin $z_b(p) = \frac{1}{z_a(p)}$ durumu için doğrulanması gerekmektedir. Bu ispat basitçe yapılabilir. Normalize empedanslar, $z_a(p) = O_a(p)$ ve $z_a(-p) = -O_a(p)$ ile ifade edildiği üzere, p değişkeninin tek fonksiyonlarıdır. Burada (3.20), (3.21), (3.28) ve (3.29) numaralı eşitlikler kullanılarak, $S_{21}(p)S_{21}(-p)$ ifadesi aşağıdaki şekilde oluşturulmaktadır.

$$S_{21}(p)S_{21}(-p) = \left[\frac{1 - O_a}{1 + O_a}\right]\left[\frac{1 + O_a}{1 - O_a}\right] = 1 \tag{3.33}$$

Böylece doğrulama tamamlanmış olur. Devam eden bölümde, temel empedans biçimlerine sahip kayıpsız simetrik latis yapılarının faz kaydırma özellikleri incelenecektir.

3.4. KAYIPSIZ SİMETRİK LATİS YAPILARININ FAZ KAYDIRICI OLARAK KULLANIMI

Yukarıdaki bölümde tartışıldığı gibi, mükemmel iletim koşulu veya eş anlamlı olarak "tam geçiren koşulu", kayıpsız simetrik bir latis devresinin seri ve çapraz kol empedansları üzerinde iki temel kısıtlama getirmektedir.

1. Simetrik kol empedansları Z_A and Z_B veya eşdeğer olarak normalize empedanslar $z_a(p)$ ve $z_b(p)$, Foster empedansları olmalıdır. Dolayısıyla, bu empedanslar karmaşık değişken p cinsinden $z_a(-p) = -z_a(p)$ ve $z_b(-p) = -z_b(p)$ koşulunu sağlayacak şekilde tek fonksiyonlar olmalıdır.

2. Normalize Foster empedansı $z_a(p)$'nin matematiksel formu, $z_b(p)$'nin tersine eşit olmalıdır. Başka bir deyişle, $z_a(p) = 1/z_b(p)$ olmalıdır.

Böylece, $z_a(p)$ ve $z_b(p)$ Foster fonksiyonları olduğu ve $z_a(p) = 1/z_b(p)$ koşulunu sağladığı sürece, çeşitli kayıpsız simetrik kafes tüm geçiren blokları oluşturabilmek mümkündür.

Bir faz kaydırıcı devresinin tasarımıyla ilgili olarak, $x_1, x_2, \dots, x_m$ normalize Foster empedansı $z_a(j\omega, x_1, x_2, \dots, x_m) = 0_a(j\omega) = jx_a(\omega)$ için bilinmeyen eleman değerleri olsun. Bu durumda (3.32) eşitliğine göre ileri yönlü saçılma parametresi,

$$S_{21}(p) = \frac{1 - jx_a}{1 + jx_a} = 1.e^{j\varphi_{21}(\omega)} = e^{-2j\tan^{-1}[x_a(\omega)]} \tag{3.34}$$

biçiminde ve bu parametrenin fazı,

$$\varphi_{21}(\omega) = -2\tan^{-1}[x_a(\omega)] \tag{3.35}$$

şeklinde elde edilir.

Böylece, belirli bir f_0 frekansında veya eşdeğer açısal frekans $\omega_0 = 2\pi f_0$'ta, istenen faz kayması θ aşağıdaki şekilde sağlanır:

$$\theta = -2\tan^{-1}[x_a(\omega_0, x_1, x_2, \dots, x_m)] \tag{3.36}$$

Bu eşitlik, bilinmeyen eleman değerleri $x_1, x_2, \dots, x_m$'in çözümüne ulaşmayı sağlamaktadır. Bu bağlamda, iki farklı yapıda kayıpsız (lossless, L) simetrik (symmetrical, S)

latis (lattice, L) devre bölümünden (sections, S) veya kısaca (LSLS) yapılarından bahsetmek mümkündür.

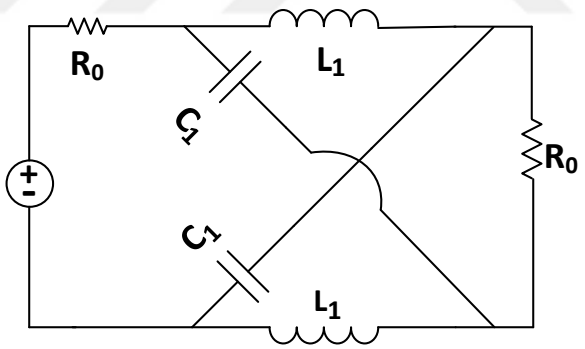
Birinci yapı, seri kollarda basit tekli (simple-single, SS) normalize bir endüktör $x_1 = L_1$ve çapraz kollarda basit tekli (SS) kapasitör $C_1 = L_1$ kullanmaktadır. Bu yapı, f_0 çalışma frekansının civarında neredeyse doğrusal negatif faz kayması sağlayan gecikmeli (lagging) bir faz kaydırıcıdır.

İkinci yapı ise, seri kollarda C_2 kapasitörleri ve çapraz kollarda $L_2 = C_2$ endüktörler ile öncü (leading) LSLS olarak adlandırılmaktadır. Bu yapı, f_o civarında neredeyse doğrusal pozitif faz kayması sağlar.

Devam eden alt bölümlerde, gecikmeli ve öncü LSLS yapılarının çalışma prensipleri ayrıntılı olarak ele alınacaktır.

3.4.1. Gecikmeli Kayıpsız Simetrik Latis Yapısı

Gecikmeli LSLS topolojisi Şekil 3.7'de gösterilmektedir. Bu yapı, aynı zamanda "Tip-I" faz kaydırma birimi olarak da adlandırılmaktadır.



Şekil 3.7: Gecikmeli Faz Kayması ile LC Latis Topolojisi (Tip-I Latis Topolojisi).

Yukarıdaki birim için gerçel empedanslar $Z_A(j\omega_a) = j\omega_a L_A$ ve $Z_B = \frac{1}{j\omega_a C_B}$ olsun. Bu durumda, mükemmel iletim koşuluna göre aşağıdaki denklem elde edilir.

$$\frac{(j\omega_a L_A)/R}{(j\omega_a C_B)R} = 1 \tag{3.37}$$

Yukarıdaki formülasyonda, $\omega_a = 2\pi f_a$ ifadesi, f_a gerçel frekansına karşılık gelen açısal frekansı ifade etmektedir. Belirli bir gerçel frekansta f_0 veya eşdeğer açısal frekans $\omega_0 = 2\pi f_0$, normalize endüktör L_1 ve kapasitör C_1 şu de tanımlanır:

$$L_1 = \frac{\omega_0 L_A}{R} = \frac{2\pi f_0 L_A}{R} \tag{3.38}$$

$$C_1 = \omega_0 R C_A = 2\pi f_0 R C_A \tag{3.39}$$

Normalize frekans f olsun,

$$f = f_a / f_0 \tag{3.40}$$

O halde, normalize açısal frekans ω şu şekilde verilir:

$$\omega = 2\pi f = \frac{\omega_a}{\omega_0} = \frac{f_a}{f_0} \tag{3.41}$$

Yukarıdaki terminolojiye dayanarak, (3.38) ve (3.39) denklemleri şunu verir:

$$L_1 = C_1 \tag{3.42}$$

Böylece, (3.34) denkleminde $x_{an}(\omega) = \omega L_1$ olarak alınırsa, aşağıdaki transfer saçılma parametresi S_{21n} elde edilir:

$$S_{21n}(j\omega) = \frac{1 - j\omega L_1}{1 + j\omega L_1} = 1.\, e^{j\varphi_{21n}(\omega)} \tag{3.43}$$

Burada da φ_{21n} faz ifadesi,

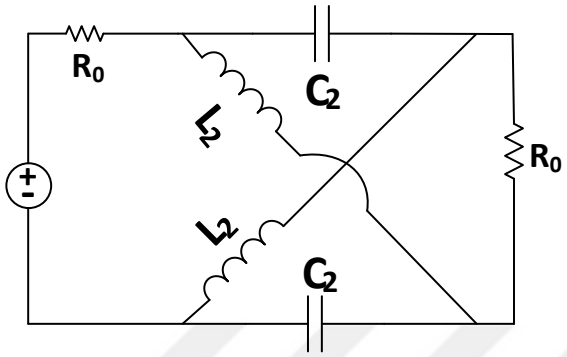
$$\varphi_{21n}(\omega) = -2\tan^{-1}(\omega L_1) \tag{3.44}$$

biçiminde hesaplanır.

Yukarıdaki formülasyonda, "n" alt simgesi Tip-I yapısının negatif faz kaydırma özelliğini ifade etmektedir.

3.4.2. Öncü Kayıpsız Simetrik Latis Yapısı

Gecikmeli faz kaydırıcının (Tip-I) aksine, öncü faz kaydırıcı topolojisi, Şekil 3.8'de gösterildiği gibi seri yollarda kapasitörlere ve çapraz yollarda endüktörlere sahiptir. Bu yapılandırma Tip-II olarak adlandırılır.



Şekil 3.8: Öncü faz kaydırıcı latis topolojisi (Tip-II Latis Topolojisi).

(3.34) numaralı denklemde $x_{ap}(\omega) = -\frac{1}{\omega C_2}$ ve $L_2 = C_2$ alınırsa, Tip-II faz kaydırıcı konfigürasyonu $S_{21p}(j\omega) = 1.e^{j\varphi_{21p}(\omega)}$ transfer saçılma parametresine sahip olması gerektiği çıkarılmaktadır.

$$S_{21p}(j\omega) = S_{12p}(j\omega) = \frac{1 - 1/j\omega C_2}{1 + 1/j\omega C_2} = \frac{1 + j\frac{1}{\omega C_2}}{1 - j\frac{1}{\omega C_2}} = 1.e^{j\varphi_{21p}} \tag{3.45}$$

Burada da φ_{21p} faz ifadesi,

$$\varphi_{21p}(\omega) = +2\tan^{-1}\left[\frac{1}{\omega C_2}\right] \tag{3.46}$$

biçiminde hesaplanır.

Yukarıdaki formülasyonda, "p" alt simgesi Tip-II yapısının pozitif faz kaydırma özelliğini ifade etmektedir.

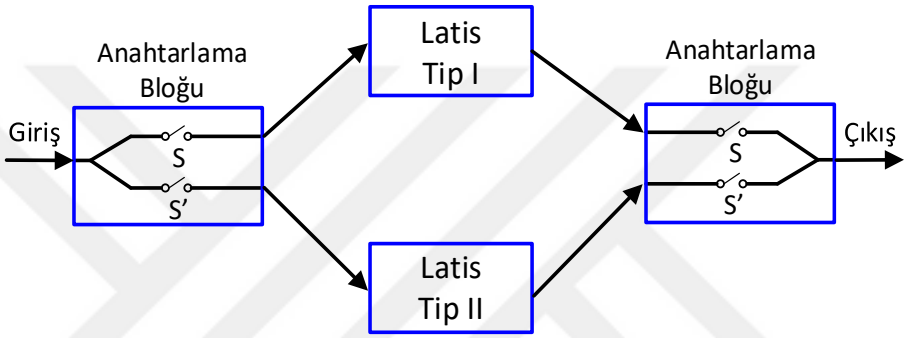
3.5. SİMETRİK LATİS TOPOLOJİLERİ ARASINDA ANAHTARLAMA VE SSS-DPS YAPISININ ÇALIŞMA PRENSİBİ

Önceki başlıklarda tanımlamaları yapılan Tip-I ve Tip-II blokları arasında geçiş yaparak geniş bir faz kayması elde edilebileceği Şekil 3.9'a bakıldığında görülebilmektedir. Bu sayede,

faz düzleminin tamamı (yani $0^0 - 360^0$) kapsanabilir. Tip-I bloğunun faz durumu "Durum-A" olarak adlandırılır. Benzer şekilde, Tip-II bloğunun faz durumu "Durum-B" olarak adlandırılır. Bu durumda, Durum B ile Durum A arasındaki faz farkı şu şekilde verilir:

$$\Delta\theta(\omega) = \theta_B(\omega) - \theta_A(\omega) \ = 2[\arctan\left(\frac{1}{\omega C_2}\right) + \arctan(\omega L_1)] \qquad (3.47)$$

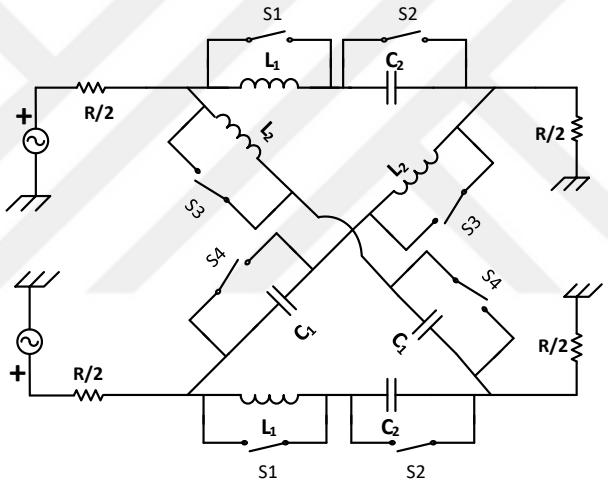
Burada θ_A ve θ_B, sırasıyla Tip-I ve Tip-II bloklarının faz durumlarını ifade etmektedir. Böylece, (3.47) ifadesi, Durum A'dan Durum B'ye geçiş yapılarak 360^0'lik faz aralığının tamamının kapsanabileceğini gösterir.



Şekil 3.9: Latis topolojileri arasında anahtarlama.

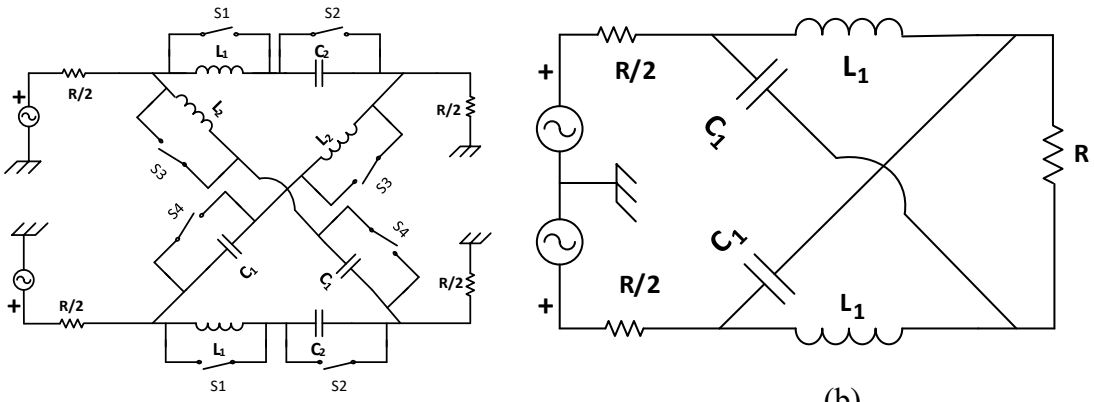
Simetrik Latis yapılarının incelendiği bu çalışmada hedef, S ve C bantlarında kullanılabilecek akıllı anten dizi sistemleri için çok amaçlı kompakt dijital faz kaydırıcı birimleri tasarlamaktır. Fiziksel uygulamanın toplam maliyeti göz önüne alındığında, 0.18 µm CMOS teknolojisinin seçimi uygun görülmektedir. Bu bağlamda literatürdeki çalışmaların çıktıları da incelendiğinde, Şekil 3.9'un basit uygulamasının, iki adet SPDT anahtar kullanımını gerektirdiği (biri giriş, diğeri çıkış için) görülmektedir. Ayrıca Tip-I ve Tip-II faz kaydırıcı devrelerinin ayrı ayrı kullanılması ve bu iki devrenin birbiri ile bağlanması için gerekli bağlantılar hem geniş bir serim alanının kaplanmasına hem de bu bağlantı yollarından kaynaklı olmak üzere parazitik endüktans, kapasite ve direnç eklenmesine neden olmaktadır. Harici gelen bu parazitik elemanlar, devrenin elektriksel performansını çok ciddi şekilde etkilemektedir. Özellikle, bu parazitik elemanlardan kaynaklı performans düşüklüğü geniş bant gereksinimini üzerinde olumsuz etkilere sahiptir. Dolayısıyla, Tip-I ve Tip-II yapılarının giriş ve çıkışta anahtarlar ile kullanılma yöntemi yüksek performans ihtiyaçlarını karşılamak için uygun olmayacaktır.

Bu sebeple, bu bölümde uygulaması hem kolay hem de faz kaydırıcı performansı iyi olan bir sayısal faz kaydırıcı yapısı kullanılmıştır. Bu faz kaydırıcı yapısının, çip alanını azaltmakta ve parazitik elemanlardan kaynaklı etkileri en aza indirgediği yapılan çalışmalarda gözlemlenmiştir. Bunun sonucunda devrenin kaybı azalmakta ve faz kaydırıcının kullanılabildiği frekans genişliği artmaktadır. Bu yöntem, yüksek çözünürlüklü faz kaydırma özelliğini geniş bant içerisinde sağlamakta olup, düşük faz hatası ve kazanç kaybı ile yüksek performans elde edilmesi sağlanmaktadır. Bu metodun en temel özelliği, Tip-I ve Tip-II yapıdaki simetrik latis faz kaydırıcı bloklarını tek bir devre altında birleştirmesidir. Bu devre, bu sebeple ilerleyen bölümlerde 'Basit ve Tekil-Simetrik Sayısal Faz Kaydırıcı' (Single and Single-Symmetrical Digital Phase Shifter ya da SSS-DPS ya da 3S-DPS) olarak adlandırılmıştır. Şekil 3.10'da SSS-DPS topolojisi gösterilmektedir.



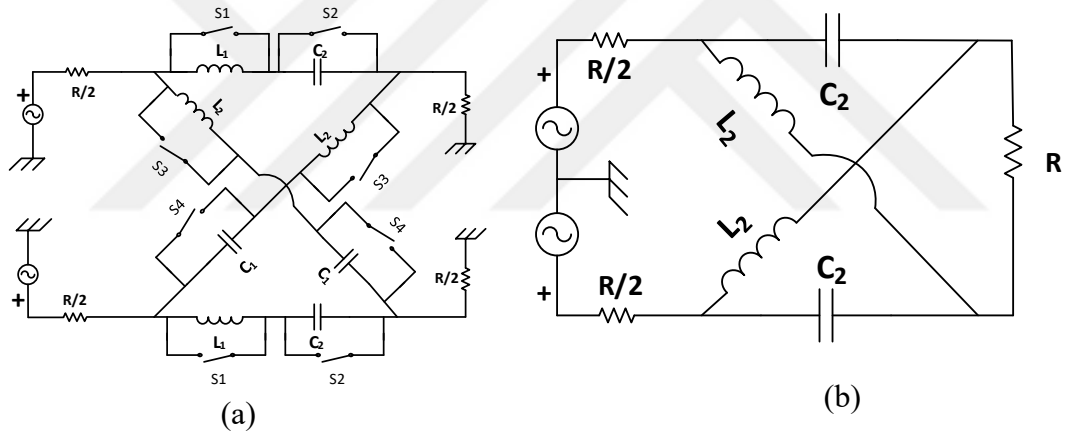
Şekil 3.10: Tasarımda kullanılan ideal elemanlardan oluşan kompakt faz kaydırıcı.

SSS-DPS'nin seri kolları (üst ve alt), paralelinde S_1 anahtarı bulunan bir L_1 endüktörü ve paralelinde S_2 anahtarı bulunan seri bir C_2 kapasitörü içermektedir. Benzer şekilde, çapraz kollar paralelinde S_3 anahtarı bulunan bir L_2 endüktörü ve paralelinde S_4 anahtarı bulunan seri bir C_1 kapasitörü içermektedir. S_1 ve S_4 açık (OFF), S_2 ve S_3 kapalı (ON) olduğunda (Anahtarlama Durumu-A), devre Şekil 3.11'de gösterilen Tip-I simetrik latis yapısının çalışmasına benzemektedir.



Şekil 3.11: Durum A: İdeal Anahtarlı SSS-DPS. (a) Devre yapısı. (b) Eşdeğer devresi.

Benzer şekilde, S_1 ve S_4 kapalı (ON), S_2 ve S_3 açık (OFF) olduğunda (Anahtarlama Durumu-B), SSS-DPS, Şekil 3.12'de gösterildiği gibi Tip-II simetrik latis yapısının çalışmasına benzer bir yapı sergilemektedir.



Şekil 3.12: Durum B: İdeal Anahtarlı SSS-DPS. (a) Devre yapısı. (b) Eşdeğer devresi.

İstenen normalize açısal frekansta $\omega_0 = 1$ olmak üzere, sırasıyla B ve A durumları arasındaki hedef faz kayması $\Delta\theta_0 = \Delta\theta(\omega_0) = \varphi_{12B}(\omega_0) - \varphi_{12A}(\omega_0)$ olarak tanımlansın. Ayrıca, her durum için $\Delta\theta_0$'ın eşit olarak dağıtıldığını varsayalım. Başka bir ifadeyle, Durum-A için $\varphi_{12A}(\omega_0) = -\frac{\Delta\theta(\omega_0)}{2}$ ve Durum-B için, $\varphi_{12B}(\omega_0) = \frac{\Delta\theta(\omega_0)}{2}$'dir. Durum-A'nın çalışması dikkate alındığında, $\omega = \omega_0$ frekansında istenen faz kayması $\varphi_{12A} = -\frac{\Delta\theta(\omega_0)}{2}$, (3.44) bağıntısı kullanılarak belirlenir ve şu şekilde ifade edilir:

$$\varphi_{12A} = -2\arctan(\omega_0 L_1) \tag{3.48}$$

veya seri kol endüktörlerinin L_1 normalize değeri şu şekilde verilir:

$$L_1 = \left(\frac{1}{\omega_0}\right)\tan\left(\frac{\Delta\theta_0}{4}\right) = \tan\left(\frac{\Delta\theta_0}{4}\right) \tag{3.49}$$

ve çapraz kol kapasitörleri C_1'in normalize değeri (3.42) numaralı bağıntıya göre belirlenir. Buradan,

$$L_1 = C_1 \tag{3.50}$$

seçilir.

Benzer şekilde, Durum-B'de, verilen normalize açısal frekansta $\omega = \omega_0 = 1$ iken, seri kol kapasitörleri C_2, (3.46) kullanılarak şu şekilde hesaplanır:

$$C_2 = \frac{1}{\omega_0 \tan\left(\frac{\Delta\theta_0}{4}\right)} = \frac{1}{\tan\left(\frac{\Delta\theta_0}{4}\right)} = \frac{1}{L_1} \tag{3.51}$$

ve L_2 çapraz kol endüktörlerinin normalize değeri:

$$L_2 = C_2 = \frac{1}{L_1} \tag{3.52}$$

biçimindedir.

Bu durumda, A ve B durumları arasındaki faz kayması $\Delta\theta = \theta_B - \theta_A$, aşağıdaki şekilde verilir:

$$\Delta\theta(\omega) = \varphi_{12B}(\omega) - \varphi_{12A}(\omega) = 2\left[\tan^{-1}\left(\frac{1}{\omega C_2}\right) + \tan^{-1}(\omega L_1)\right] \tag{3.53}$$

Açıkça görüldüğü üzere, yukarıdaki denklemde $\omega = \omega_0 = 1$ iken istenen faz kaymasını $\Delta\theta_0 = \Delta\theta(\omega)$ olarak elde edilir. Ancak, ω_0 değerinden uzaklaşıldıkça, $\Delta\theta_0$'ın yüzdesi cinsinden bir sapma ya da pertürbasyon δ_θ gözlemlenir. Başka bir ifadeyle, faz pertürbasyonu, hedef faz kayması $\Delta\theta_0$'ın yüzdesi olarak tanımlanır ve şu şekilde ifade edilir:

$$\delta_\theta = \frac{\Delta\theta(\omega) - \Delta\theta_0}{\Delta\theta_0} \times 100 \tag{3.54}$$

Simetrik latis yapısı sayesinde, δ_θ'ın en az bir oktav bant genişliği boyunca kabul edilebilir düzeyde olması beklenmektedir.

3.5.1. 3S-DPS Topolojisinin İdeal Elemanlar Kullanarak Tasarlanması ve Uygulaması

$\omega_0 = 1$ olarak verilen normalize merkez frekansta ve verilen hedef faz kayması $\Delta\theta_0$ için, ana tasarım parametresi μ şu şekilde tanımlanabilir:

$$\mu = \tan\left(\frac{\Delta\theta_0}{4}\right) \tag{3.55}$$

İdeal anahtarlar ve normalize eleman değerleri ile Şekil 3.10'da gösterildiği gibi 3S-DPS'yi tasarlamak için temel algoritma aşağıda verilmiştir. Hedeflenen faz kayması $\Delta\theta_0$ olmak üzere, burada uygulanacak aşamalar Tablo 3.1'de sıralanmaktadır.

Tablo 3.1: Hesaplama adımları.

Adım-1. Ana tasarım parametresinin hesaplanması $\omega_0 = 1$, μ	$\mu = \tan\left(\frac{\Delta\theta_0}{4}\right)$
Adım-2. Normalize seri kol endüktörünün hesaplanması, L_1	$L_1 = \frac{1}{\omega_0}\mu$
Adım-3. Normalize seri kol kapasitörünün hesaplanması, C_2	$C_2 = \left(\frac{1}{\omega_0}\right)\left(\frac{1}{\mu}\right)$
Adım-4. Normalize çapraz kol kapasitörünün hesaplanması, C_1	$C_1 = L_1$
Adım-5. Normalize çapraz kol endüktörünün hesaplanması, L_2	$L_2 = C_2$

Önemle belirtmek gerekir ki, simetrik bir latis yapısının, giriş ve çıkış terminallerinden toprağın izole edilmesi amacıyla simetrik gerilim kaynaklarıyla sürülmesi gerekmektedir. Her gerilim kaynağının iç direnci R_G = 50 Ω ise, sürücü Thevénin kaynağının eşdeğer iç direnci $R=2R_G=100\,\Omega$ olur. Benzer şekilde, çıkış portunda toprağı çıkış terminallerinden izole etmek için, her terminal bir $R_L=50\,\Omega$ ile bağlanır, böylece eşdeğer çıkış portu sonlandırma direnci $R=2R_L=100\,\Omega$ olur. Bu pratik hususlar, Şekil 3.10, Şekil 3.11 ve Şekil 3.12'de izah edilmektedir. Bu durumda, sadelik açısından, SSS-DPS veya simetrik kafes bölümlerinin saçılma parametreleri $R=100\,\Omega$ referansına göre tanımlanır ve gerçek SSS-DPS'nin eleman değerleri (3.29), (3.30) ve (3.40) kullanılarak $R=100\,\Omega$ ile hesaplanır. (3.49-3.52) arası denklemler ve Tablo 3.1'de verilen hesaplama adımları izlendiğinde, $\Delta\theta = 45°, 90°,$ $135°$ ve $180°$ normalize komponent değerleri elde edilerek Tablo 3.2'de verilmiştir.

Tablo 3.2: Normalize komponent değerleri.

	$L_1 = C_1$	$L_2 = C_2$
$\Delta\theta = 45^\circ$	0.1989	5.0273
$\Delta\theta = 90^\circ$	0.4142	2.4142
$\Delta\theta = 135^\circ$	0.6682	1.4966
$\Delta\theta = 180^\circ$	1	1

Tablodaki değerlere karşılık gelen toplam faz kaymaları ($\Delta\theta$) Şekil 3.13a'da gösterilmektedir. Bu şekilden de görüldüğü gibi, $\Delta\theta_0 = 180°$ durumu veya $\frac{\Delta\theta_0}{4} = 45°$ durumu, (3.53) eşitliğinin doğası gereği tüm frekanslarda mükemmel bir faz dağılımını sağlamaktadır. Hedef faz kayması $\Delta\theta_0 = \Delta\theta(\omega_0)$ değeri $45°$'den $180°$'ye doğru arttıkça, faz pertürbasyonu sıfıra kadar azalmaktadır. Şekil 3.13b'de maksimum faz pertürbasyonu δ_θ gösterilmektedir. Bu şekilde, ordinat ekseni bir oktav bant genişliği boyunca yüzde cinsinden maksimum sapmayı temsil etmektedir. Apsis ekseni ise faz eğrilerine karşılık gelen$45°, 90°,\ 135°$ ve $180°$ hedef faz kaymaları ile ilişkilendirilmiştir. Bu bağlamda, $\omega_0 = 1$ değeri, $0.6 \leq \omega \leq 1.2$ aralığını kapsayan bir oktav bant genişliğinin merkez frekansı olarak alınmıştır. Yüzde cinsinden maksimum faz kayması sapması δ_θ ile ifade edilmiştir. Maksimum sapma ya da pertürbasyonun bandın alt ucunda meydana geldiği gözlemlenmiştir. Bu durumda, $\omega_1 = 0.6$ için faz kayması şu şekilde verilir:

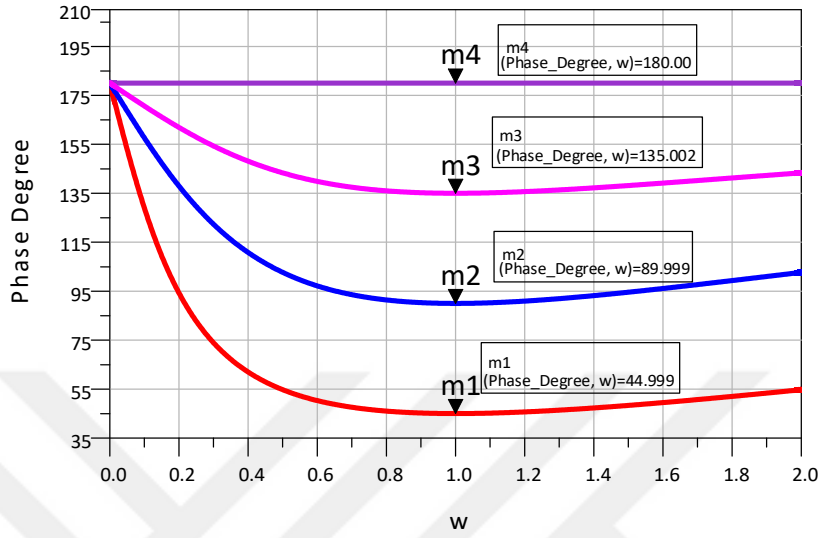
$$\Delta\theta(\omega_1) = \Delta\theta_1 = \Delta\theta_0 + \delta_\theta\Delta\theta_0 \tag{3.56}$$

Yukarıdaki denkleme göre maksimum faz sapması, Tablo 3.3'te gösterildiği gibi her bir faz eğrisi için hesaplanabilir.

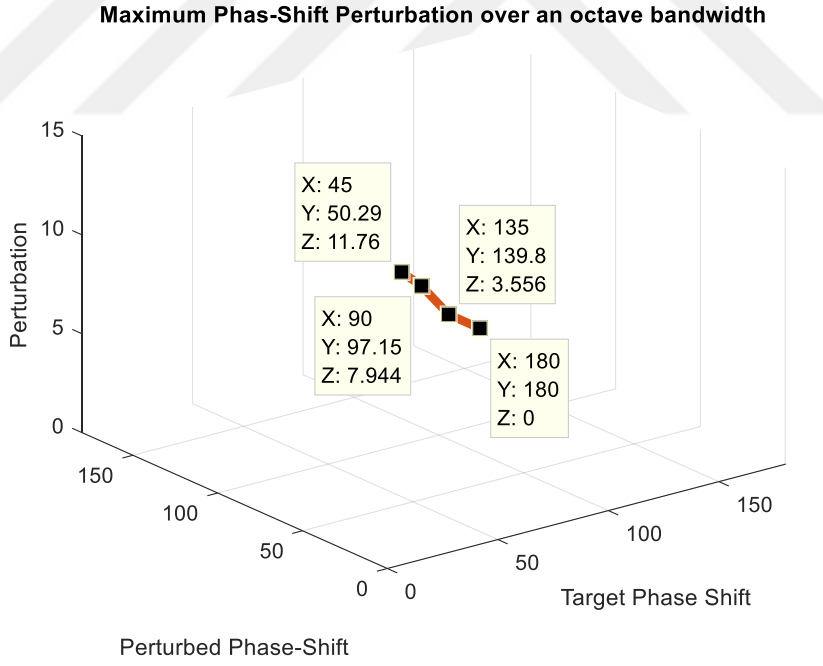
Tablo 3.3: Faz eğrisine karşılık maksimum faz pertürbasyonu δ_θ.

	$\Delta\theta_1$ ($\omega_1 = 0.6$)	$\delta_\theta = \frac{\Delta\theta_1 - \Delta\theta_0}{\Delta\theta_0}$ (%)
$\Delta\theta = 45^\circ$	50.29	11.76
$\Delta\theta = 90^\circ$	97.15	7.944
$\Delta\theta = 135^\circ$	139.8	3.5556
$\Delta\theta = 180^\circ$	180	0

Bu durumda, pertürbasyon δ_θ, hedef faz kaymaları $\Delta\theta_0$ ve seçilen çalışma frekans bandı üzerindeki maksimum değeri $\Delta\theta_1$ cinsinden ifade edilebilir. Bu nedenle, Tablo 3.3'te hesaplanan değerler Şekil 3.13b'de grafik olarak gösterilmiştir.



(a)



(b)

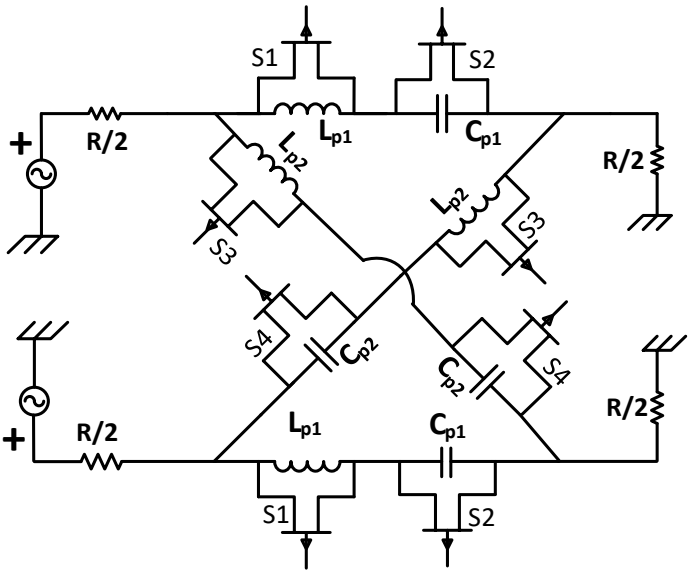
Şekil 3.13: 45°, 90°, 135° ve 180° için faz kaymaları. (a) $\Delta\theta(\omega) = 45°$ 90°, 135° ve 180°. (b) $\delta_\theta = f(\Delta\theta_0, \Delta\theta)$ [4].

Yukarıdaki tüm hesaplamalar MATLAB programı altında yapılmıştır. Bu hesaplamalar ve tasarım algoritmaları kullanılarak tasarlanan devre ile buna ait simülasyonlar ADS (Advanced Design System) tasarım aracı kullanılarak geçekleştirilmiştir. Simülasyon sonuçlarından görüldüğü üzere hesaplamalar sonucu seçilen normalize kapasite ve bobin değerleriyle sonuçlar ideal çıkmaktadır. İdeal elemanlar kullanıldığından, devre kayıpsızdır ve bu nedenle kazanç grafikleri eklenmemiştir. Pratikte NMOS anahtarlar kullandığından, kayıplar olacağı için kazanç grafikleri de eklenecektir. Bir sonraki bölümde, NMOS transistörler kullanılarak tasarlanan 3S-DPS'in gerçek uygulanışı ele alınacaktır.

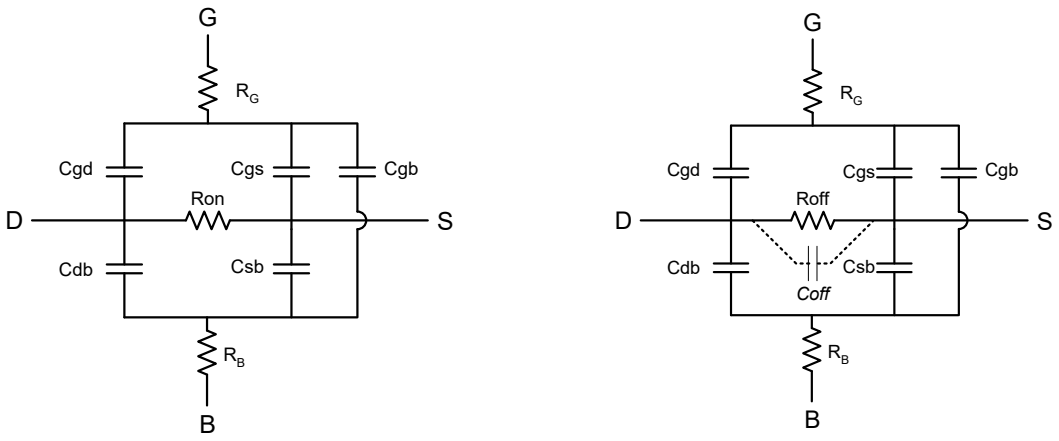
3.5.2. 3S-DPS Topolojisinin NMOS Anahtarlar Kullanarak Tasarlanması

MOSFET'ler RF ve mikrodalga entegre devre uygulamalarında anahtarlama elemanı olarak yaygın kullanılmaktadır. Şekil 3.10'da kullanılan ideal anahtarlar, 3S-DPS topolojisinin pratik uygulamasında MOSFET anahtarlarla değiştirilmiş ve Şekil 3.14'te gösterilmiştir.

Bu bölümde, entegre devre teknolojisiyle üretime elverişli bir dijital faz kaydırıcı konfigürasyonunun devre tasarım detaylarına ve uygulamasına yer verilecektir Pratik uygulamanın genel maliyeti göz önüne alındığında, 0.18 μm silikon temelli CMOS teknolojisinin seçimi, tasarım için uygun görülmüştür. 0.18 μm NMOS transistörün ON ve OFF çalışma modları, Şekil 3.15'te gösterildiği biçimde modellenebilir.



Şekil 3.14: 3S-DPS topolojisinin pratik devre uygulaması.



(a) (b)

Şekil 3.15: MOS anahtar eşdeğer devreleri. (a) ON durumu. (b) OFF durumu.

"ON" durumunda (V_{GS} =1.8 V), modelin en baskın bileşeni mosfetin kanal direnci R_{on} 'dur. Bu çalışmada seçilen üretim prosesi için R_{on} değeri 7.5 Ω ile 60 Ω arasında değişmektedir. "OFF" durumunda (V_{GS}=0 V) ise transistör, C_{DS}=C_{off} olan bir kapasitör gibi davranmaktadır. Seçilen geçit uzunluğu L=180 nm ve geçit genişliği W=200 µm için, $R_{on} \times C_{off}$ çarpımı sabittir ve aşağıdaki şekilde verilmektedir.

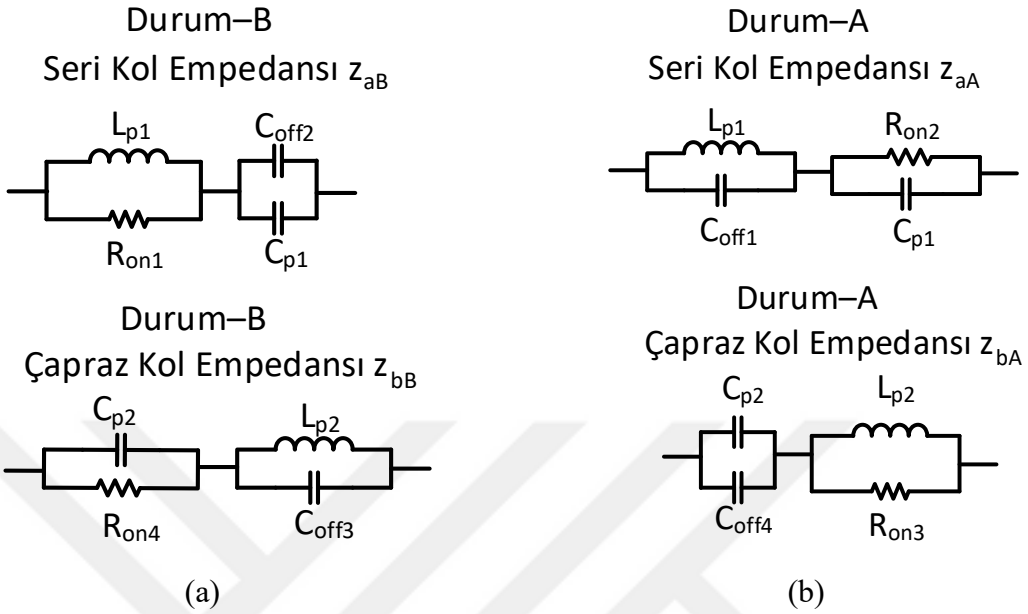
$$R_{on}(\Omega) \times C_{off}(\text{Farad}) = 672 \times 10^{-15} \tag{3.57}$$

Burada R_{on}, NMOS transistörün ON durumundaki direncini, C_{off} ise OFF durumundaki kapasitansını ifade etmektedir. Bu durumda, seçilen ON durumu kanal direnci R_{on} ve OFF durumu kapasitansı C_{off} değerlerine bağlı olarak 3S-DPS hücresinin gerçek devre elemanları belirlenmektedir. CMOS anahtarların modelleri dikkate alınarak, bir SSS-DPS (3S-DPS) yapısının Durum-B ve Durum-A çalışma modları incelenmektedir.

Şekil 3.16'ya göre, Durum-B modunda S_1 ve S_4 anahtarları ON konumundadır. Bu nedenle, NMOS transistörleri L_{p1} ve C_{p2} bileşenlerini sırasıyla R_{on1} ve R_{on4} kanal dirençleriyle yükler. Bu çalışma modunda S_2 ve S_3 OFF konumundadır. Dolayısıyla, NMOS transistörleri C_{p1} ve L_{p2} bileşenlerini sırasıyla C_{off2} ve C_{off3} kapasitanslarıyla yükler. Bu durumda devre, Şekil 3.16a' da gösterilen simetrik latis eşdeğer devre yapısının çalışmasına benzemektedir.

Benzer şekilde, Durum-A modunda S_2 ve S_3 anahtarları ON durumdadır. Bu nedenle, NMOS transistörleri C_{p1} ve L_{p2} bileşenlerini sırasıyla R_{on2} ve R_{on3} kanal dirençleriyle yükler. Bu çalışma modunda S_1 ve S_4 OFF durumundadır. Dolayısıyla, NMOS transistörleri L_{p1} ve C_{p2}

bileşenlerini sırasıyla C_{off1} ve C_{off4} kapasitanslarıyla yükler. Bu durumda devre, Şekil 3.16b' de gösterilen simetrik latis eşdeğer devre yapısının çalışmasına benzemektedir.



Şekil 3.16: Seri ve çapraz kol empedansları eş değer devresi. (a) Durum-B. (b) Durum-A.

Pratik devre için tasarım algoritmasındaki hesaplama adımlarında, [4] numaralı referansta verilen formüller kullanılmıştır. Bu algoritma, tasarımcının önerilen sayısal faz kaydırıcı topolojisi 3S-DPS'nin normalize ve gerçek eleman değerlerini tahmin etmesini sağlamaktadır. Pratik tasarım algoritması dört aşamadan oluşmaktadır.

Birinci aşamada, simetrik gecikmeli ve öncü bölümlerin temel tasarım bileşen değerleri (L_1, C_1, L_2, C_2) olarak hesaplanmıştır. İkinci aşamada, seçilen üretim teknolojisi dikkate alınarak NMOS anahtarları S_1, S_2, S_3 ve S_4 tasarlanmıştır. Anahtar veya MMIC üretim teknolojisi, transistörlerin OFF durum kapasitanslarının optimum değerini belirler ve bu da anahtarların ON durumundaki dirençlerini verir. Bu nedenle, algoritmanın bu bölümünde, OFF durum kapasitansları C_{off2} ve C_{off4}'ün optimum değerlerinin (C_1, C_2)'nin minimum değerinden küçük veya bu değere eşit olması ve kapasitör kontrol katsayıları k_2 ve k_4'ün uygun değerlerde seçilmesi gerekmektedir. Her bir anahtar transistörü farklı V_{GS} ile kutuplanıyorsa, o zaman $C_{off2} \leq C_2$, $C_{off4} \leq C_1$ olmalıdır. Ayrıca, S_1 ve S_3 kaybını azaltmak için C_{off1} ve C_{off3} mümkün olduğunca büyük seçilmelidir, bu da R_{on1} ve R_{on3} kanal dirençlerinin değerini azaltır. Algoritmanın üçüncü aşamasında, 3S-DPS'nin normalize bileşen değerleri (L_{p1}, C_{p1}) ve (L_{p2}, C_{p2}) hesaplanır. Son olarak ise dördüncü aşamada gerçek eleman değerleri belirlenir.

4. BULGULAR

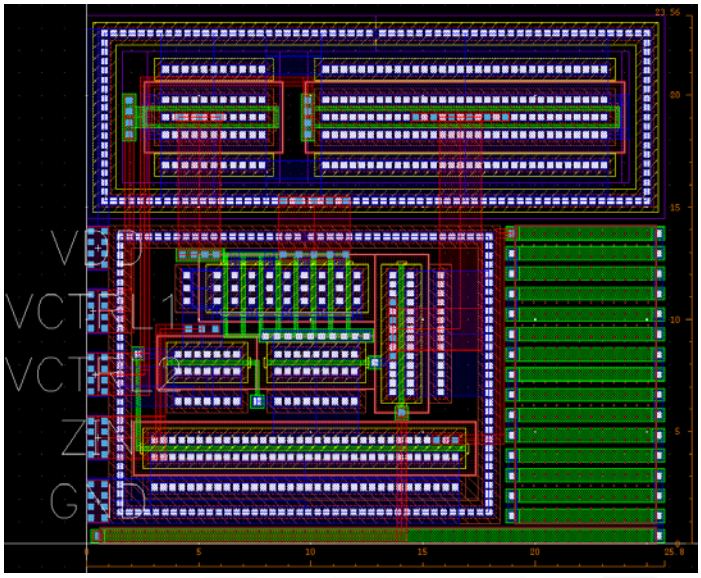
4.1. ÖNERİLEN AKTİF ENDÜKTÖRÜN PERFORMANS SONUÇLARI

Bölüm 3.1'de önerilen tasarım, 1.8 V besleme gerilimi ile 180 nm RFCMOS teknolojisi kullanılarak gerçekleştirilmiştir. Devre şeması olarak Şekil 3.3 dikkate alınarak, referans tasarım için devre parametreleri ve eleman değerleri, Tablo 4.1'de verildiği şekilde hassasiyetle hesaplanmış ve ayarlanmıştır. Bu parametreler, 600 mV ile 1.2 V arasında değişen V_{CTRL1} ve V_{CTRL2} kontrol gerilimlerine karşılık gelmektedir. V_{CTRL1} öncelikle frekans bandını kontrol ederken, V_{CTRL2} endüktans değerleri üzerinde etkiye sahiptir. Daha yüksek bir V_{CTRL1}, daha düşük bir rezonans frekansı ile sonuçlanırken, tersi durumda frekans artmaktadır. Benzer şekilde, endüktans değeri V_{CTRL2} ile orantılıdır. Kontrol gerilimlerindeki değişimler, kutuplama akımları I_1 ve I_2'yi de etkileyerek toplam güç tüketimini değiştirmektedir. M_{1P} ve M_{2P} PMOS akım kaynakları olduğundan, daha yüksek kontrol gerilimleri bu transistörlerin aşırı sürme gerilimlerini azaltmakta ve böylece güç tüketimini düşürmektedir.

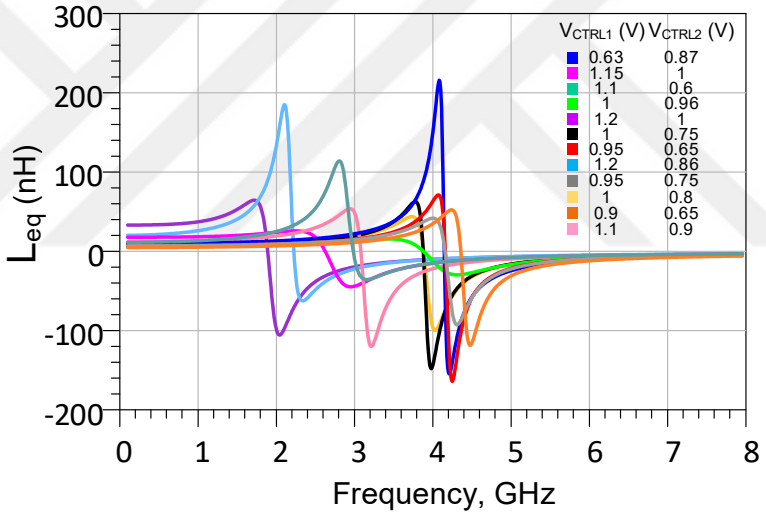
Tablo 4.1: Devreye ait parametre değerleri.

Parametre	Değer	Parametre	Değer
$\mathbf{M_{1P(W/L)}}$	9.8 µm/0.18 µm	$\mathbf{M_{2N,3N(W/L)}}$	14 µm/0.18 µm
$\mathbf{M_{2P(W/L)}}$	26 µm/0.18 µm	$\mathbf{M_{4N(W/L)}}$	4 µm/0.18 µm
$\mathbf{M_{1N(W/L)}}$	3.2 µm/0.18 µm	$\mathbf{M_{5N(W/L)}}$	5.8 µm/0.18 µm

Önerilen aktif endüktörün serim görünümü Şekil 4.1'de verilmiştir ve sadece 0.0006 mm² (23.56 µm × 25.8 µm) alan kaplamaktadır. Şekil 4.2'de gösterildiği üzere, kontrol gerilimlerinin 600 mV ile 1.2 V arasında değiştirilmesiyle endüktans değerinin 4.5 nH ile 215 nH arasında değiştiği gözlemlenmektedir.



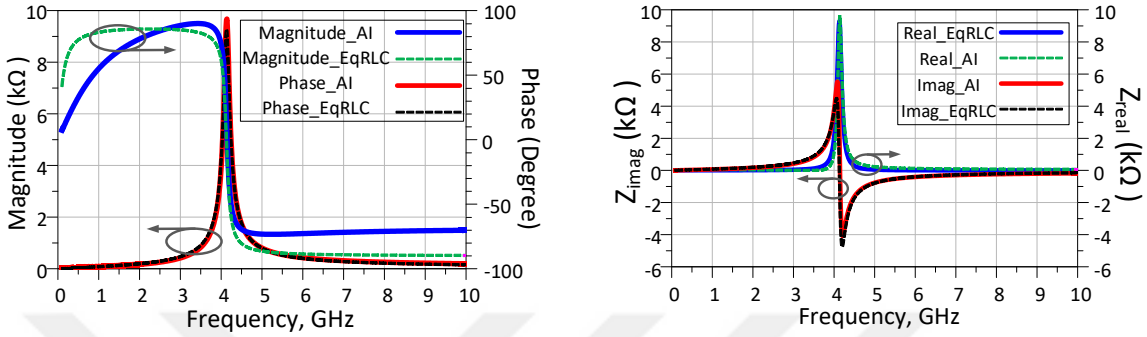
Şekil 4.1: Tasarlanan aktif endüktörün serim (layout) görünümü.



Şekil 4.2: Tasarlanan aktif endüktörün farklı kontrol gerilimlerine karşılık endüktans değişimi.

Gerçekleştirilen simülasyonlar sonucunda, elde edilen aktif endüktörün giriş empedansına ait performans karakteristikleri Şekil 4.3'te sunulmuştur. Giriş empedansının (Z_{in}) genlik ve faz tepkileri Şekil 4.3a'da gösterilmektedir. Şekil 4.3a incelendiğinde, tasarımın 4.1 GHz'e kadar endüktif davranış sergilediği görülmektedir. Empedans fazının 90°'ye yaklaşması, ideal ve yüksek kaliteli bir endüktör elde edilmesi açısından hedeflenen endüktif karakteristiği doğrulamaktadır. Şekil 4.3b'de görüldüğü üzere, 4.1 GHz'in üzerinde Z_{in}'in sanal kısmının negatif değere dönmesi, devrenin kapasitif davranışa geçtiğini göstermektedir.

Ayrıca, önerilen aktif endüktörün eşdeğer RLC modeli Şekil 3.1b temel alınarak oluşturulmuş olup, yaklaşık parametreler L_{eq} = 11.78 nH, R_s = 8.21 Ω, C_p = 0.126 pF ve $R_P \approx$ 50 kΩ olarak elde edilmiştir. RLC modelinin simülasyon sonuçları da Şekil 4.3'te gösterilmiştir.

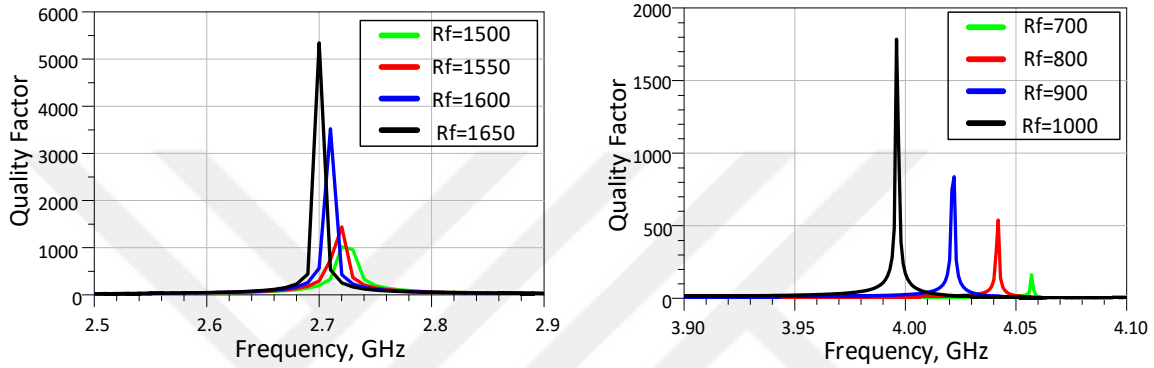


Şekil 4.3: Önerilen aktif endüktörün giriş empedansı (Z_{in}). (a) Genlik ve faz. (b) Gerçel ve sanal kısımlar.

Ayrıntılı karşılaştırma, tasarlanan aktif endüktör ve RLC modelinin sonuçlarının oldukça uyumlu olduğunu ortaya koyarak, eşdeğer modelin doğrulamaktadır. Önerilen aktif endüktörde, yükseltme çevrimini (boosting loop) düzenlemek ve genel performansı artırmak amacıyla, jiratör-C yapısı ile G_m-artırma katı arasına bir geri besleme direnci (R_f) eklenmiştir. Eklenen bu R_f geri besleme direnci, çevrim kazancını sınırlayan, artırılmış geçiş iletkenliğini kararlı hâle getiren ve eşdeğer paralel kayıp iletkenliğini (G_p) azaltan kontrollü bir geri besleme yolu oluşturmaktadır. (3.7) numaralı denklemde verilen analitik ifadelerden görüldüğü üzere, elde edilen eşdeğer endüktans L_{eq}, R_f değeriyle orantılı olarak artmaktadır. Ayrıca L_{eq} ve C_p değerleri (3.8) ve (3.9) numaralı denklemlerde yerine konulduğunda, daha yüksek bir R_f değerinin kalite faktörünü doğrudan artıracağı görülmektedir. Matematiksel hesaplamaları ve denklemleri doğrulamak amacıyla, farklı R_f değerleri için kalite faktörünün değişimini gösteren simülasyon sonuçları Şekil 4.4a ve Şekil 4.4b'de sunulmuştur. Şekillerden görüldüğü üzere, kalite faktörü 4.1 GHz civarında 1000 seviyelerine ulaşmakta ve 2.7 GHz frekansında ise 5000'e kadar yükselebilmektedir.

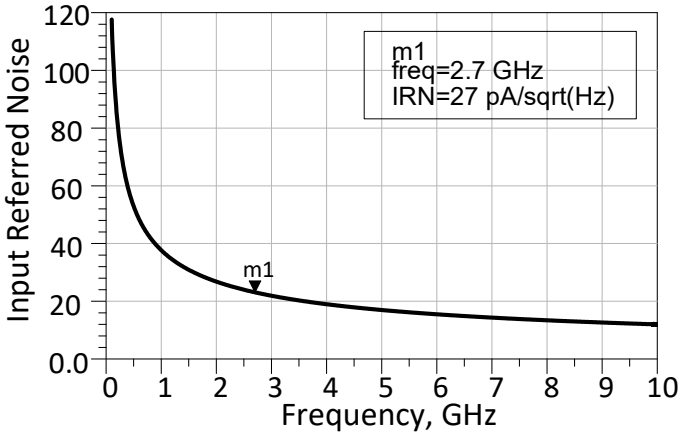
Şekil 4.4'te gözlenen yüksek kalite faktörü, iki temel mekanizmanın ortak etkisinden kaynaklanmaktadır. Birinci olarak, çapraz bağlı M_{1N}-M_{2N} çifti tarafından sağlanan negatif direnç kompanzasyonu, devredeki kayıpları önemli ölçüde azaltmaktadır. İkincisi, M_{4N} etrafında oluşturulan G_m-artırma çevrimi, efektif geçiş iletkenini belirgin şekilde artırmaktadır. Bu iki mekanizma birlikte çalışarak kalite faktörünün yükselmesine katkı sağlamaktadır.

Önerilen jiratör-C aktif endüktörde, çapraz bağlı elemanların sağladığı negatif transkondüktansın, temel transkondüktans katının parazitik kanal ve kutuplamaya bağlı dirençlerini neredeyse tamamen yok etmesiyle R_s eşdeğer seri direnci çok küçük hâle gelir. Aynı zamanda, G_m-artırma yolu (M_{2P}, M_{5N}) ve geri besleme direnci R_f birlikte çalışarak, etkin g_{m4} değerini yükseltirken paralel iletkenlik G_p'yi azaltır; böylece eşdeğer paralel direnç ($R_p \approx 1/G_p$) artar. Bununla birlikte, parazitik etkiler, cihaz uyumsuzlukları ve pratik uygulama sınırlamalarının elde edilebilecek Q değerini düşürebileceği göz önünde bulundurulmalıdır.



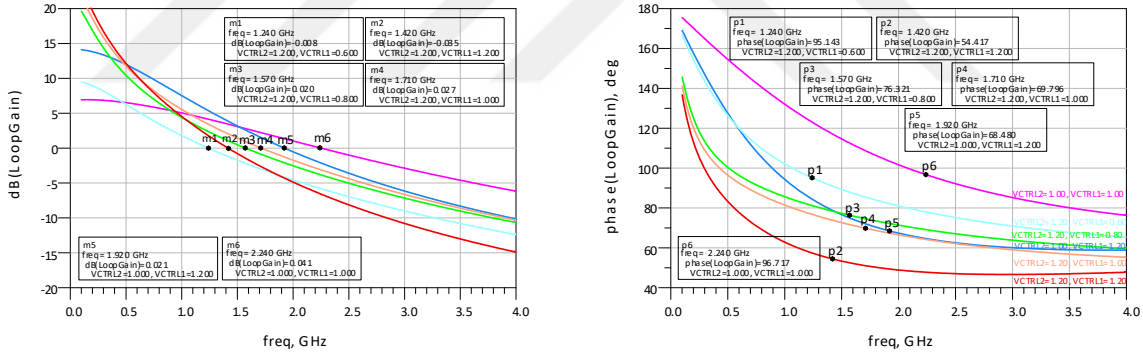
Şekil 4.4: Önerilen aktif endüktörün simülasyon sonuçları. (a) Düşük frekansta R_f değişiminin kalite faktörüne etkisi. (b) R_f değişiminin kalite faktörüne etkisi.

Devrenin gürültü performansını değerlendirmek amacıyla girişe referanslanan akım gürültüsünün simülasyon sonuçları Şekil 4.5'te verilmiştir. Şekilde görüldüğü üzere, kalite faktörünün en yüksek olduğu 2.7 GHz frekansında girişe referanslanan akım gürültüsü 27 $\mathrm{pA}/\sqrt{\mathrm{Hz}}$ seviyesindedir.



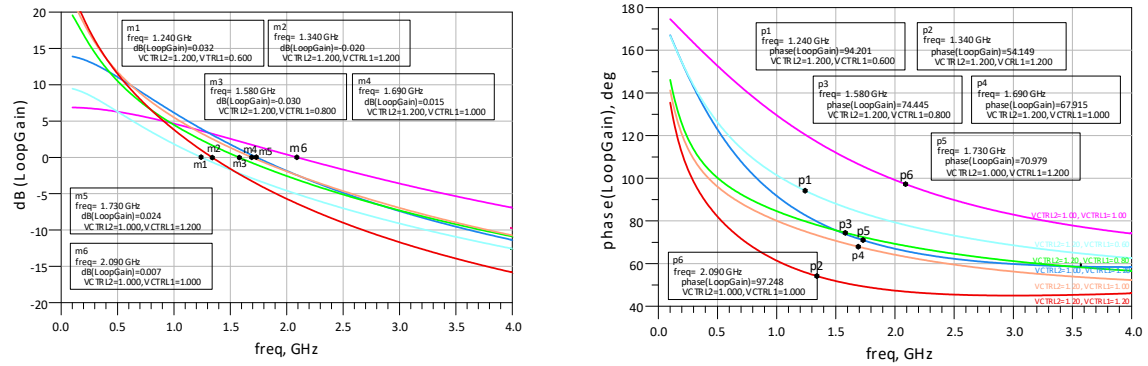
Şekil 4.5: Girişe referanslanan akım gürültüsü.

Önerilen aktif endüktörün kararlılığını değerlendirmek için iki ayrı döngü kazancı (loop-gain) analizi gerçekleştirilmiştir. Birinci döngü, geri besleme direnci R_f tarafından oluşturulmuş olup, döngü kazancı R_f yolu kesilerek ve ilgili cevap ölçülerek elde edilmiştir. İkinci döngü, G_m-artırma yoluna karşılık gelmekte olup, döngü kazancı benzer şekilde dahili G_m-artırma döngüsü kesilerek çıkarılmıştır. Her iki döngü için çeşitli kontrol gerilimi (V_{CTRL}) değerleri altında döngü kazanç eğrileri oluşturulmuştur. Düşük kontrol gerilimi değerlerinde, tüm döngü kazançları birim değerin altında kalmakta ve bu durum kararlı bir çalışma bölgesini göstermektedir. Döngü kazancının 1 değerini aştığı durumlarda, ilgili genlik ve faz yanıtları sırasıyla R_f yolu ve G_m-artırma yolu için Şekil 4.6 ve Şekil 4.7'de gösterilmiştir. Şekil 4.6b ve Şekil 4.7b incelendiğinde, faz marjlarının yaygın olarak kabul edilen kararlılık sınırlarının üzerinde olduğu ve tümünün 45°'yi aştığı görülmektedir. Simülasyon sonuçlarına dayanarak, önerilen aktif endüktörün V_{CTRL} değerleri 1.2 V'nin altında iken kararlı bir şekilde çalıştığı, bu seviyenin üzerinde aşırı artırım nedeniyle kararsızlığın ortaya çıkabileceği gözlemlenmiştir. Bu analiz, kullanılan komponent değerleri ile aktif endüktörün önerilen çalışma koşulları altında kararlı bir davranış sergilediğini göstermektedir.



(a) (b)

Şekil 4.6: Önerilen aktif endüktörün R_f yolu üzerindeki döngü kazancı sonuçları. (a) Genlik. (b) Faz.

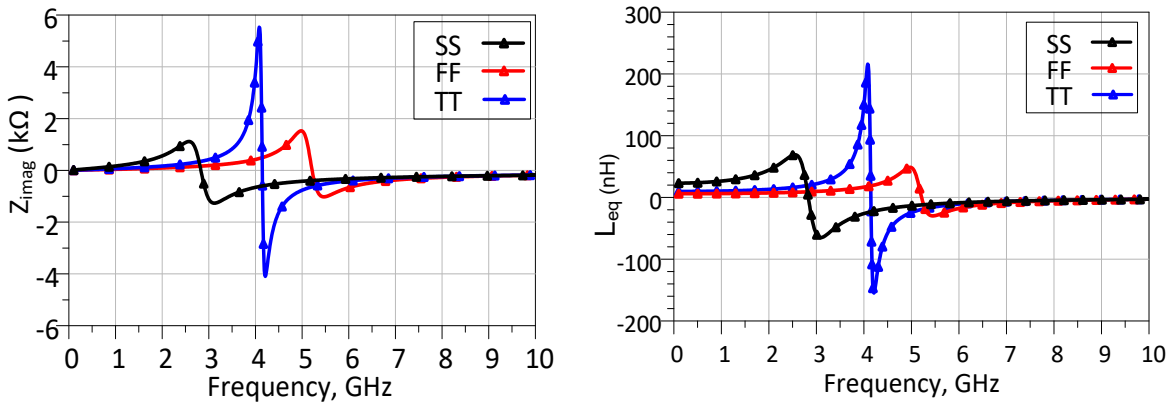


(a) (b)

Şekil 4.7: Önerilen aktif endüktörün G_m-artırma yolu üzerindeki döngü kazancı sonuçları. (a) Genlik. (b) Faz.

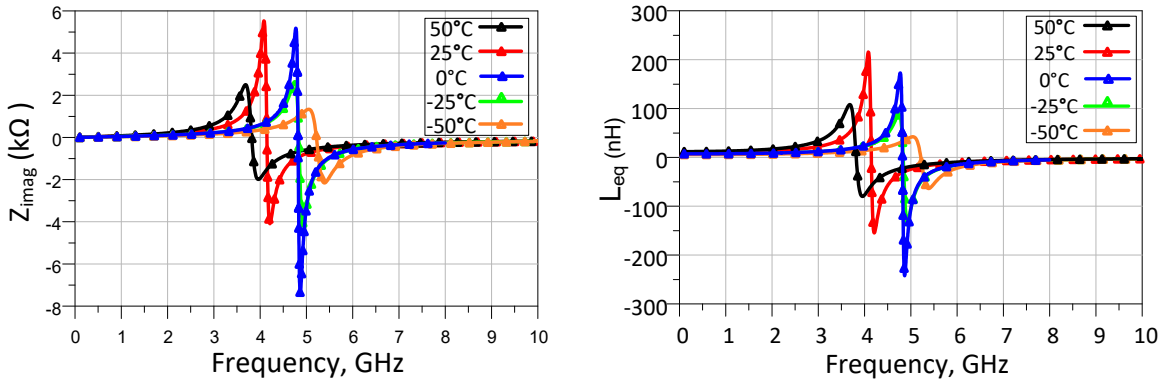
Önerilen aktif endüktörün pratik çalışma koşulları altındaki dayanıklılığını değerlendirmek amacıyla köşe, sıcaklık ve Monte Carlo analizleri gerçekleştirilmiştir. Bu analizler, tasarımın üretim süreci değişimlerine, sıcaklık değişimlerine ve cihaz uyumsuzluklarına karşı hassasiyetini değerlendirmektedir. MOSFET'lerde, oksit kalınlığı, katkılama yoğunluğu ve eşik gerilimi gibi proses parametreleri değişiklik gösterebilir ve bu durum nominal değerlerden sapmalara yol açar. Sonuç olarak, akım, her parametredeki dalgalanmalara bağlı olarak Fast Corner'da daha yüksek veya Slow Corner'da daha düşük olabilir. Bir devre tasarlanırken, tasarımcının devrenin bu proses değişimlerine uyumlu olduğundan emin olması gerekmektedir.

Bu çalışmada, RFCMOS 0.18 µm model parametreleri kullanılarak köşe analizleri yapılmıştır. TT (Typical-Typical), FF (Fast-Fast) ve SS (Slow-Slow), sırasıyla tipik, hızlı ve yavaş proses varyasyonlarını temsil etmektedir. Şekil 4.8a ve Şekil 4.8b'de gösterildiği gibi köşe analizleri, ilgili köşe için elde edilen değerde yalnızca küçük değişimler olduğunu ortaya koymaktadır. Beklendiği gibi, farklı köşe durumları performansta belirgin değişikliklere yol açsa da devrenin genel davranışını değiştirmemektedir. Bir analog devre, sıcaklık değişimlerine maruz kalabileceğinden, giriş empedansının sanal kısmı ve eşdeğer endüktans için sıcaklık tarama (temperature sweep) analizleri gerçekleştirilmiş ve sonuçlar Şekil 4.9a ile Şekil 4.9b'de gösterilmiştir.



(a) (b)

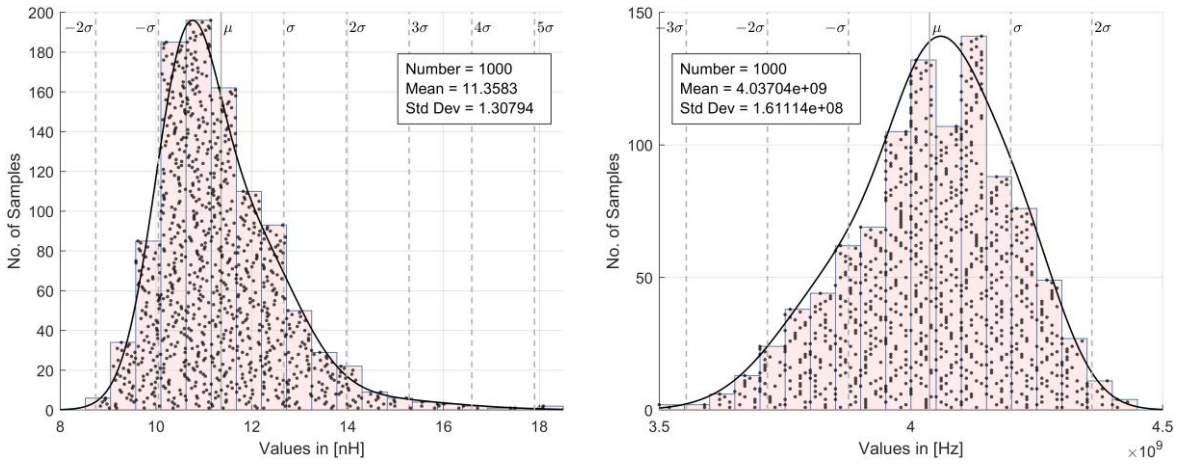
Şekil 4.8: Önerilen aktif endüktöre ait köşe analizleri. (a) Giriş empedansının sanal kısmı. (b) Eşdeğer endüktans.



(a) (b)

Şekil 4.9: Önerilen aktif endüktöre ait sıcaklık değişim etkisi. (a) Giriş empedansının sanal kısmı. (b) Eşdeğer endüktans.

Monte Carlo analizi, bir devrenin proses değişimlerini ve cihaz uyumsuzluklarını incelemek ve bunların tasarım üzerindeki etkilerini değerlendirmek için kullanılabilir. Bu nedenle, devre performansındaki değişimleri incelememize ve tahmin etmemize olanak sağlar. Sigma varyasyonları ile Gauss dağılımı uygulanarak, 1000 örneklem büyüklüğünde Monte Carlo analizi gerçekleştirilmiştir. Şekil 4.10a ve Şekil 4.10b, simüle edilen parametrelerin histogramlar üzerinden istatistiksel dağılımını göstermektedir. Şekillerden, simüle edilen parametrelerin ortalama değerlerinden düşük standart sapmalara sahip olduğu görülebilmektedir.



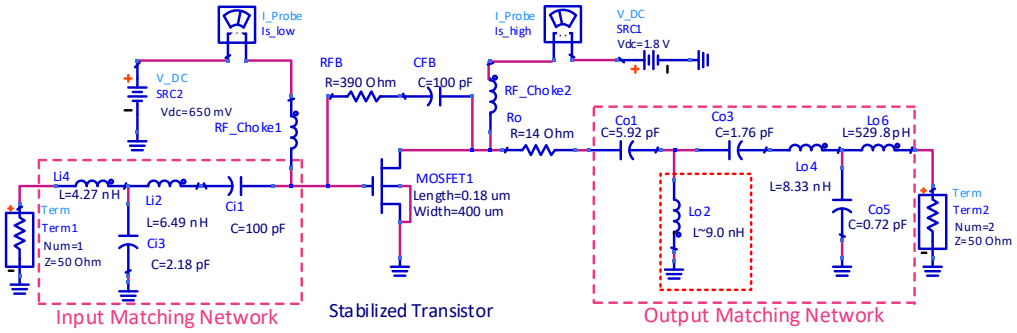
(a) (b)

Şekil 4.10: Aktif endüktörün Monte Carlo simülasyonuna dayalı histogramı. (a) Eşdeğer endüktans. (b) SRF (Öz Rezonans Frekansı).

4.2. ÖNERİLEN AKTİF ENDÜKTÖRÜN GENİŞ BANT RF KUVVETLENDİRİCİ TASARIMI UYGULAMASI

Bu bölümde, Bölüm 3.1'de önerilen ve Bölüm 4.1'de incelenen aktif endüktör yapısının bir mikrodalga kuvvetlendirici sisteminde uygulanması gösterilmektedir. Özellikle, CMOS teknolojisi kullanılarak 0.8–2.1 GHz frekans bandında çalışan geniş bantlı küçük işaret RF kuvvetlendirici tasarlamak hedeflenmiştir. Bu tasarım, 6 GHz altındaki 5G ve ötesi kablosuz iletişim sistemleri için uygundur. Bunu gerçekleştirmek amacıyla, genişliği W=400 μm ve uzunluğu L=180 nm olan ortak kaynaklı bir transistör kullanılmış, RF boğma bobinler üzerinden uygulanan V_{DC}=1.8 V savak gerilimi ve V_{GG}= 0.65 V geçit gerilimi ile kutuplanmıştır. Ayrıca, kararlılığı artırmak amacıyla transistörün savak ile geçit terminalleri arasına bir geri besleme direnci R_{FB} yerleştirilmiş ve geri besleme yolunda DC kaçaklarını engellemek için bir geri besleme kapasitörü C_{FB} eklenmiştir. Kararlılığı daha da artırmak için transistörün savak ucuna küçük değerli bir seri R_O direnci dahil edilmiştir.

Bu sabit koşullar altında, kutuplanmış ve kararlı hale getirilmiş transistörün S-parametreleri ölçülmüştür. Ölçülen bu S-parametreleri, mikrodalga uygulamaları için standart olan 50 Ω kaynak ve yük terminasyonlarına uygun uyumlandırma devrelerini tasarlamak için kullanılmıştır. Tasarım sürecinde, sistemin çevrim güç kazancı (TPG) Basitleştirilmiş Gerçek Frekans Tekniği (SRFT) kullanılarak optimize edilmiştir. SRFT, empedans veya admitans gösterimlerine ihtiyaç duymak yerine doğrudan transistörün S-parametrelerini kullandığı için, geniş bantlı mikrodalga kuvvetlendiricilerin tasarımı için sağlam bir sayısal yöntem olduğu çalışmalarda açıklanmaktadır [89-92]. Seçilen hedef minimum kazanç seviyesi T_0=14 dB için, hem giriş uyumlandırma devresi (IMN) hem de çıkış uyumlandırma devresi (OMN) ideal devre elemanları ile sentezlenmiştir. Tasarlanan kuvvetlendiricinin nihai şeması Şekil 4.11'de gösterilmektedir. Şekil incelendiğinde, OMN'de 9 nH değerine sahip L_{O2} endüktörünün, sinyal yolu ile şönt bağlı olması nedeniyle önerilen aktif endüktör devresi tasarımı ile entegrasyon için oldukça uygun olduğu görülmektedir. Aktif endüktör tasarımını doğrulamak amacıyla, L_{O2} transistörü önerilen aktif endüktör ile değiştirilmiş ve aktif endüktörün parametreleri hedef endüktans değerine yakın olacak şekilde dikkatlice ayarlanmıştır. Ayrıca, tasarlanan aktif endüktörün eşdeğer RLC modeli çıkarılmış ve eleman değerleri L_{eq}=9.5 nH, R_s=0.5 Ω, C_p=0.25 pF ve $R_p \approx 1k\Omega$ olarak belirlenmiştir. İlgili simülasyon sonuçları Şekil 4.12 ve Şekil 4.13'te sunulmaktadır.



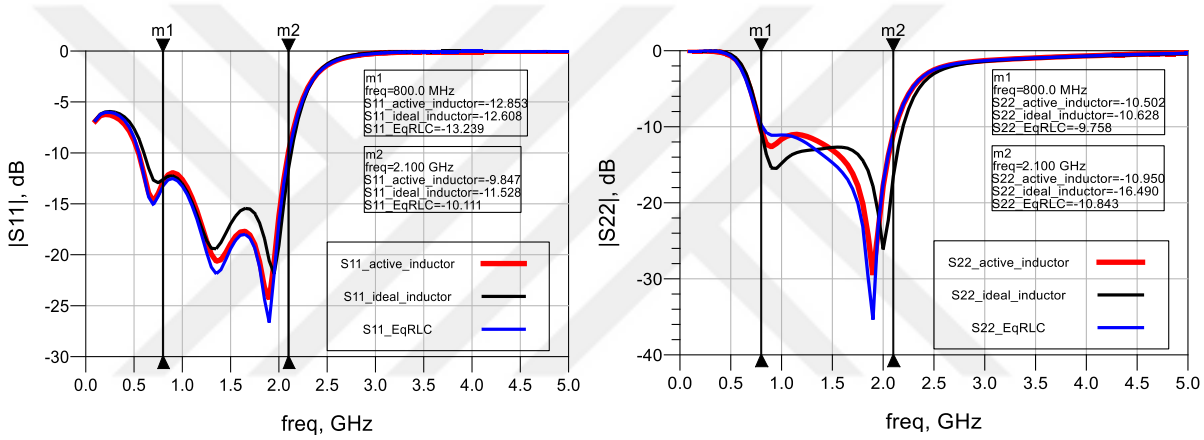
Şekil 4.11: Tasarlanan geniş bantlı RF kuvvetlendirici ve OMN'de şönt endüktör L_{O2}'yi gerçekleştirmek için önerilen aktif endüktörün kullanımı.

Şekil 4.12a ve 4.12b sırasıyla kuvvetlendiricinin giriş ve çıkış yansıma (reflectance) sonuçlarını göstermektedir. Her iki durumda da (ideal endüktör ve aktif endüktör), $|S_{11}|$ ve $|S_{22}|$, çalışma frekans bandı boyunca –10 dB'nin altında kalmaktadır. Şekillerin analizi, giriş ve çıkış yansıma performanslarının ideal ve aktif endüktörlü durumlar için çalışma bandı boyunca birbirine yakın olduğunu ortaya koymaktadır. Şekil 4.13a'da, kuvvetlendiricinin TPG'si hem ideal endüktör hem de aktif endüktör durumu için sunulmuştur. Şekilden görüldüğü üzere, aktif endüktör ile elde edilen performans ideal durumla neredeyse eşdeğer olup, kazanç 13.43 dB ile 13.88 dB arasında değişmekte ve ideal duruma kıyasla yalnızca minimal ve ihmal edilebilir bir azalma göstermektedir. Şekil 4.13b'de verilen $|S_{12}|$ grafiği, aktif endüktör ve ideal model sonuçlarının uyum içinde olduğunu, $|S_{12}|$ değerinin yaklaşık –20 dB'ye ulaştığını göstermekte ve bu da ilgili frekans bandında iyi bir izolasyon performansına işaret etmektedir.

Şekil 4.14a'da, hem aktif endüktör hem de ideal endüktör durumları için kuvvetlendiricinin gürültü katsayısı (NF) performansı gösterilmektedir. Şekil incelendiğinde, alt kesim frekansında NF değeri için yaklaşık 1.48 dB'lik bir artış ile 0.8 GHz'de 5.48 dB seviyesine ulaştığı gözlenmektedir. Ancak frekans arttıkça aktif endüktör durumu, ideal endüktörlü performansa yaklaşmakta ve 2.1 GHz'de, NF 3.43 dB değerine düşmektedir. Bu durum, önerilen aktif endüktörün düşük gürültü katsayısı performansı sergilediğini ve ideal duruma yakın olduğunu göstermektedir.

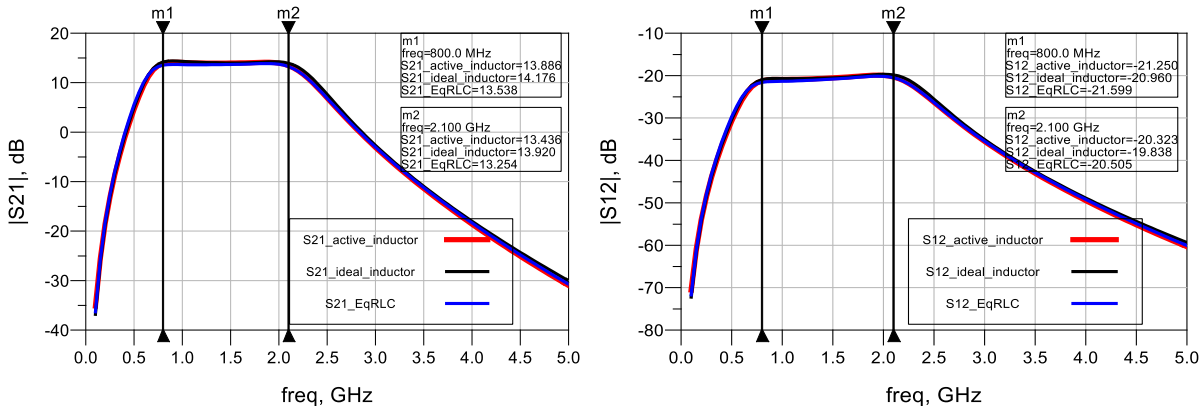
Bu tasarımda, L_{O2} aktif endüktörü DC'de bir iletim sıfırı (transmission zero) yaratmakta ve alt kesim eğimini korumaktadır. Düşük frekansta, L_{O2} kısa devre gibi davranırken, daha yüksek RF frekanslarında (2.1 GHz'e kadar) empedansı açık-devreye dönmektetir. Sonuç olarak, aktif endüktörün gürültü etkisi üst kesim frekansına doğru ihmal edilebilir hale gelmekte ve bu durum Şekil 4.14a'da gözlemlenen gürültü katsayısı davranışını açıklamaktadır. L_{O2} aktif

endüktörünü içeren kuvvetlendiricinin kararlılık analizi, istatistiksel, uyumsuzluk ve proses varyasyonlarını içeren Monte Carlo analizi ile birlikte gerçekleştirilmiştir. Elde edilen Rollett kararlılık faktörü (K), µ-faktör (yük) ve µ-faktör (kaynak) sonuçları sırasıyla Şekil 4.14b, Şekil 4.15a ve Şekil 4.15b'de gösterilmekte olup, nominal değerler (kırmızı eğriler) ve Monte Carlo varyasyonları (gri eğriler) da sunulmuştur. Şekillerden görüldüğü üzere, K-faktörü ve µ-faktörler birim değerinin üzerinde ve yeterli marjlara sahiptir, bu da tüm frekans bandı boyunca kararlı bir çalışmayı göstermektedir. Bu örnek aracılığıyla, önerilen aktif endüktörün RFIC sistemlerinde, özellikle uyumlandırma devrelerinde pasif endüktörlerin yerine kullanılabileceği, 5G ve ötesindeki iletişim sistemleri için umut vadeden ve verimli bir teknoloji olduğu gösterilmiştir.



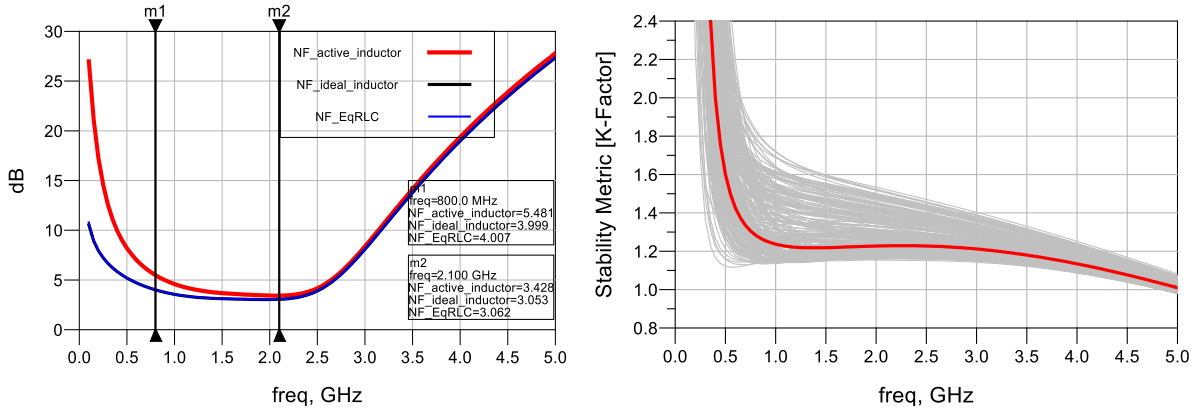
(a) (b)

Şekil 4.12: Tasarlanan kuvvetlendiricinin performans sonuçları. (a) Giriş yansıması. (b) Çıkış yansıması.



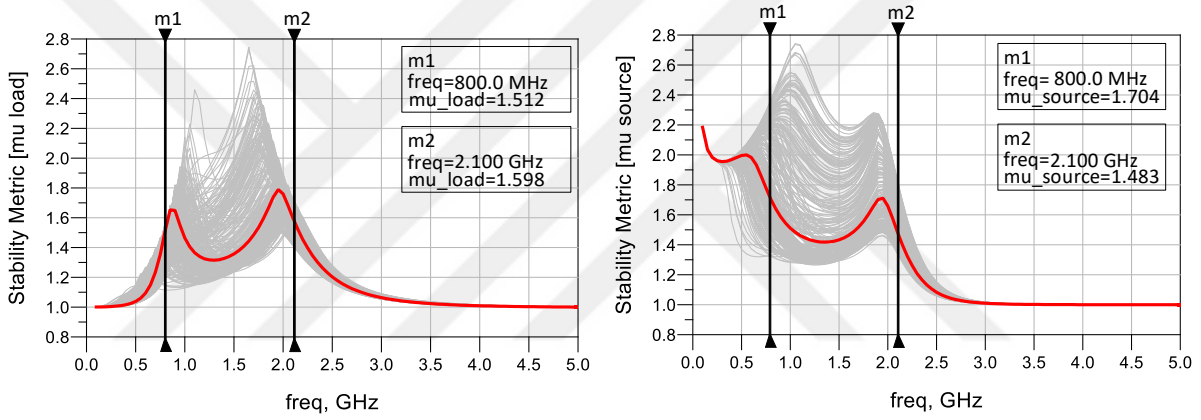
(a) (b)

Şekil 4.13: Tasarlanan kuvvetlendiricinin performans sonuçları. (a) Kazanç. (b) İzolasyon.



(a) (b)

Şekil 4.14: Tasarlanan kuvvetlendiricinin performans sonuçları. (a) Gürültü Katsayısı. (b) Monte Carlo analizi ile kararlılık metriği [K].



(a) (b)

Şekil 4.15: Monte Carlo simülasyonları ile kararlılık metrikleri. (a) μ-yük. (b) μ-kaynak.

Böylelikle bu alt başlık altında elde edilen bulgular değerlendirilecek olursa: Jiratör-C konfigürasyonuna dayalı, düşük güçlü, yüksek kalite faktörlü, ayarlanabilir ve geniş bantlı bir CMOS aktif endüktör sunulmuştur. G_m-artırma tekniğinin uygulanmasıyla, aktif endüktörün hem performans hem de güç verimliliğinde önemli iyileşmeler elde edilmiştir; ayrıca geri besleme direnci kalite faktörünü daha da artırmaktadır. Endüktans, 4.5 nH ile 215 nH arasında geniş bir frekans aralığında ayarlanabilirken, 1.8 V besleme gerilimi altında yalnızca 1.82 mW güç tüketmekte ve girişe referanslı akım gürültüsü 27 $pA/\sqrt{Hz}$ seviyesinde oldukça düşük olarak gözlemlenmektedir, bu da aktif endüktörü düşük gürültülü uygulamalar için ideal hâle getirmektedir. Tasarımın kompakt yapısı, aktif endüktörün 0.0006 mm^2 çip alanı kaplamasıyla ile RF sistemlerine tümleştirmeye uygun güçlü bir aday olmasını sağlamaktadır.

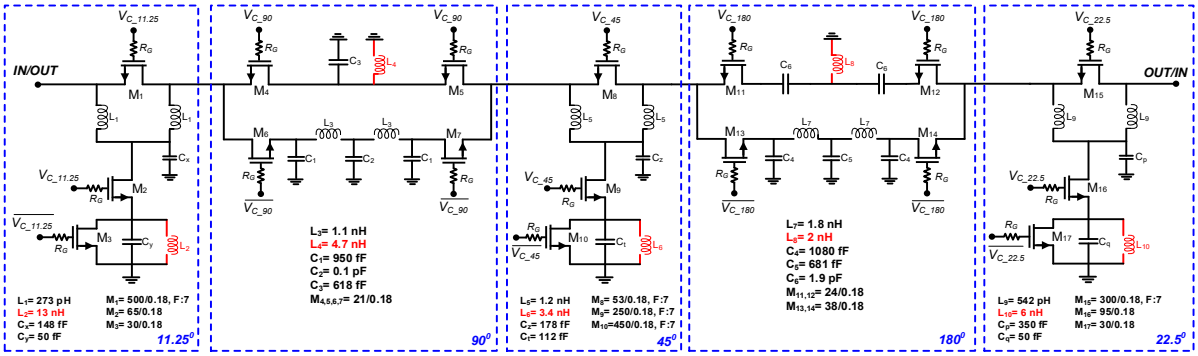
Önerilen aktif endüktörün RF uygulamalarındaki örnek bir kullanımı, RFIC uygulamaları için tasarlanan geniş bantlı bir RF kuvvetlendiricisine entegrasyonu ile gösterilmiştir. Bu kuvvetlendirici 0.8–2.1 GHz çalışma bandında çalışmakta ve neredeyse ideal performans sunmaktadır. Elde edilen sonuçlar, önerilen aktif endüktörün modern kablosuz GSM, 5G ve ileri iletişim sistemlerinin gereksinimlerini karşılayabilme potansiyelini doğrulamaktadır. Önerilen tasarımın dayanıklılığı ve güvenilirliği, sıcaklık, kararlılık, köşe ve Monte Carlo analizleri ile doğrulanmıştır. Sonuç olarak, önerilen aktif endüktör, karmaşık RF devrelerinde tümleştirmeye uygun, kompakt ve verimli bir endüktif bileşen olarak, gelecekteki kablosuz iletişim sistemleri için avantajlı bir çözüm sunmaktadır.

4.3. ANAHTARLAMALI 5-BİT CMOS FAZ KAYDIRICISI TASARIMINDA AKTİF ENDÜKTÖRLERİN KULLANILMASI

Faz kaydırıcılar, radar ve iletişim sistemlerinde, özellikle 5G ve ötesi uygulamalarda yaygın olarak kullanılmaktadır [82, 93-96]. RF faz kaydırıcılar yüksek sinyal-gürültü oranı, geliştirilmiş sinyal-girişim oranı ve sistem karmaşıklığının azaltılması gibi birçok avantaja sahip olmalarına rağmen, özellikle faz kaydırıcı bloklarında kullanılan endüktörler nedeniyle maliyet ve silikon alanı açısından bazı sınırlamalara sahiptir. Bu zorlukların üstesinden gelmek için kompakt aktif endüktörlerin kullanımı tümleştirme açısından önem kazanmaktadır. Bu çalışma, yalnızca çip alanını ve maliyeti azaltmakla kalmayıp, aynı zamanda çok bitli bir faz kaydırıcının temel performans metriklerini de iyileştiren bir çözüm sunmaktadır.

Bölüm 3.2'de önerilen yöntem dikkate alındığında ve Şekil 3.5'i detaylı incelediğimizde, L_2, L_4, L_6, L_8 ve L_{10} endüktörlerinin sinyal yollarıyla şönt (shunt) konfigürasyonda olduğu görülmektedir. Daha önceden de belirtildiği üzere, önerilen aktif endüktör yeterli bir aralıkta ayarlanabilir olup, bu sayede faz kaydırıcı yapısındaki topraklanmış pasif endüktörler, aktif muadilleri ile değiştirilebilmektedir. Bu doğrultuda, aktif endüktör yapıları faz kaydırıcı devresine entegre edilmiş ve performansı doğrulamak amacıyla şematik tasarım ve simülasyonları gerçekleştirilmiştir. Bu entegrasyon, çip alanını azaltmaya ve sinyal yollarını kısaltmaya yardımcı olarak parazitik etkilerin minimize edilmesini sağlar. Şekil 3.5'te gösterilen her faz kaydırma biti bloğunda, topraklanmış endüktörlerin seri endüktörlere kıyasla önemli ölçüde daha büyük değerlere sahip olduğu görülmektedir. Bu durum göstermektedir ki, topraklanmış endüktörlerin aktif endüktör muadilleri ile değiştirilmesi, faz kaydırıcı devresinin toplam boyutlarını önemli ölçüde azaltacak ve özellikle aviyonik, radar ve mobil iletişim gibi

uygulamalarda kritik bir blok olan faz kaydırıcıların performans ve entegrasyonu açısından önemli bir rol oynayacaktır.

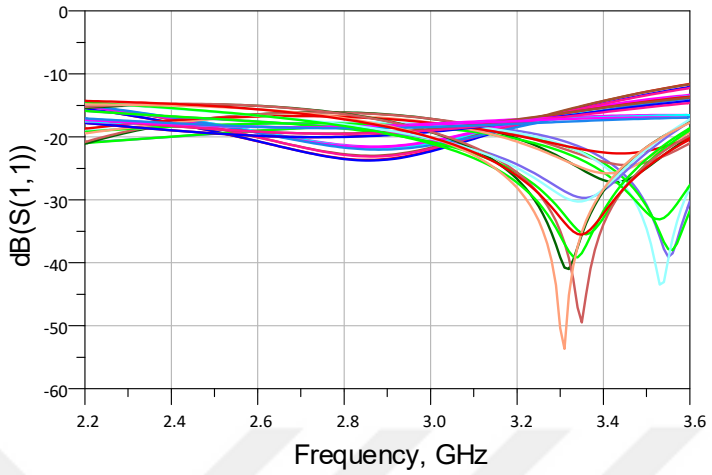


Şekil 4.16: Ayarlanabilir aktif endüktörlere sahip önerilen 5-bit faz kaydırıcının devre şeması.

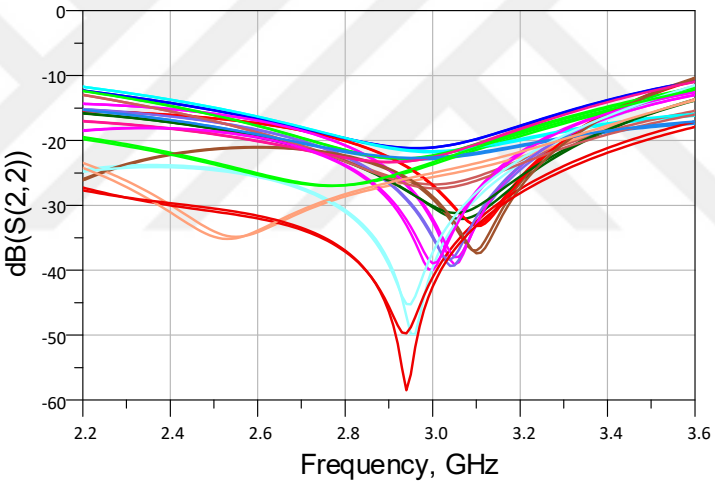
Önerilen 5-bitlik faz kaydırıcının uygulanabilirliğini göstermek amacıyla, Şekil 4.16'da yer alan ve kırmızı ile çizilmiş tüm topraklanmış pasif endüktörler, önerilen aktif endüktör yapıları ile değiştirilmiştir. Hedeflenen her faz kaydırma durumu için gerekli endüktansı elde etmek amacıyla devre parametreleri dikkatle ayarlanmıştır. Tasarlanan 5-bitlik faz kaydırıcının performans sonuçları Şekil 4.17, Şekil 4.18 ve Şekil 4.19'da sunulmaktadır. Şekil 4.17 ve Şekil 4.18'de sırasıyla gösterilen giriş ve çıkış yansıma sonuçları, tüm faz durumları için yansıma katsayılarının 2.2–3.6 GHz frekans aralığında –10 dB'nin altında kaldığını göstermektedir. İletim kaybı ve RMS faz hatası Şekil 4.19'da verilmiştir. Şekilden görülebileceği üzere, ortalama iletim kaybı yaklaşık 14 dB ve RMS faz hatası 3.3°'nin altındadır. İletim kaybı, kuvvetlendirici kullanımı ile telafi edilebileceğinden, bu tezde RMS faz hatasını azaltmaya ve yansımaları iyileştirmeye odaklanılmıştır. Şekil 4.20, 5-bite denk gelen her 32 adet faz kaydırma durumunun referans faz durumuna göre faz kaydırmalarını göstermekte olup, her bir durum için neredeyse düz bir karakteristik sergilendiğini ortaya koymaktadır.

Önerilen aktif endüktör tabanlı 5-bitlik faz kaydırıcı devresinin serimi Şekil 4.21'de sunulmaktadır. Yerleşimden de görüldüğü üzere, tüm devre fiziksel olarak 368.8 µm × 460.45 µm boyutlarında yer kaplamakta ve toplamda 0.17 mm² alanı kapsamaktadır. Karşılaştırma amacıyla, 45° faz kaydırıcı hücresindeki 3.4 nH'lik endüktör (L_6) yerine kullanılan aktif endüktör olan L_{6A}'nın yakınlaştırılmış serimi Şekil 4.22'te gösterilmiştir. Şekilden de görüldüğü üzere, L_{6A} yalnızca 0.0005 mm² alan kaplamakta ve boyutları 13.92 µm × 38.405 µm olarak ölçülmektedir. Bu durum, L_{6A}'nın ve tasarımdaki diğer tüm aktif endüktörlerin pasif

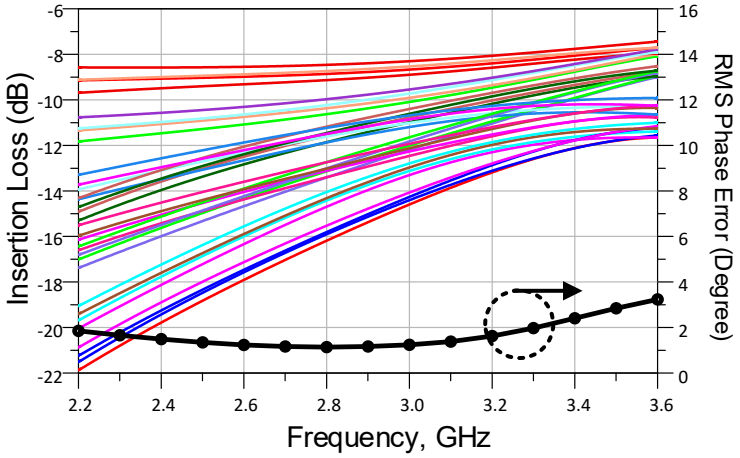
endüktörlere kıyasla önemli ölçüde daha az alan kapladığını göstermektedir. Bu sonuç, önerilen yaklaşımın devre boyutunu kritik derecede azaltmadaki etkinliğini doğrulamaktadır.



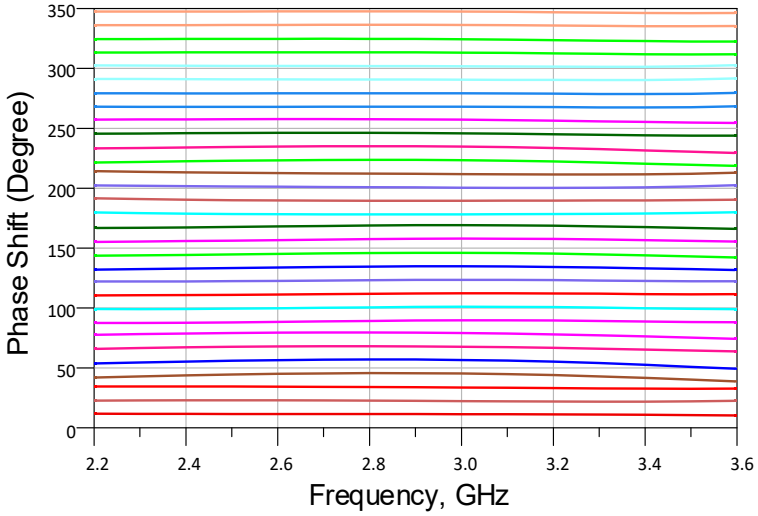
Şekil 4.17: Tasarlanan 5-bitlik faz kaydırıcının giriş yansıması performansı.



Şekil 4.18: Tasarlanan 5-bitlik faz kaydırıcının çıkış yansıması performansı.



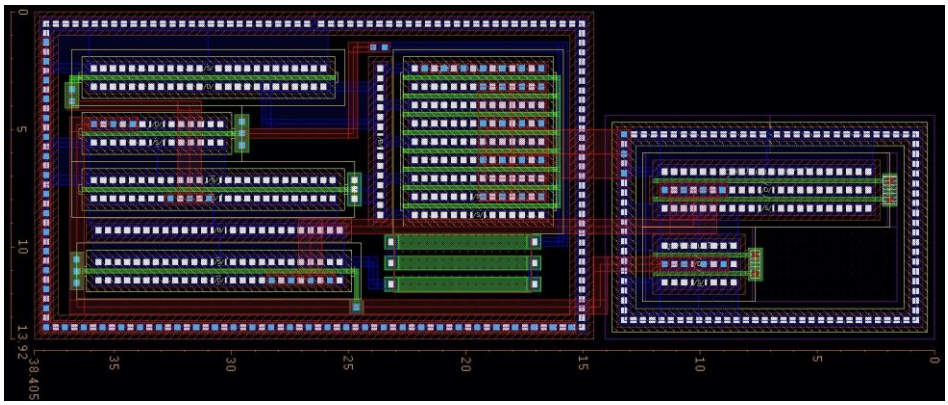
Şekil 4.19: Tasarlanan 5-bitlik faz kaydırıcının iletim kaybı ve RMS faz hatası performansı.



Şekil 4.20: Faz kaydırıcının 32 bit için referans duruma göre göreli faz kaydırması.



Şekil 4.21: Önerilen 5-bitlik faz kaydırıcı devresinin serimi.



Şekil 4.22: 3.4 nH'lik endüktör (L_6) yerine kullanılan aktif endüktörün serimi.

Böylelikle bu alt başlık altında elde edilen bulgular değerlendirilecek olursa: ayarlanabilir aktif endüktörler içeren kompakt bir 5-bitlik anahtarlamalı CMOS faz kaydırıcı sunulmuştur. Tasarımda, geniş bant ve düşük faz hatası elde etmek amacıyla anahtarlamalı devre topolojisini kullanılmıştır. Tüm topraklanmış pasif endüktörlerin G_m-artırımlı jiratör-C tabanlı aktif endüktörlerle değiştirilmesi sayesinde, önerilen tasarım alan ve maliyet açısından oldukça avantaj sağlayan performans iyileştirmeleri sunmaktadır. MOS anahtarlarının kayıp ve doğrusal performansı, elemanların tüm parazitik kapasitansları göz önünde bulundurularak optimize edilmiştir. 0.18 μm CMOS teknolojisinde uygulanan faz kaydırıcı, 2.2–3.6 GHz frekans aralığında tüm faz durumları için –10 dB'nin altında yansıma katsayıları ve 3.3°'nin altında RMS faz hatası ile çalışmaktadır. Ortalama iletim kaybı yaklaşık 14 dB olmasına rağmen, bu değer kuvvetlendirici kullanımı ile telafi edilebilecektir. Bu çalışma, literatürde nadir görülen bir örnek olarak, anahtarlamalı devre yapısının kullanıldığı 5-bitlik CMOS faz kaydırıcının aktif endüktör topolojisi ile entegrasyonunu göstermekte ve rekabetçi performans sağlarken daha küçük alan kullanımına olanak tanımaktadır. Bu özellikleriyle tasarım, bir sonraki nesil geniş bant radar ve kablosuz iletişim uygulamalarında faz dizileri için oldukça uygun bir çözüm sunmaktadır.

4.4. 3S-DPS LATİS TOPOLOJİSİNİN NMOS ANAHTARLARLA GERÇEKLENMESİ

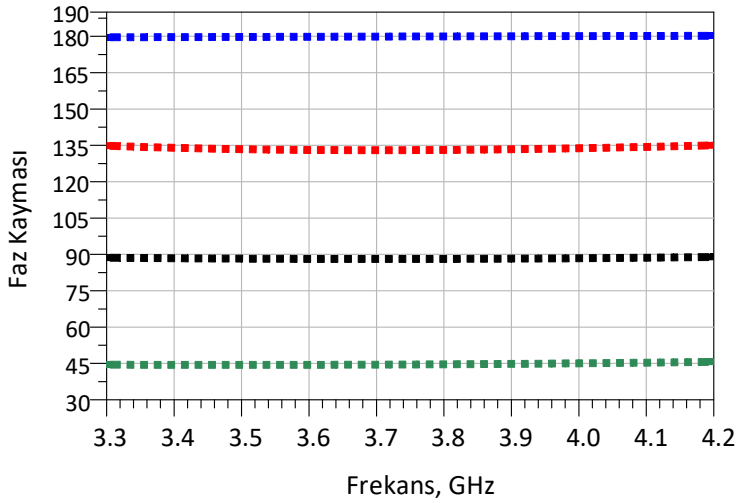
Şekil 3.14'te verilen NMOS elemanlardan oluşan 3S-DPS simetrik latis topolojisindeki devrenin 45°, 90°, 135° ve 180° anahtar tipi faz kaydırma bloklarının tasarımı için, aynı frekans bandında Bölüm 3.5.2'de açıklanan prosedürden yararlanılmıştır. Simülasyonda NMOS eleman modelleri kullanıldığından, faz kayma hatalarında ve kayıplarda ideal elemanlara oranla farklılıklar gözlemlenmektedir. ADS programında anahtarlama elemanlarının

optimizasyonuyla hesaplamalara en yakın sonuçlar elde edilmiştir. Tablo 4.2'de hesaplanan kapasitör ve endüktör değerleri ile hassas şekilde optimize edilmiş NMOS anahtarların boyutları sunulmaktadır.

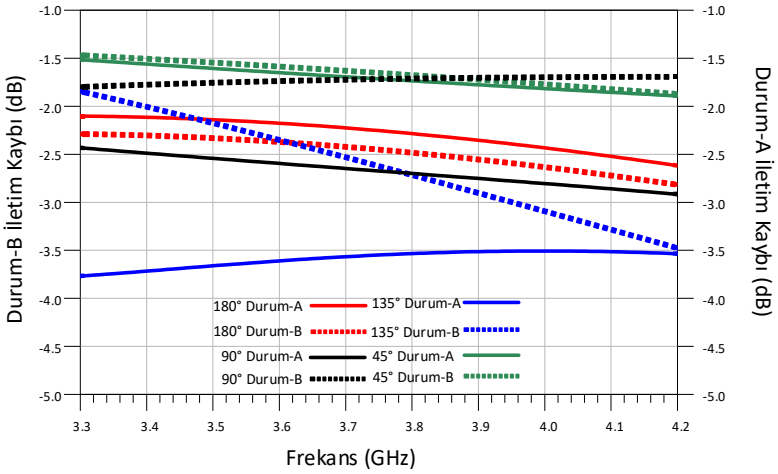
Tablo 4.2: İstenen faz kayması için hesaplanan eleman değerleri ve transistör boyutları.

Parametre	**45° gerçek değerler**	**90° gerçek değerler**	**135° gerçek değerler**	**180° gerçek değerler**
L_1 (nH)	0.4220	0.8789	1.4180	2.1221
C_1 (pF)	0.168	0.3515	0.5672	0.8488
L_2 (nH)	10.668	5.1231	3.1759	2.1221
C_2 (pF)	4.2673	2.0492	1.2704	0.8488
S_1 (W/L, µm)	95/0.18	95/0.18	150/0.18	60/0.18
S_2 (W/L, µm)	15/0.18	20/0.18	330/0.18	240/0.18
S_3 (W/L, µm)	10/0.18	10/0.18	90/0.18	60/0.18
S_4 (W/L, µm)	325/0.18	100/0.18	60/0.18	240/0.18

Tüm faz kaydırma bloklarının simülasyon sonuçları, Şekil 4.23 ve Şekil 4.24'te verilmiştir. Şekil 4.23'ten görüldüğü üzere, 3.3-4.2 GHz bandında 180°, 135°, 90° ve 45° faz kaymaları için faz hataları sırasıyla 0.5°, 1.9°, 0.8° ve 0.7°'den daha azdır.



Şekil 4.23: 45°, 90°, 135° ve 180° faz kaymaları için simülasyon sonuçları.



Şekil 4.24: 45°, 90°, 135° ve 180° faz kaymaları için iletim kaybı grafiği.

Şekil 4.24'Teki eğriler incelendiğinde 3.3-4.2 GHz bandında 180°, 135°, 90° ve 45° faz kaydırma değerlerinde, Durum-B için, maksimum iletim kayıpları sırasıyla 2.8 dB, 3.4 dB, 1.7 dB ve 1.8 dB olarak ölçülmüştür. Durum-A için ise, maksimum iletim kayıpları sırasıyla 2.6 dB, 3.7 dB, 2.9 dB ve 1.8 dB olarak ölçülmüştür.

Literatürde simetrik latis yapısının kullanıldığı tasarımlar incelendiğinde, geniş bir bant aralığında 2°'den az faz hatası elde edilmesi, bu yapının önemli bir avantaj sağladığını göstermektedir. Sonuç olarak, düşük iletim kaybı ve minimum hata ile geniş bantlı faz kayması elde etme yeteneği sayesinde, simetrik latis yapılarının 5G ve ötesi iletişim sistemlerinin ihtiyaç duyduğu faz kaydırıcı sistemlerde kullanılmak üzere büyük bir potansiyel taşıdığı söylenebilir.

5. TARTIŞMA

Bölüm 4.1'de, jiratör-C konfigürasyonuna dayalı, düşük güçlü, yüksek kalite faktörlü, ayarlanabilir ve geniş bantlı CMOS aktif endüktör sunulmuş, Bölüm 4.2'de ise bu aktif endüktörün bir RF kuvvetlendirici devresinde uyumlandırma elemanı olarak kullanılabilirliği gösterilmiştir. G_m-artırma tekniğinin uygulanmasıyla, aktif endüktörün hem performans hem de güç verimliliğinde önemli iyileşmeler elde edilmiştir; ayrıca geri besleme direnci kalite faktörünü daha da artırmaktadır. Önerilen aktif endüktörün endüktans değeri 4.5 nH ile 215 nH arasında geniş bir frekans aralığında ayarlanabilirken, 1.8 V besleme gerilimi altında yalnızca 1.82 mW güç tüketmekte ve girişe referanslı akım gürültüsü 27 $\mathrm{pA}/\sqrt{\mathrm{Hz}}$ seviyesinde oldukça düşük olarak gözlemlenmektedir, bu da aktif endüktörü düşük gürültülü uygulamalar için ideal hâle getirmektedir. Tasarımın kompakt yapısı, aktif endüktörün 0.0006 mm^2 çip alanı kaplamasıyla RF sistemlerinde tümleştirmeye uygun güçlü bir aday olmasını sağlamaktadır. Önerilen aktif endüktörün performans özellikleri, başarımını vurgulamak amacıyla diğer mevcut benzer çalışmalarla karşılaştırmalı olarak Tablo 5.1'de özetlenmiştir.

Tablo 5.1: Literatürdeki benzer aktif endüktör çalışmalarının karşılaştırılması.

Parametre	**[15]**	**[16]**	**[77]**	**[97]**	**[98]**	**Bu Tez**
Teknoloji (nm)	180	65	180	130	130	180
Endüktans (nH)	500–3500	2.2–3.2	4.35–15.2	6.7–84.4	27.49–73.8	4.5–215
Güç Tüketimi (mW)	0.31	9.6	0.65	2	0.137	1.82
SRF (GHz)	0.3–1.9	3.8	7.2	3.96	0.271–3.7	4.1
Besleme Gerilimi (V)	±0.8	1.2	1.8	1	1.5	1.8
Alan (mm^2)	0.0002	0.013	0.0003	0.0003	0.0001	0.0006
Akım Gürültüsü ($\mathrm{pA}/\sqrt{\mathrm{Hz}}$)	-	-	22	-	-	27
Kalite Faktörü	577	1.83	90	1586	437	5500

Bölüm 4.3'te ayarlanabilir aktif endüktörler içeren kompakt bir 5-bitlik anahtarlamalı CMOS faz kaydırıcı sunulmuştur. Tasarımda, geniş bant ve düşük faz hatası elde etmek amacıyla anahtarlamalı devre topolojisini kullanılmıştır. Tüm topraklanmış pasif endüktörlerin G_m-artırımlı jiratör-C tabanlı aktif endüktörlerle değiştirilmesi sayesinde, önerilen tasarım alan ve maliyet açısından oldukça avantaj sağlayan performans iyileştirmeleri sunmaktadır. MOS anahtarlarının kayıp ve doğrusal performansı, elemanların tüm parazitik kapasitansları göz önünde bulundurularak optimize edilmiştir. 0.18 µm CMOS teknolojisinde uygulanan faz kaydırıcı, 2.2–3.6 GHz frekans aralığında tüm faz durumları için –10 dB'nin altında yansıma katsayıları ve 3.3°'nin altında RMS faz hatası ile çalışmaktadır. Ortalama iletim kaybı yaklaşık 14 dB olmasına karşın, bu değer kuvvetlendirici kullanımı ile telafi edilebilecektir.

Bu çalışma, literatürde nadir görülen bir örnek olarak, anahtarlamalı devre yapısının kullanıldığı 5-bitlik CMOS faz kaydırıcının aktif endüktör topolojisi ile entegrasyonunu göstermekte ve rekabetçi performans sağlarken daha küçük alan kullanımına olanak tanımaktadır.

Bu özellikleriyle tasarım, bir sonraki nesil geniş bant radar ve kablosuz iletişim uygulamalarında faz dizileri için oldukça uygun bir çözüm sunmaktadır. Aktif endüktör tabanlı faz kaydırıcının performansını değerlendirmek amacıyla, önerilen devre yapısı Tablo 5.2'de özetlenen benzer çalışmalarla karşılaştırılmıştır. Sunulan sonuçlar ve genel performans metrikleri dikkate alındığında, önerilen aktif endüktör tabanlı faz kaydırıcı, bu alandaki mevcut teknolojiyi ileriye taşıma konusunda güçlü bir aday olmaktadır. Ayrıca, literatürde rapor edilen ve iyi performans gösteren az sayıda aktif endüktör uygulamasından biri olarak, anahtarlamalı yapıyı kullanan çok bitli CMOS faz kaydırıcılarda aktif endüktör tekniklerinin kullanımına önemli bir katkı sağladığı da görülmektedir.

Tablo 5.2: Literatürdeki benzer faz kaydırıcı çalışmalarının karşılaştırılması.

Parametre	**[5]**	**[6]**	**[20]**	**[84]**	**[95]**	**[99]**	**Bu Tez**
Teknoloji	2 µm	55 nm	0.5 µm	0.18 µm	0.18 µm	0.18 µm	**0.18 µm**
Devre Topolojisi	Filtre	STPS	STPS	STPS	VSPS	STPS	**STPS**
Frekans, GHz	2–6	3.7–5.3	1.5–3	9–15	8–12	5-6	**2.2–3.6**
Çözünürlük, bit	cont.	6	5	5	5	6	**5**
RMS Faz Hatası, ^{0}	<10	<5.15	<9	<12	<4.6	<10	**<3.3**

S_{11}, dB	<-7.4	<-9	<-12	<-10	<-8	<-10	**<-11**
S_{22}, dB	<-7.4	<-9	<-11	<-8	<-11	<-10	**<-10**
IL, dB	6	9	10dB *	14.5	1.55	4.8	**14**
Alan, mm^2	10.12	0.8	3.95	4.34	0.6	1.03	**0.17**

***: Kuvvetlendirici kullanarak kazanç sağlanmıştır.**

6. SONUÇ VE ÖNERİLER

Bu tez çalışmasında, yeni nesil haberleşme sistemlerinde ve özellikle faz dizili anten mimarilerinde kullanılmak üzere, geniş bantlı, düşük faz hatalı ve CMOS uyumlu faz kaydırıcı tasarımları ele alınmıştır. Çalışma, faz kaydırıcıyı, faz dizili anten sistemlerinin huzme yönlendirme doğruluğunu, güç verimliliğini ve entegrasyon kabiliyetini doğrudan etkileyen kritik bir sistem bileşeni olarak değerlendirmektedir. Bu bakış açısıyla, geniş bantlı faz kaydırıcı mimarileri, aktif endüktör kavramı ve bu yapıların RFIC tabanlı tümleşik sistemlerdeki uygulanabilirliği ayrıntılı biçimde incelenmiştir.

Tez kapsamında öncelikle, geniş bant faz kaydırıcı tasarımına yönelik literatürde yer alan anahtarlamalı alçak geçiren, yüksek geçiren ve bant geçiren devre tabanlı yaklaşımlar ile simetrik ve diferansiyel latis faz kaydırıcı yapıları analiz edilmiştir. Bu yapıların, geniş bant boyunca faz doğruluğunu koruma ve genlik dengesizliğini azaltma gibi avantajları nedeniyle faz dizili anten sistemleri için uygun bir çözüm sunduğu gösterilmiştir. Literatürdeki simetrik latis yapılara ait çalışmalarda, geniş bant aralığında 2°'nin altında faz hatalarının elde edilebilmesi, bu mimarinin yüksek doğruluk gerektiren uygulamalardaki potansiyelini ortaya koymaktadır.

Ancak alçak geçiren, yüksek geçiren ve bant geçiren devre ve latis tabanlı anahtarlamalı faz kaydırıcı yapılarında kullanılan pasif endüktörlerin, özellikle S ve C-bantlarında büyük çip alanı kaplaması, düşük kalite faktörü ve proses bağımlılığı gibi dezavantajları, tümleşik devre tasarımlarında önemli bir kısıt oluşturmaktadır. Bu tezde, söz konusu problemi aşmak amacıyla, jiratör-C konfigürasyonuna dayalı, G_m-artırma tekniği ve dirençsel geri besleme içeren ayarlanabilir bir CMOS aktif endüktör tasarlanmıştır.

Önerilen aktif endüktör, 180 nm RFCMOS teknolojisi kullanılarak 1.8 V besleme gerilimi altında gerçekleştirilmiş olup yalnızca 0.0006 mm² çip alanı kaplamaktadır. Aktif endüktörün eşdeğer endüktans değeri, kontrol gerilimleri aracılığıyla 4.5 nH ile 215 nH arasında ayarlanabilmekte ve yapı yaklaşık 4.1 GHz'e kadar endüktif karakterini korumaktadır. Performans analizleri sonucunda, kalite faktörünün 2.7 GHz'de yaklaşık 5000 seviyesine, 4.1 GHz civarında ise yaklaşık 1000 seviyesine ulaştığı görülmüştür. Aktif endüktör yalnızca 1.82

mW güç tüketmekte olup, 2.7 GHz'de girişe referanslı akım gürültüsü $27\ \mathrm{pA}/\sqrt{\mathrm{Hz}}$ gibi düşük bir değer sunmaktadır. Kararlılık, köşe, sıcaklık ve Monte Carlo analizleri, tasarımın pratik çalışma koşulları altında güvenilir ve kararlı olduğunu doğrulamıştır.

Önerilen aktif endüktörün yalnızca teorik olarak değil, pratik RF sistemlerinde de uygulanabilirliğini göstermek amacıyla, yapı 0.8–2.1 GHz bandında çalışan geniş bantlı bir CMOS RF küçük işaret kuvvetlendiricisine entegre edilmiştir. Bu kuvvetlendirici, aktif endüktörlü uyumlama devresi ile 13.43–13.88 dB arasında kazanç sağlamış, giriş ve çıkış yansıma katsayıları bant boyunca –10 dB'nin altında tutulmuş ve 2.1 GHz'de 3.43 dB gürültü figürü elde edilmiştir. Bu sonuçlar, aktif endüktörün ideal pasif endüktörlere yakın bir RF performansı sunduğunu nicel olarak ortaya koymaktadır.

Tezin bir diğer önemli katkısı, tasarlanan aktif endüktörlerin çok bitli anahtarlamalı bir CMOS faz kaydırıcı yapısına entegre edilmesidir. Bu kapsamda, alçak/yüksek/bant geçiren devrelerin anahtarlanmasına dayanan 5-bitlik bir faz kaydırıcı tasarlanmıştır. Tüm topraklanmış pasif endüktörlerin aktif endüktörler ile değiştirilmesi sayesinde, faz kaydırıcının toplam çip alanı yaklaşık 0.17 mm² ile sınırlandırılmıştır. Tasarlanan faz kaydırıcı, 2.2–3.6 GHz frekans aralığında çalışmakta olup, tüm faz durumları için giriş ve çıkış yansıma katsayıları –10 dB'nin altında elde edilmiştir. Faz doğruluğu açısından, bant boyunca RMS faz hatası 3.3°'nin altında kalmış ve bu değer faz dizili anten uygulamaları için kabul edilebilir bir performans sunmuştur. Ortalama iletim kaybı yaklaşık 14 dB olarak elde edilmiş olup, bu kaybın sistem seviyesinde uygun bir kuvvetlendirici ile telafi edilebileceği öngörülmektedir.

Elde edilen tüm bu sonuçlar birlikte değerlendirildiğinde, bu tez çalışması, aktif endüktör kullanımının çok bitli CMOS faz kaydırıcı tasarımlarında uygulanabilir, verimli ve ölçeklenebilir bir çözüm sunduğunu nicel olarak ortaya koymaktadır. Özellikle faz dizili anten sistemleri için geniş bantlı, düşük faz hatalı ve tümleştirmeye uygun faz kaydırıcı mimarilerinin geliştirilmesi açısından, önerilen yaklaşımın literatüre anlamlı bir katkı sağladığı değerlendirilmektedir. Gelecekte yapılacak çalışmalarda, iletim kaybının azaltılmasına yönelik aktif kayıp telafi tekniklerinin ve daha yüksek frekans bantlarına ölçeklenebilir mimarilerin araştırılması, bu yaklaşımın 5G ve ötesi haberleşme sistemleri için daha da güçlendirilmesini mümkün kılacaktır.

KAYNAKLAR

[1]. Razavi, B., 2001, *Design of Analog CMOS Integrated Circuits*. New York: McGraw-Hill.

[2]. Mailloux, R. J., 2005, *Phased Array Antenna Handbook*. Norwood, MA: Artech House.

[3]. Allen, B., Dohler, M., Okon, E., Malik, W., Brown, A., and Edwards, D., 2006, *Ultra-wideband antennas and propagation: For communications, radar and imaging*. John Wiley & Sons.

[4]. Yarman, B. S., 2022, *Design of Digital Phase Shifters for Multipurpose Communication Systems*. River Publishers.

[5]. Wu, X., Wang, J., Ye, J., Sun, J., and Hua, G., 2024, A 2-6GHz continuous tuned phase shifter MMIC achieving 0.9dB RMS amplitude error, *IEICE Electronics Express,* vol. 21, no. 3, pp. 20230504-20230504, doi: 10.1587/elex.20.20230504.

[6]. Ma, G. and Meng, F., 2025, A S-/C-Band 6-bit Passive Phase Shifter With an X-Shape Merged 180° and 90° Cell, *IEEE Microwave and Wireless Technology Letters,* vol. 35, pp. 193-196, doi: 10.1109/lmwt.2024.3511920.

[7]. Konal, M. and Kacar, F., 2017, MOS Only Grounded Active Inductor Circuits and Their Filter Applications, *Journal of Circuits, Systems and Computers,* vol. 26, no. 06, p. 1750098, doi: 10.1142/s0218126617500980.

[8]. Liang, K.-H., Ho, C.-C., Kuo, C.-W., and Chan, Y.-J., 2005, CMOS RF band-pass filter design using the high quality active inductor, *IEICE Electronics Express,* vol. 88, no. 12, pp. 2372-2376, doi:10.1093/ietele/e88-c.12.2372.

[9]. Gorjizad, Z., Shojaee, A., and Abrishamifar, A., 2024, A compact and tunable active inductor-based bandpass filter with high quality factor for Wireless LAN applications, *AEU - International Journal of Electronics and Communications,* vol. 187, p. 155540, doi: https://doi.org/10.1016/j.aeue.2024.155540.

[10]. Elahi, S. H. and Nabavi, A., 2009, A UWB LNA with interference rejection using enhanced-Q active inductor, *IEICE Electronics Express,* vol. 6, no. 6, pp. 335-340, doi: 10.1587/elex.6.335.

[11]. Bhattacharya, R., Basu, A., and Koul, S. K., 2015, A Highly Linear CMOS Active Inductor and Its Application in Filters and Power Dividers, *IEEE Microwave and Wireless Components Letters,* vol. 25, no. 11, pp. 715-717, doi: 10.1109/LMWC.2015.2479718.

[12]. Wang, S. and Wang, R.-X., 2012, A tunable CMOS Wilkinson power divider using active inductors, *AEU - International Journal of Electronics and Communications,* vol. 66, no. 8, pp. 655-658, doi: https://doi.org/10.1016/j.aeue.2011.12.005.

[13]. Liang-Hung, L., Yu-Te, L., and Chung-Ru, W., 2005, A miniaturized Wilkinson power divider with CMOS active inductors, *IEEE Microwave and Wireless Components Letters,* vol. 15, no. 11, pp. 775-777, doi: 10.1109/LMWC.2005.859020.

[14]. Hota, A. K., Sethi, K., Sooksood, K., and Mohapatra, S. K., 2023, A High-Q Floating Active Inductor Based VCO for L-Band and Lower C-Band Applications in 180 nm CMOS Technology, *Journal of The Institution of Engineers (India): Series B,* vol. 104, no. 5, pp. 1023-1033, doi: 10.1007/s40031-023-00910-2.

[15]. Gurjar, R. C. and Mishra, D. K., 2022, Design and performance analysis of CMOS tunable active inductor based voltage controlled oscillator, *International Journal of Electronics,* vol. 109, no. 6, pp. 915-934, doi: 10.1080/00207217.2021.1941297.

[16]. Kizmaz, M. M., Herencsar, N., and Cicekoglu, O., 2022, Wide-tunable LC-VCO design with a novel active inductor, *AEU - International Journal of Electronics and Communications,* vol. 153, p. 154266, doi: https://doi.org/10.1016/j.aeue.2022.154266.

[17]. Kadyan, I. and Kumar, M., 2024, Design and analysis of a low phase noise, wide tunable CMOS based low power VCO with active inductor, *Analog Integrated Circuits and Signal Processing,* vol. 119, no. 2, pp. 319-329, doi: 10.1007/s10470-024-02266-z.

[18]. Saberkari, A., Kazemi, S., Shirmohammadli, V., and Yagoub, M. C. E., 2016, gm-boosted flat gain UWB low noise amplifier with active inductor-based input matching

network, *Integration,* vol. 52, pp. 323-333, doi: https://doi.org/10.1016/j.vlsi.2015.06.002.

[19]. Saberkari, A., Ziabakhsh, S., Martinez, H., and Alarcón, E., 2016, Active inductor-based tunable impedance matching network for RF power amplifier application, *Integration,* vol. 52, pp. 301-308, doi: https://doi.org/10.1016/j.vlsi.2015.07.013.

[20]. Zaiden, D. M., Grandfield, J. E., Weller, T. M., and Mumcu, G., 2018, Compact and Wideband MMIC Phase Shifters Using Tunable Active Inductor-Loaded All-Pass Networks, *IEEE Transactions on Microwave Theory and Techniques,* vol. 66, no. 2, pp. 1047-1057, doi: 10.1109/TMTT.2017.2766061.

[21]. Li, C., Wang, P., and Gong, F., 2011, A low-power active inductor with improved Q-factor and its application to phase shifter, *Analog Integrated Circuits and Signal Processing,* vol. 66, no. 2, pp. 303-307, doi: 10.1007/s10470-010-9553-x.

[22]. Van Trees, H. L., 2002, *Optimum array processing: Part IV of detection, estimation, and modulation theory*. John Wiley & Sons.

[23]. Fusco, V. F., 2005, Mechanical beam scanning reflectarray, *IEEE Transactions on Antennas and Propagation,* vol. 53, no. 11, pp. 3842-3844, doi: 10.1109/TAP.2005.858828.

[24]. (OFCM), R. f. O. o. t. F. C. f. M. S. a. S. R., 2006, Federal Research and Development Needs and Priorities for Phased Array Radar (FCMR25-2006). Report from Office of the Federal Coordinator for Meteorological Services and Supporting Research (OFCM). https://repository.library.noaa.gov/view/noaa/60928 , [Ziyaret Tarihi: Aralık, 2025].

[25]. Sunny, F. A., Chowdhury, Z. I., and Kaiser, M. S., Counter propagation ANN based massive adaptive array antenna beamforming for mmWave communication system, in *2015 IEEE International Conference on Telecommunications and Photonics (ICTP)*, 26-28 Dec. 2015 2015, pp. 1-5, doi: 10.1109/ICTP.2015.7427962.

[26]. Hottinen, A., Kuusela, M., Hugl, K., Jianzhong, Z., and Raghothaman, B., 2006, Industrial embrace of smart antennas and MIMO, *IEEE Wireless Communications,* vol. 13, no. 4, pp. 8-16, doi: 10.1109/MWC.2006.1678161.

[27]. Alexiou, A. and Haardt, M., 2004, Smart antenna technologies for future wireless systems: trends and challenges, *IEEE Communications Magazine,* vol. 42, no. 9, pp. 90-97, doi: 10.1109/MCOM.2004.1336725.

[28]. Fenn, A. J., Temme, D. H., Delaney, W. P., and Courtney, W. E., 2000, The development of phased-array radar technology, *Lincoln laboratory journal,* vol. 12, no. 2, pp. 321-340.

[29]. Laboratory, N. N. S. S., 2016, NOAA's National Weather Radar Testbed phased array radar. https://www.nssl.noaa.gov/about/history/nwrt-decommission/ , [Ziyaret Tarihi: Aralık, 2025].

[30]. Schiffman, B. M., 1958, A New Class of Broad-Band Microwave 90-Degree Phase Shifters, *IRE Transactions on Microwave Theory and Techniques,* vol. 6, no. 2, pp. 232-237, doi: 10.1109/TMTT.1958.1124543.

[31]. Schiek, B. and Kohler, J., 1977, A Method for Broad-Band Matching of Microstrip Differential Phase Shifters, *IEEE Transactions on Microwave Theory and Techniques,* vol. 25, no. 8, pp. 666-671, doi: 10.1109/TMTT.1977.1129183.

[32]. Quirarte, J. L. R. and Starski, J. P., 1991, Synthesis of Schiffman phase shifters, *IEEE Transactions on Microwave Theory and Techniques,* vol. 39, no. 11, pp. 1885-1889, doi: 10.1109/22.97492.

[33]. Quirarte, J. L. R. and Starski, J. P., 1993, Novel Schiffman phase shifters, *IEEE Transactions on Microwave Theory and Techniques,* vol. 41, no. 1, pp. 9-14, doi: 10.1109/22.210223.

[34]. Brown, W. J. and Starski, J. P., A broad-band differential phase shifter of novel design, in *1999 IEEE MTT-S International Microwave Symposium Digest (Cat. No.99CH36282)*, 13-19 June 1999 1999, vol. 3, pp. 1319-1322 vol.3, doi: 10.1109/MWSYM.1999.779630.

[35]. Meschanov, V. P., Metelnikova, I. V., Tupikin, V. D., and Chumaevskaya, G. G., 1994, A new structure of microwave ultrawide-band differential phase shifter, *IEEE*

Transactions on Microwave Theory and Techniques, vol. 42, no. 5, pp. 762-765, doi: 10.1109/22.293522.

[36]. Soon Young, E., Soon Ick, J., Jong Seok, C., and Jong Gwan, Y., Broadband 180/spl deg/ bit phase shifter using a new switched network, in *IEEE MTT-S International Microwave Symposium Digest, 2003*, 8-13 June 2003 2003, vol. 1, pp. 39-42 vol.1, doi: 10.1109/MWSYM.2003.1210878.

[37]. Soon-Young, E., 2004, Broadband 180/spl deg/ bit phase shifter using a /spl lambda//2 coupled line and parallel /spl lambda//8 stubs, *IEEE Microwave and Wireless Components Letters,* vol. 14, no. 5, pp. 228-230, doi: 10.1109/LMWC.2004.827829.

[38]. Yong-Xin, G., Zhen-Yu, Z., and Ling Chuen, O., 2006, Improved wide-band Schiffman phase shifter, *IEEE Transactions on Microwave Theory and Techniques,* vol. 54, no. 3, pp. 1196-1200, doi: 10.1109/TMTT.2005.864105.

[39]. Zheng, S. Y., Yeung, S. H., Chan, W. S., Man, K. F., and Leung, S. H., 2008, Improved broadband dumb-bell-shaped phase shifter using multi-section stubs, *Electronics Letters,* vol. 44, no. 7, pp. 478-480, doi: doi:10.1049/el:20083364.

[40]. Garver, R. V., 1972, Broad-Band Diode Phase Shifters, *IEEE Transactions on Microwave Theory and Techniques,* vol. 20, no. 5, pp. 314-323, doi: 10.1109/TMTT.1972.1127751.

[41]. Lynes, G. D., Ultra Broadband Phase Shifters, in *1973 IEEE G-MTT International Microwave Symposium*, 4-6 June 1973 1973, pp. 104-106, doi: 10.1109/GMTT.1973.1123107.

[42]. Miyaguchi, K. *et al.*, An ultra broad band reflection type 180/spl deg/ phase shifter with series and parallel LC circuits, in *2001 IEEE MTT-S International Microwave Sympsoium Digest (Cat. No.01CH37157)*, 20-24 May 2001 2001, vol. 1, pp. 237-240 vol.1, doi: 10.1109/MWSYM.2001.966878.

[43]. Miyaguchi, K. *et al.*, An Ultra Compact C-Band 5-Bit MMIC Phase Shifter Based on All-Pass Network, in *2006 European Microwave Integrated Circuits Conference*, 10-13 Sept. 2006 2006, pp. 277-280, doi: 10.1109/EMICC.2006.282806.

[44]. Koh, K. J. and Rebeiz, G. M., 2007, 0.13-μm CMOS Phase Shifters for X-, Ku-, and K-Band Phased Arrays, *IEEE Journal of Solid-State Circuits,* vol. 42, no. 11, pp. 2535-2546, doi: 10.1109/JSSC.2007.907225.

[45]. Zheng, Y. and Saavedra, C. E., 2010, Full 360$^{\circ }$ Vector-Sum Phase-Shifter for Microwave System Applications, *IEEE Transactions on Circuits and Systems I: Regular Papers,* vol. 57, no. 4, pp. 752-758, doi: 10.1109/TCSI.2009.2025851.

[46]. Asoodeh, A. and Atarodi, M., 2012, A Full 360° Vector-Sum Phase Shifter With Very Low RMS Phase Error Over a Wide Bandwidth, *IEEE Transactions on Microwave Theory and Techniques,* vol. 60, no. 6, pp. 1626-1634, doi: 10.1109/TMTT.2012.2189227.

[47]. Sah, S. P., Yu, X., and Heo, D., 2013, Design and Analysis of a Wideband 15–35-GHz Quadrature Phase Shifter With Inductive Loading, *IEEE Transactions on Microwave Theory and Techniques,* vol. 61, no. 8, pp. 3024-3033, doi: 10.1109/TMTT.2013.2267749.

[48]. Hu, Z. and Mouthaan, K., A 0.5–6 GHz 360° vector-sum phase shifter in 0.13-µm CMOS, in *2014 IEEE MTT-S International Microwave Symposium (IMS2014)*, 1-6 June 2014 2014, pp. 1-3, doi: 10.1109/MWSYM.2014.6848604.

[49]. Kim, Y., Kim, S., Lee, I., Urteaga, M., and Jeon, S., 2015, A 220–320-GHz Vector-Sum Phase Shifter Using Single Gilbert-Cell Structure With Lossy Output Matching, *IEEE Transactions on Microwave Theory and Techniques,* vol. 63, no. 1, pp. 256-265, doi: 10.1109/TMTT.2014.2376515.

[50]. Quan, C., Heo, S., Urteaga, M., and Kim, M., 2015, A 275 GHz Active Vector-Sum Phase Shifter, *IEEE Microwave and Wireless Components Letters,* vol. 25, no. 2, pp. 127-129, doi: 10.1109/LMWC.2014.2382655.

[51]. Adler, D. and Popovich, R., Broadband switched-bit phase shifter using all-pass networks, in *1991 IEEE MTT-S International Microwave Symposium Digest*, 10-14 July 1991 1991, pp. 265-268 vol.1, doi: 10.1109/MWSYM.1991.146979.

[52]. Koul, S. K. and Bhat, B., 1991, *Microwave and Millimeter Wave Phase Shifters* (Boston, MA). Artech House.

[53]. Ellinger, F., Jackel, H., and Bachtold, W., 2003, Varactor-loaded transmission-line phase shifter at C-band using lumped elements, *IEEE Transactions on Microwave Theory and Techniques,* vol. 51, no. 4, pp. 1135-1140, doi: 10.1109/TMTT.2003.809670.

[54]. Timsina, R. L., Messner, R. A., and Kubwimana, J. L., A compact design of switched line phase shifter for a microstrip phased array antenna, in *2017 Progress in Electromagnetics Research Symposium - Fall (PIERS - FALL)*, 19-22 Nov. 2017 2017, pp. 1839-1844, doi: 10.1109/PIERS-FALL.2017.8293436.

[55]. Bartolucci, G., 1997, Single-switch loaded-line phase shifter: The shunt-connected configuration, *Microwave and Optical Technology Letters,* vol. 14, no. 2, pp. 86-89, doi: https://doi.org/10.1002/(SICI)1098-2760(19970205)14:2.

[56]. Shankar, S. G. and Reddy, K. V., 2014, Design of a 90º Switched Line Phase Shifter for Phased Array Antennas, *International Journal of Research in Engineering and Technology,* vol. 3, no. 10.

[57]. Zhang, J. and Cheung, S. W., 2014, Design of 90 degree-switched-line Phase Shifter with Constant Phase Shift Using CRLH TL, presented at the PIERS Proceedings, United States, 2014, Available: https://hub.hku.hk/bitstream/10722/204115/1/Content.pdf.

[58]. Sun, X., Fernández-González, J. M., Sierra-Pérez, M., and Galocha-Iragüen, B., Low-loss Loaded Line Phase Shifter for Radar Application in X band, in *2018 15th European Radar Conference (EuRAD)*, 26-28 Sept. 2018 2018, pp. 477-480, doi: 10.23919/EuRAD.2018.8546574.

[59]. Pozar, D. M., 2012, *Microwave Engineering*. University of Massachusetts at Amherst: John Wiley & Sons, Inc.

[60]. Amirkhanzadeh, R., Sjöland, H., Redouté, J. M., Nobbe, D., and Faulkner, M., 2014, High-Resolution Passive Phase Shifters for Adaptive Duplexing Applications in SOS

Process, *IEEE Transactions on Microwave Theory and Techniques,* vol. 62, no. 8, pp. 1678-1685, doi: 10.1109/TMTT.2014.2327980.

[61]. Iannacci, J. *et al.*, 2020, RF-MEMS Monolithic K and Ka Band Multi-State Phase Shifters as Building Blocks for 5G and Internet of Things (IoT) Applications, *Sensors,* vol. 20, no. 9, p. 2612. [Online]. Available: https://www.mdpi.com/1424-8220/20/9/2612.

[62]. Seo, S., Lee, J., Lee, Y., and Shin, H., 2024, A 28 GHz GaN 6-Bit Phase Shifter MMIC with Continuous Tuning Calibration Technique, *Sensors,* vol. 24, no. 4, p. 1087. [Online]. Available: https://www.mdpi.com/1424-8220/24/4/1087.

[63]. Robert, J. W., 2001, *Microwave Circuits* (Introduction to Microwave Circuits: Radio Frequency and Design Applications). Wiley-IEEE Press.

[64]. Long, J. R., 2003, Passive components for silicon RF and MMIC design, *IEICE Transactions on Electronics,* vol. 86, no. 6, pp. 1022-1031.

[65]. Liu, B., Zhao, D., Reynaert, P., and Gielen, G. G. E., 2011, Synthesis of Integrated Passive Components for High-Frequency RF ICs Based on Evolutionary Computation and Machine Learning Techniques, *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems,* vol. 30, no. 10, pp. 1458-1468, doi: 10.1109/TCAD.2011.2162067.

[66]. Yoon, Y. *et al.*, 2012, A Dual-Mode CMOS RF Power Amplifier With Integrated Tunable Matching Network, *IEEE Transactions on Microwave Theory and Techniques,* vol. 60, no. 1, pp. 77-88, doi: 10.1109/TMTT.2011.2175235.

[67]. Shaeffer, D. K. and Lee, T. H., 1997, A 1.5-V, 1.5-GHz CMOS low noise amplifier, *IEEE Journal of Solid-State Circuits,* vol. 32, no. 5, pp. 745-759, doi: 10.1109/4.568846.

[68]. Long, J. R. and Copeland, M. A., 1997, The modeling, characterization, and design of monolithic inductors for silicon RF IC's, *IEEE Journal of Solid-State Circuits,* vol. 32, no. 3, pp. 357-369, doi: 10.1109/4.557634.

[69]. Tang, X. and Mouthaan, K., 2012, Design of Large Bandwidth Phase Shifters Using Common Mode All-Pass Networks, *IEEE Microwave and Wireless Components Letters,* vol. 22, no. 2, pp. 55-57, doi: 10.1109/LMWC.2011.2182185.

[70]. Mariappan, S. *et al.*, 2025, A Review of Engineering Techniques for CMOS On-Chip Inductor Design and Quality Factor Enhancement From MHz-to-GHz Frequency Domains, *IEEE Access,* vol. 13, pp. 140473-140499, doi: 10.1109/ACCESS.2025.3596323.

[71]. Yuan, F., 2008, *CMOS Active Inductors and Transformers*, 1 ed. Springer New York, NY, pp. XVIII, 292.

[72]. Chao-Chih, H., Chin-Wei, K., Chien-Chih, H., and Yi-Jen, C., 2002, Improved quality-factor of 0.18-μm CMOS active inductor by a feedback resistance design, *IEEE Microwave and Wireless Components Letters,* vol. 12, no. 12, pp. 467-469, doi: 10.1109/LMWC.2002.805931.

[73]. Torres, J. A. and Freire, J. C., 2016, K Band SiGe HBT single ended active inductors, *Integration,* vol. 52, pp. 272-281, doi: https://doi.org/10.1016/j.vlsi.2015.07.016.

[74]. Zito, D., Pepe, D., and Fonte, A., 2015, High-Frequency CMOS Active Inductor: Design Methodology and Noise Analysis, *IEEE Transactions on Very Large Scale Integration (VLSI) Systems,* vol. 23, no. 6, pp. 1123-1136, doi: 10.1109/TVLSI.2014.2332277.

[75]. Hota, A. K. and Sethi, K., 2024, 2.4 GHz Active Inductor Based Single to Differential LNA for WLAN Applications, *IETE Journal of Research,* vol. 70, no. 4, pp. 4011-4024, doi: 10.1080/03772063.2023.2218834.

[76]. Xiaoyong, L., Shekhar, S., and Allstot, D. J., 2005, G/sub m/-boosted common-gate LNA and differential colpitts VCO/QVCO in 0.18-/spl mu/m CMOS, *IEEE Journal of Solid-State Circuits,* vol. 40, no. 12, pp. 2609-2619, doi: 10.1109/JSSC.2005.857426.

[77]. Sabbaghi, A. and Ebrahimi, E., 2021, A low‐noise current‐reused CMOS active inductor by exploiting G_m‐boosting

technique, *IET Microwaves, Antennas & Propagation,* vol. 15, no. 15, pp. 1914-1926, doi: 10.1049/mia2.12205.

[78]. Mhiri, M. and Besbes, K., 2021, Gyrator-C-Based CMOS Active Inductors: Analysis of Performance Optimization Techniques, *IEEE Microwave Magazine,* vol. 22, no. 8, pp. 65-82, doi: 10.1109/MMM.2021.3078041.

[79]. Yuan, F., 2007, CMOS gyrator-C active transformers, *IET Circuits, Devices & Systems,* vol. 1, no. 6, pp. 494-508, doi: 10.1049/iet-cds:20070103.

[80]. Bansal, U., Garg, A., and Shalini, D., 2023, A Review on Recently Reported Grounded CMOS Active Inductors, *Wireless Personal Communications,* vol. 133, no. 2, pp. 913-949, doi: 10.1007/s11277-023-10798-2.

[81]. Chiou, H. K. and Chen, S. C., Low phase noise Ku-band Gm-boosting differential Colpitts VCO, in *2009 Asia Pacific Microwave Conference*, 7-10 Dec. 2009 2009, pp. 313-316, doi: 10.1109/APMC.2009.5385316.

[82]. Meghdadi, M., Azizi, M., Kiani, M., Medi, A., and Atarodi, M., 2010, A 6-Bit CMOS Phase Shifter for S-Band, *IEEE Transactions on Microwave Theory and Techniques,* vol. 58, no. 12, pp. 3519-3526, doi: 10.1109/TMTT.2010.2086310.

[83]. Kumar, V., Garg, D. K., Selvaraja, S. K., Sai Saravanan, G., and Kumar, M. M., 2019, Low-loss 7-bit S-band CMOS passive phase shifter with digital control, *International Journal of Circuit Theory and Applications,* vol. 47, no. 4, pp. 542-548, doi: https://doi.org/10.1002/cta.2600.

[84]. Dong-Woo, K., Hui Dong, L., Chung-Hwan, K., and Songcheol, H., 2006, Ku-band MMIC phase shifter using a parallel resonator with 0.18-/spl mu/m CMOS technology, *IEEE Transactions on Microwave Theory and Techniques,* vol. 54, no. 1, pp. 294-301, doi: 10.1109/TMTT.2005.860298.

[85]. Atasoy, E., Piri, F., and Yarman, B. S., Symmetric lattice 45°, 90° and 180° digital phase shifter at 3–6 GHz for LTE, WIFI, Radar applications, in *2015 International Symposium on Signals, Circuits and Systems (ISSCS)*, 9-10 July 2015 2015, pp. 1-4, doi: 10.1109/ISSCS.2015.7203994.

[86]. Avcı, C., 2019, *Yeni Simetrik Kafes Tabanlı Geniş Bant ve Geniş Faz Aralıklı Dijital Faz Kaydırıcı Tasarımı*, Doktora, İstanbul Teknik Üniversitesi, Fen Bilimleri Enstitüsü.

[87]. Kilinc, M., Kilinc, S., Kacar, F., and Yarman, S. B., Design of a Symmetrical Lattice Type Phase Shifter for 5G and Beyond Communication Systems, in *2024 IEEE INC-USNC-URSI Radio Science Meeting (Joint with AP-S Symposium)*, 14-19 July 2024 2024, pp. 152-153, doi: 10.23919/INC-USNC-URSI61303.2024.10632304.

[88]. Kılınç, M., Kılınç, S., Kaçar, F., and Yarman, B. S., Design of a Symmetrical Lattice Type Phase Shifter for 5G and Beyond Communication Systems, in *2024 32nd Signal Processing and Communications Applications Conference (SIU)*, 15-18 May 2024 2024, pp. 1-4, doi: 10.1109/SIU61531.2024.10600732.

[89]. Yarman, B. S., 2010, *Design of Ultra Wideband Power Transfer Networks*. John Wiley & Sons, Inc.

[90]. Yarman, B. S. and Carlin, H. J., 1982, A Simplified "Real Frequency" Technique Applied to Broad-Band Multistage Microwave Amplifiers, *IEEE Transactions on Microwave Theory and Techniques,* vol. 30, no. 12, pp. 2216-2222, doi: 10.1109/TMTT.1982.1131411.

[91]. Kilinc, S., Ormanci, M. A., and Yarman, B. S., An SRFT Tool to Design Broadband Microwave Amplifiers with Customized Objective Functions, in *2023 30th IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, 4-7 Dec. 2023 2023, pp. 1-4, doi: 10.1109/ICECS58634.2023.10382782.

[92]. Kilinc, S., Ormanci, M. A., Yildirim, A., Kizilbey, O., and Yarman, B. S., An SRFT Tool to Design Broadband Microwave Amplifiers for Complex Impedance Conditions, in *2024 IEEE INC-USNC-URSI Radio Science Meeting (Joint with AP-S Symposium)*, 14-19 July 2024 2024, pp. 99-100, doi: 10.23919/INC-USNC-URSI61303.2024.10632399.

[93]. Kim, S. Y. and Rebeiz, G. M., 2012, A Low-Power BiCMOS 4-Element Phased Array Receiver for 76–84 GHz Radars and Communication Systems, *IEEE Journal of Solid-State Circuits,* vol. 47, no. 2, pp. 359-367, doi: 10.1109/JSSC.2011.2170769.

[94]. Kebe, M., Yagoub, M. C. E., and Amaya, R. E., 2025, A Survey of Phase Shifters for Microwave Phased Array Systems, *International Journal of Circuit Theory and Applications,* vol. 53, no. 6, pp. 3719-3739, doi: https://doi.org/10.1002/cta.4298.

[95]. Li, Z., Qiao, J., and Zhuang, Y., 2021, An X-Band 5-Bit Active Phase Shifter Based on a Novel Vector-Sum Technique in 0.18μm SiGe BiCMOS, *IEEE Transactions on Circuits and Systems II: Express Briefs,* vol. 68, no. 6, pp. 1763-1767, doi: 10.1109/TCSII.2020.3038068.

[96]. Luo, L., Li, Z., Yao, Y., and Cheng, G., 2019, A 6–18 GHz 6-bit active phase shifter in 0.13-μm SiGe BiCMOS, *IEICE Electronics Express,* vol. 16, no. 10, pp. 20190233-20190233, doi: 10.1587/elex.16.20190233.

[97]. Saad, S., Ben Hammadi, A., and Haddad, F., Design and Realization of a High-Q Grounded Tunable Active Inductor for 5G NR (FR1) Transceiver Front-End Applications, *Sensors*, vol. 25, no. 10, p. 3070doi: 10.3390/s25103070.

[98]. Sachan, D., Goswami, M., and Misra, P. K., 2021, Design of Ultra-Low Power High-Q Single Ended Active Inductors for IF BPF of Receiver Frontend Using 130 nm BiCMOS Technology, *Wireless Personal Communications,* vol. 120, no. 1, pp. 649-663, doi: 10.1007/s11277-021-08483-3.

[99]. Jeon, H. and Kobayashi, K. W., 2019, A High Linearity +44.5-dBm IP $3~C$ -Band 6-Bit Digital Phase Shifter Using SOI Technology for Phased Array Applications, *IEEE Microwave and Wireless Components Letters,* vol. 29, no. 11, pp. 733-736, doi: 10.1109/LMWC.2019.2940440.

EKLER

EK 1. Şekil 3.4'te sunulan aktif endüktörün küçük işaret şemasından hareketle, sistemin giriş admitansının detaylı hesaplanması bu kısımda verilmektedir.

Şekil 3.4'teki devrenin 1, 2, 3, 4 ve 5 numaralı düğümlerine KCL uygulandığında sırasıyla (A1), (A2), (A3), (A4) ve (A5) elde edilir:

$$-I_{in} + V_1 sC_{gs2} + V_2 g_{m1} + V_1(g_{o1} + g_{o3}) + (V_1 - V_3)g_{m3} + (V_1 - V_3)sC_{gs3} = 0 \quad \text{(A1)}$$

$$V_1 g_{m2} + V_2 g_{o2} + V_2 sC_{gs1} + (V_2 - V_4)g_{m4} + (V_2 - V_3)g_{o4} + (V_2 - V_5)g_f + (V_2 - V_4)sC_{gs4} = 0 \quad \text{(A2)}$$

$$-(V_1 - V_3)sC_{gs3} - (V_2 - V_4)g_{m4} - (V_2 - V_3)g_{o4} = 0 \quad \text{(A3)}$$

$$-(V_2 - V_4)sC_{gs4} + V_5 g_{m5} + V_4 g_{o5} = 0 \quad \text{(A4)}$$

$$-(V_2 - V_5)g_f + V_5 sC_{gs5} = 0 \quad \text{(A5)}$$

Burada g_f, $1/R_f$'ye ve g_{on} ise $1/r_{on}$'a eşittir.

$$Y_{in} = \frac{I_{in}}{V_{in}} = \frac{I_{in}}{V1} \quad \text{(A6)}$$

Bu denklem sistemi çözüldüğünde, önerilen aktif endüktörün giriş admitansı (Y_{in}), (A2), (A3), (A4) ve (A5) denklemlerinden elde edilen V_2, V_3, V_4 ve V_5 değerlerinin (A1) denklemine yerleştirilmesiyle aşağıdaki gibi çıkarılmaktadır:

$$\mathbf{Y_{in}} = \left[sC_{gs2} + g_{o1} + g_{o3} \right] - \left[\frac{\left(s^2 C_{gs4} C_{gs5} + sC_{gs4} g_f + sC_{gs5} g_{o5} + g_f g_{o5} \right)\left(sC_{gs5} + g_f \right)\left(sC_{gs3} g_{m2} + g_{o4} g_{m2} - sC_{gs3} g_{o4} \right) g_{m1}}{N_1} \right] + \left[\frac{g_{o4}\left(g_{m3} + sC_{gs3} \right)}{sC_{gs3} + g_{o4}} \right] + \left[\frac{\left(sC_{gs5} + g_f \right)\left(sC_{gs3} g_{m2} + g_{o4} g_{m2} - sC_{gs3} g_{o4} \right)}{N_1} \right] . \left[\frac{\left(s^2 C_{gs4} C_{gs5} + sC_{gs5} g_{o5} g_{m4} + sC_{gs4} g_f + sC_{gs5} g_{o5} + g_f g_{o5} g_{m4} + g_f g_{m5} g_{m4} + g_f g_{o5} \right)\left(g_{m3} + sC_{gs3} \right)}{\left(sC_{gs3} + g_{o4} \right)} \right] \quad \text{(A7)}$$

$$\begin{aligned} N_1 = \Big(& s^4 C_{gs3} C_{gs4} C_{gs5}^2 g_{o5} + s^3 \left(2C_{gs3} C_{gs4} C_{gs5} g_f g_{o5} + C_{gs3} C_{gs4} C_{gs5} g_f g_{m5} + C_{gs3} C_{gs5}^2 g_{o5} g_{m4} + C_{gs4} C_{gs5}^2 g_{o5} g_{o4} \right) \\ & + s^2 \left(3C_{gs3} C_{gs5} g_f g_{o5} g_{m4} + C_{gs3} C_{gs5} g_f g_{m4} g_{m5} + 2C_{gs4} C_{gs5} g_{o4} g_f g_{o5} + C_{gs4} C_{gs5} g_{o4} g_f g_{m5} \right. \\ & \left. + C_{gs5}^2 g_{o4} g_{o5} g_{m4} + 2C_{gs4} C_{gs3} {g_f}^2 g_{o5} + 2C_{gs4} C_{gs3} {g_f}^2 g_{m5} \right) \\ & + s \left(2C_{gs5} g_{o4} g_f g_{o5} g_{m4} + C_{gs5} g_{o4} g_f g_{m4} g_{m5} + C_{gs3} {g_f}^2 g_{o5} g_{m4} + C_{gs3} {g_f}^2 g_{m4} g_{m5} + C_{gs4} {g_f}^2 g_{o5} g_{o4} \right. \\ & \left. + C_{gs4} {g_f}^2 g_{m5} g_{o4} \right) + {g_f}^2 g_{o5} g_{m4} g_{o4} + {g_f}^2 g_{m4} g_{m5} g_{o4} \Big) \end{aligned} \quad \text{(A8)}$$

İNTİHAL RAPORU İLK SAYFASI

Merve_Kılınç

ORİJİNALLİK RAPORU

%9	%5	%7	%2
BENZERLİK ENDEKSİ	İNTERNET KAYNAKLARI	YAYINLAR	ÖĞRENCİ ÖDEVLERİ

BİRİNCİL KAYNAKLAR

1	Merve Kilinc, Firat Kacar, M. Aytug Ormanci, Sedat Kilinc. "Design of a 5-Bit CMOS Phase Shifter with Tunable Active Inductors for 5G Applications in S-Band", IEICE Electronics Express, 2025 Yayın	%2
2	Submitted to The Scientific & Technological Research Council of Turkey (TUBITAK) Öğrenci Ödevi	%2
3	polen.itu.edu.tr İnternet Kaynağı	%1
4	Merve Kilinc, Mehmet Aytug Ormanci, Sedat Kilinc, Firat Kacar. "CMOS Active Inductor Using Gm-Boosting Technique with Resistive Feedback and Its Broadband RF Application", Electronics, 2025 Yayın	%1
5	Heydarli, Gudrat. "Elektronik Olarak Ayarlanabilen 2.45 GHz Faz Kaydırıcı Devresi Tasarımı.", Izmir Katip Celebi University (Turkey) Yayın	%1
6	nek.istanbul.edu.tr:4444 İnternet Kaynağı	<%1
7	www.mdpi.com İnternet Kaynağı	<%1
	infoscience.epfl.ch	